

**O‘ZBEKISTON RESPUBLIKASI OLIY VA O‘RTA MAXSUS
TA‘LIM VAZIRLIGI
ISLOM KARIMOV NOMIDAGI TOSHKENT DAVLAT
TEXNIKA UNIVERSITETI**

**RAQAMLI SXEMATEXNIKA VA
MIKROPROTSESSORLI QURILMALAR**

**fanidan laboratoriya ishlarini bajarish uchun
uslubiy ko‘rsatma**

TOSHKENT – 2017

«Raqamli sxematexnika va mikroprotessorli qurilmalar» fanidan laboratoriya ishlarini bajarish uchun uslubiy ko'rsatma. / Gulyamova S.T., Xasanov M.M/, Jabborov A. B.-Toshkent: ToshDTU, 2017.

Uslubiy ko'rsatmalar «5350700 – Radioelektron qurilmalar va tizimlar», «5111000 – Kasb ta'limi (Radioelektron qurilmalar va tizimlar)» yo'nalishlari talabalari uchun mo'ljallangan va raqamli sxematexnikaning mantiqiy va boshqa elementlari bo'yicha laboratoriya ishlarni bajarish uchun asosiy ma'lumotlarni o'z ichiga oladi.

Islom Karimov nomidagi Toshkent davlat texnika universitetining ilmiy-uslubiy kengashi qaroriga asosan chop etilmoqda.

Taqrizchilar: Sultonova M. - TATU, MAT kafedrası kata o'qituvchisi
Xaydarov A. – ToshDTU, «Asbobsozlik» kafedrası t.f.n., dos.

1-Laboratoriya ishi

MANTIQUIY ELEMENTLARNI TADQIQ ETISH

Ishning maqsadi:

- mantiq algebrasi elementar funksiyalarida qo'llanadigan mantiqiy elementlarni nazariy o'rganish;
- modellashtirish yordamida mantiqiy elementlarni eksperimental tadqiq etish.
- modellashtirish dasturi bilan ishlash ko'nikmalarini egallash;
- olingan nazariy bilimlarni amaliy tekshirish;
- raqamli texnikaning bazaviy elementlarini va ular bilan ishlashni o'rganish.

Nazariy qism

Raqamli elektronika va hisoblash texnikasining matematik asosi mantiq algebrasi yoki bulev algebrasidir.

Bulev algebrasida mustaqil o'zgaruvchi va (X) argumentlar faqat ikkita qiymat qabul qiladi: 0 yoki 1. Nomustaqil o'zgaruvchi (Y), shuningdek, 0 yoki 1 qiymatni qabul qilishi mumkin. Mantiq algebrasi funksiyasining algebraik ko'rinishi quyidagicha:

$$Y = F(X_1, X_2, \dots, X_N).$$

Asosiy mantiqiy funksiyalar:

- mantiqiy inkor (inversiya): $Y = \overline{X};$

- mantiqiy qo'shish (diz'yunksiya): $Y = X_1 + X_2 = X_1 \vee X_2;$

- mantiqiy ko'paytirish (kon'yunksiya): $Y = X_1 \cdot X_2 = X_1 \wedge X_2;$

- teng qiymatlilik funksiyasi
(ekvivalentlik): $Y = X_1 \equiv X_2 = \overline{X_1} \cdot \overline{X_2} + X_1 \cdot X_2;$

- teng qiymatlilik inkori funksiyasi
(ikki moduli bo'yicha qo'shish): $Y = X_1 \oplus X_2 = \overline{X_1} \cdot X_2 + X_1 \cdot \overline{X_2};$

- Pirs strelkasi
funksiyasi: $Y = X_1 \downarrow X_2 = \overline{X_1 + X_2};$

- Sheffer shtrixi
funksiyasi: $Y = X_1 / X_2 = \overline{X_1 \cdot X_2};$

Mantiq algebrasi qonunlari

Taqsimot qonuni: $X_1(X_2 + X_3) = X_1X_2 + X_1X_3;$

$$X_1 + X_2 \cdot X_3 = (X_1 + X_2)(X_1 + X_3);$$

Takrorlash qoidasi: $X \cdot X = X; \quad X + X = X;$

yopishtirsh qoidasi: $AB + A\overline{B} = A; \quad (A + B) \cdot (A + \overline{B}) = A;$

inkor qoidasi: $X \cdot \overline{X} = 0; \quad X + \overline{X} = 1;$

de Morgan
teoremasi: $\overline{X_1 + X_2} = \overline{X_1} \cdot \overline{X_2}; \quad \overline{X_1 \cdot X_2} = \overline{X_1} + \overline{X_2};$

$$X \cdot 1 = X; \quad X + 0 = X; \quad X \cdot 0 = 0; \quad X + 1 = 1.$$

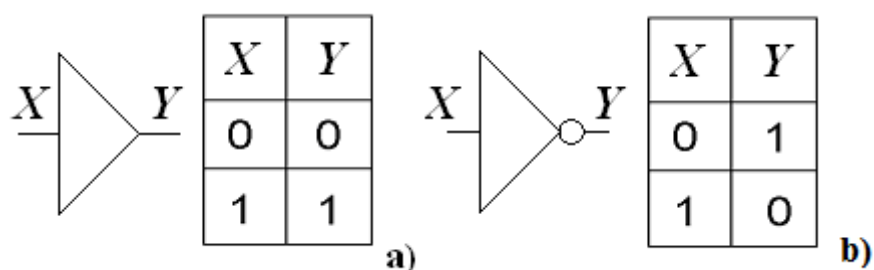
Ayniyat:

Mantiqiy funksiyalarini qo'llash

Mantiqiy funksiyalarni amalga oshiruvchi sxemalar mantiqiy elementlar deb ataladi. Ular odatda bitta (Y) chiqishga va (X) argumentlarning soni bo'yicha bir qancha kirishga ega.

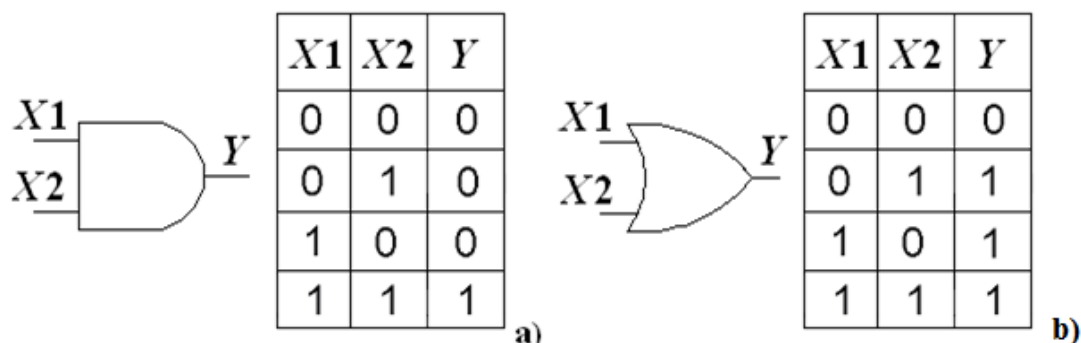
Quyidagi rasmlarda 1...4 AQSh normalari bo'yicha mantiqiy funksiyalarni qo'llanilishi keltirilgan. Shu yerda o'zgaruvchilarning kirish va chiqish holatlarining haqiqiylik jadvallari keltirilgan.

1.1-rasm, a da takrorlagich elementi keltirilgan, b da $Y = \bar{X}$ mantiqiy inkor funksiyasini amalga oshiruvchi INKOR elementi tasvirlangan.



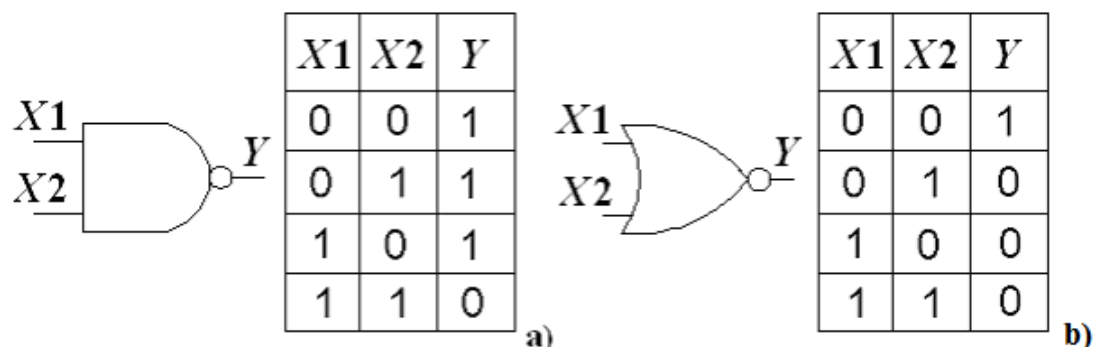
1.1-rasm. Mantiqiy elementlar: takrorlagich (a), invertor (b) va ularning haqiqiylik jadvallari

VA elementi (1.2-rasm, a) va YoKI element (1.3-rasm, b) lar mantiqiy ko'paytirish va mantiqiy qo'shishni amalga oshiradi.



1.2-rasm. Mantiqiy ko'paytirish (a) va mantiqiy qo'shish elementlari (b) va ularning haqiqiylik jadvallari.

Sheffer shtrixi va Pirs strelkasi funksiyalari VA-EMAS va YOKI-EMAS elementlari yordamida amalga oshiriladi. (1.3-rasm, a, 1.3-rasm, b).

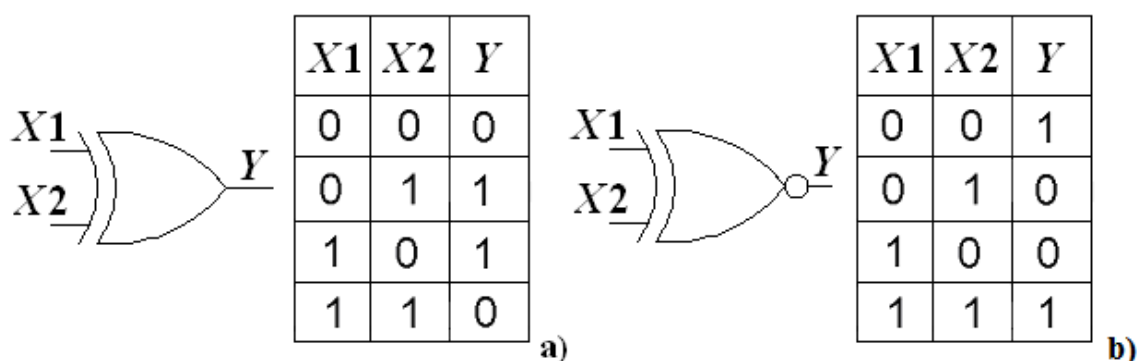


1.3-rasm. Sheffer shtrixi (a), Pirs strelkasi funksiyalari (b) va ularning haqiqiylik jadvallari

Pirs strelkasi elementini YoKI va EMAS elementlarini ketma-ket ulash ko'rinishida tasvirlash mumkin.

1.4-rasm, a va 1.4-rasm, b larda YOKI ning INKORi va EKVIVALENTLIK elementlari keltirilgan.

Mantiqiy elementlar umumiy holatda n chiqishlarga ega bo'lishi mumkin. Haqiqiylik jadvalida qatorlar miqdori kirish N o'zgaruvchilarining mumkin bo'lgan kombinatsiyalari soni bilan aniqlanadi: $N = 2^n$, bu yerda n – kirish o'zgaruvchilari soni.



1.4-rasm. YoKI ni INKORi (a), EKVIVALENTLIK (b) elementlari va ularning haqiqiylik jadvallari.

Ishni bajarish uchun uslubiy tavsiyalar

Laboratoriya ishini bajarish uchun *Lab\Lab_1\Modeli\ Lab1_01.web ... Lab1_21Ye.web* ko'rinishidagi fayl modellari keltiriladi.

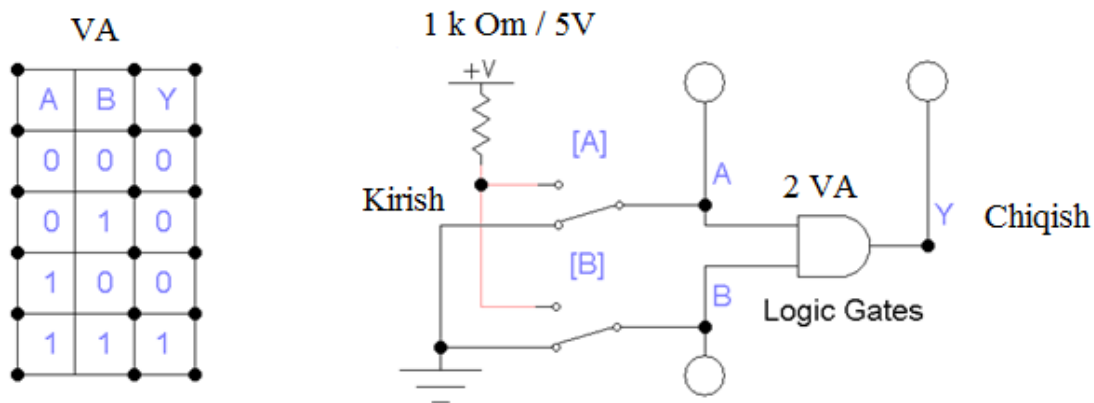
Model elementlari quyidagi asbob panellarida joylashgan: *Logic Gates* – mantiqiy elementlar; *Basic, Sources* – mantiqiy signal manbalari; *Basic* – o'chirgichlar; *Indicators* – mantiqiy tekshiruvchi, voltmetr.

Boshqarish signallarini uzatish uchun tugmachalarning lotincha belgilari qo'llanadi.

1-topshiriq:

Turli kombinatsiyali kirish mantiqiy signallari yordamida mantiqiy elementlarni va ularning haqiqiylik jadvalini o'rganish:

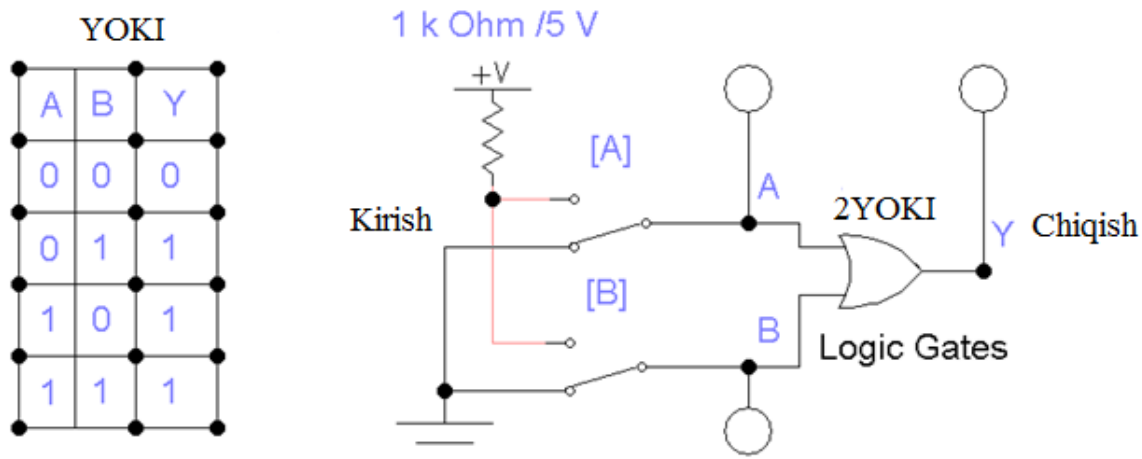
Lab1_01.ewb – VA (AND) mantiqiy elementi. *Y funksiyaning A, B* o'zgaruvchilarning haqiqiylik jadvali berilgan. *Basic\Pull-Up Resistor* – mantiqiy signallar manbai qo'llaniladi. (1.5-rasm).



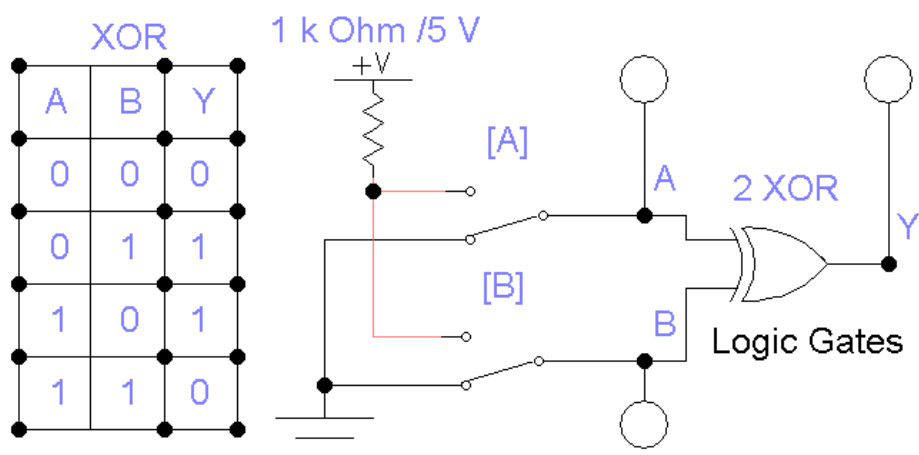
1.5-rasm 2VA mantiqiy elementi va uning haqiqiylik jadvali

A, B boshqarish tugmalari yordamida 0 signali yoki 2 VA kirishiga +5 V uzatiladi. Mantiqiy birning borligi quyidagicha aks ettiriladi: A o'zgaruvchi (yashil rang), V o'zgaruvchi (ko'k rang). Signalning borligi elementning chiqishida - qizil rang. Bu signal Y funksiyaning qiymatiga mos keladi.

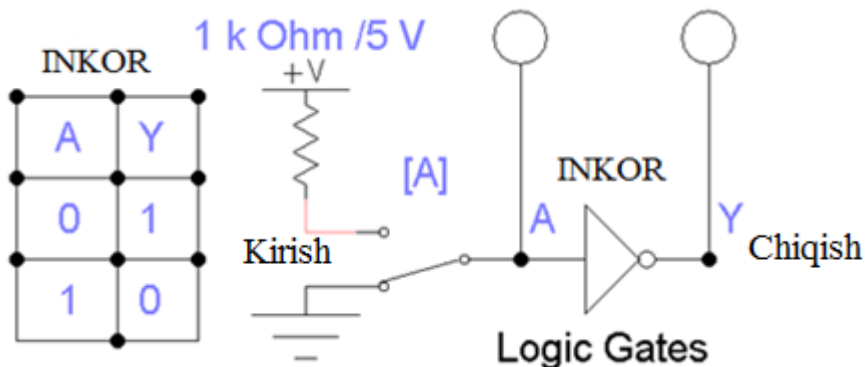
Lab1_02.ewb – YoKI (OR) mantiqiy elementi 1.6-rasm



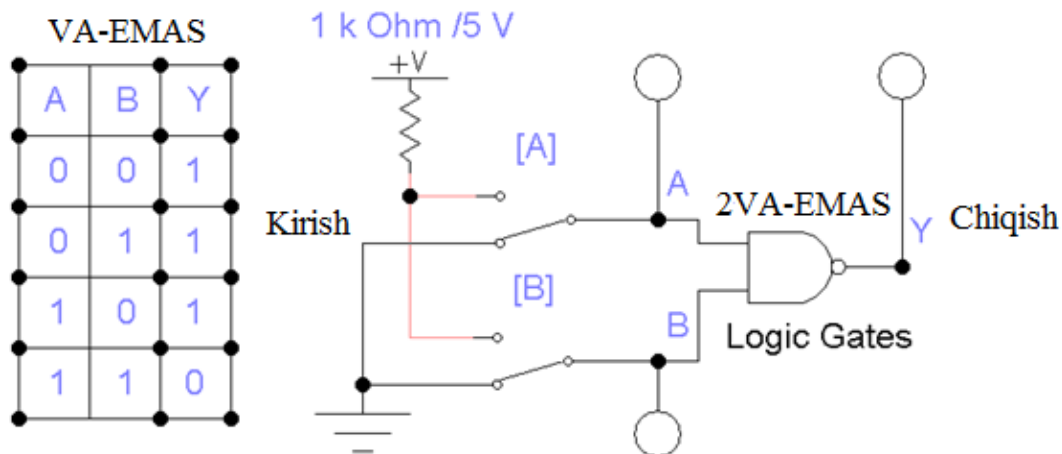
1.6 –rasm. 2YOKI mantiqiy elementi va uning haqiqiylik jadvali
Lab1_03.ewb – YOKI-EMAS (NOR) mantiqiy elementi, 1.7-rasm.



1.7-rasm YOKI-EMAS mantiqiy elementi va uning haqiqiylik jadvali
Lab1_04.ewb – EMAS (NOT) mantiqiy elementi. A o'zgaruvchili Y funksiyaning haqiqiylik jadvali keltirilgan (1.8.-rasm)

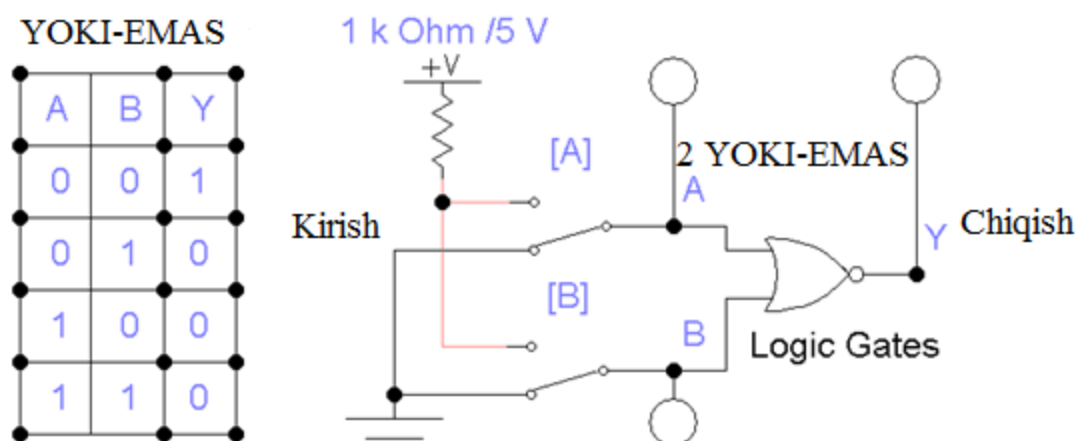


1.8 –rasm EMAS mantiqiy elementi va uning haqiqiylik jadvali
Lab1_05.ewb – VA-EMAS (NAND) mantiqiy elementi, 1.9 –rasm



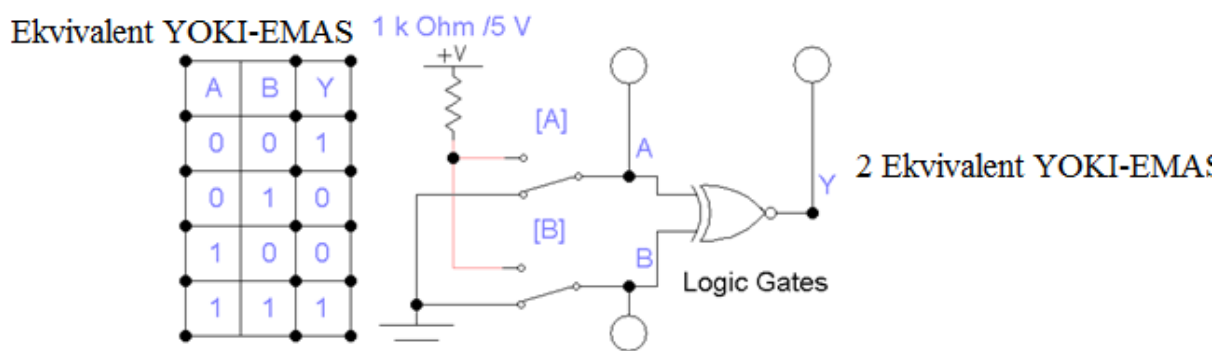
1.9 –rasm 2VA-EMAS mantiqiy elementi va uning haqiqiylik jadvali

Lab1_06.ewb – YoKI-EMAS (NOR) mantiqiy elementi, 1.10-rasm



1.10 –rasm 2 YOKI-EMAS mantiqiy elementi va uning haqiqiylik jadvali

Lab1_07.ewb –Ekvivalentlik mantiqiy elementi, 1.11-rasm.



1.11-rasm Ekvivalentlik mantiqiy elementi va uning haqiqiylik jadvali

Amaliy qismi

Maqsad:

- mantiqiy qurilmalarni qo'llashning asosiy usullari bilan tanishish;

- qurilmalarni talab qilinadigan soʻzli ish algoritmidan boshlab ishlab chiqish metodikalari haqida tasavvurga ega boʻlish.

2-topshiriq:

Lab1_08.ewb – rezistor va diodlardan tuzilgan 2VA mantiqiy elementi. *Sources\Voltage Sources* –mantiqiy signal manbalari, *Diodes* –diodlar, *Voltmeter-voltmetr*, *Basic\Ground*- yer potentsiali qoʻllanadi. (1.12-rasm).

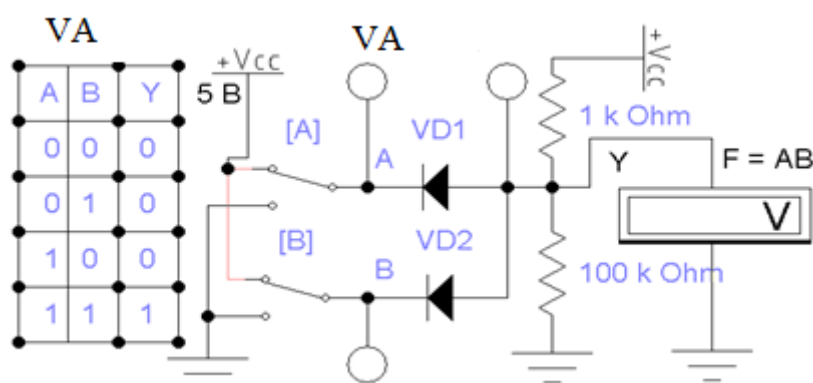
Boshqarish tugmalari *A*, *B* yordamida 0 yoki diodlarga +5 V signali beriladi. Mantiqiy birni sxemaning kirishida borligi *A*, *V*. Mantiqiy tekshirgichlar (probniklar) orqali aks ettiriladi. Chiqishdagi signal esa *Y* funksiyaning qiymati bilan.

Kirishdagi mantiqiy signallarning turli kombinasiyalarini berib, haqiqiylik jadvalini tuzing (1.1-jadval):

Haqiqiylik jadvali

1.1-jadval

<i>A</i>	<i>B</i>	<i>Y</i>
0	0	
0	1	
1	0	
1	1	



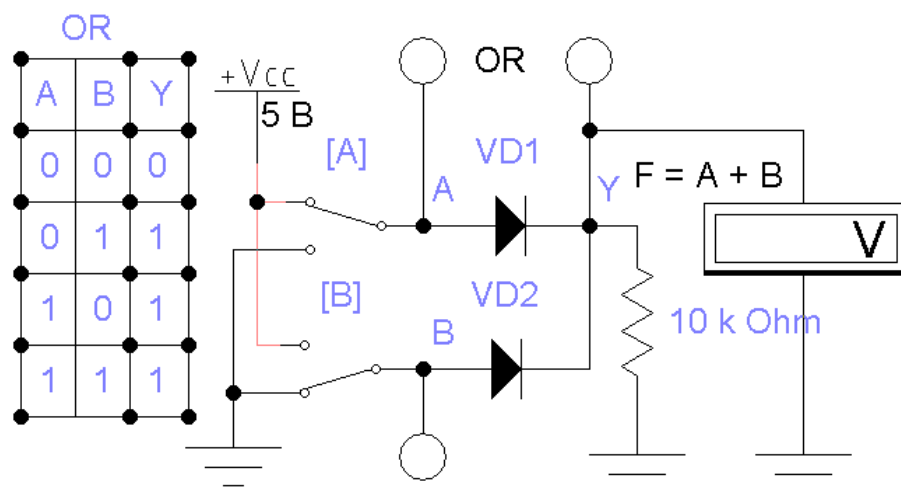
1.12-rasm. Diodli mantiq texnologiyasi asosida bajarilgan 2VA elementi va uning haqiqiylik jadvali.

Lab1_09.ewb – 2YoKI mantiqiy elementi (1.13-rasm). Oldingi modeldek bir xil tadqiq qilinadi.

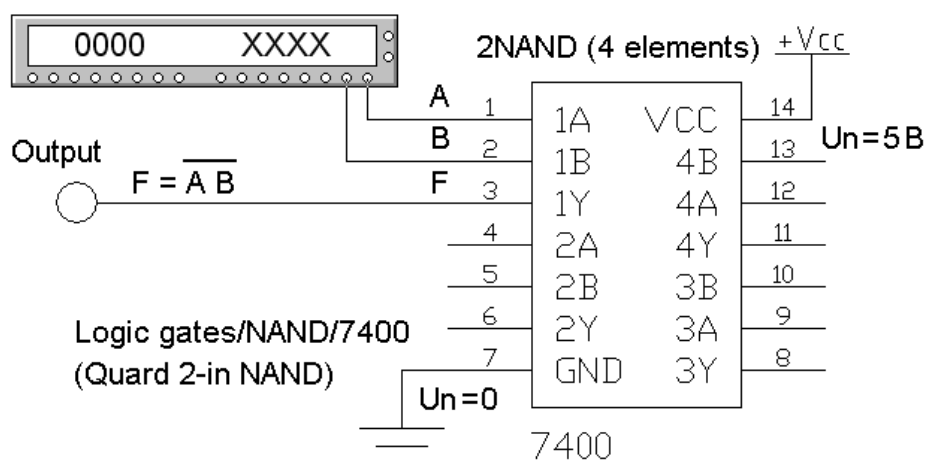
Lab1_10E.ewb – 2VA-EMAS mantiqiy elementi (1.14-rasm). O'zining tarkibida to'rtta 2VA elementiga ega bo'lgan, 7400 seriyali mantiqiy mikrosxema qo'llaniladi. Model ularning birida tuzilgan (1, 2 kirishlar; 3 chiqish). Mikrosxemaning joylashuvi: *Logic gates\NAND\7400\Quad 2-in NAND*.

Mikrosxemaning kirishi 7 yerga ulangan, 14 kirishiga iste'mol manbai. Kirish signallarini berish uchun *Instruments\Word Generator* so'z generatori qo'llaniladi.

Oldingi modeldek bir xil tadqiq qilinadi.



1.14-rasm. Diodli mantiq texnologiyasida bajarilgan 2YoKI elementi va uning haqiqiylik jadvali.



1.15-rasm Mikrosxemadagi 2VA-EMAS mantiqiy elementi.

3-topshiriq:

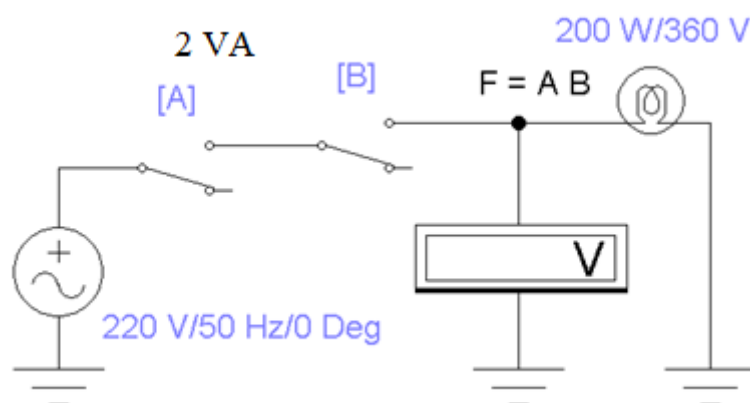
Quyida keltirilgan modellar yordamida qaysi mantiqiy funksiya amalga oshirilayotganligini aniqlash. Haqiqiylik jadvalini tuzing (1.2-jadval).

Haqiqiylik jadvali

1.2-jadval

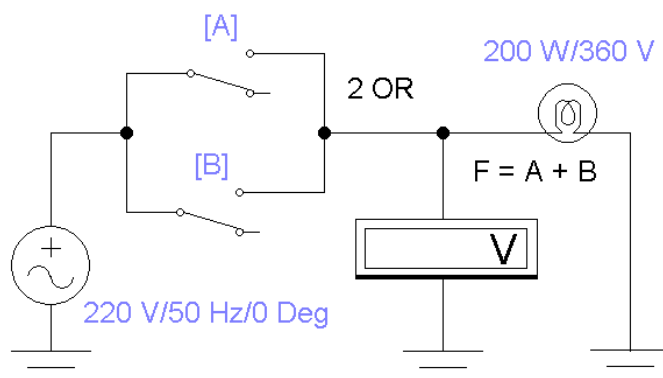
A	B	Y	Funksiyaning nomi
0	0		
0	1		
1	0		
1	1		

Lab1_11E.ewb – mantiqiy ifodani amalga oshirish: agar hyech bo‘lmaganda bitta o‘chirgich ulanmagan bo‘lsa, cho‘g‘lanma lampa yoqilmaydi. (1.16-rasm). Indikator sifatida cho‘g‘lanma lampa va voltmetr qo‘llaniladi (*Indicators*).

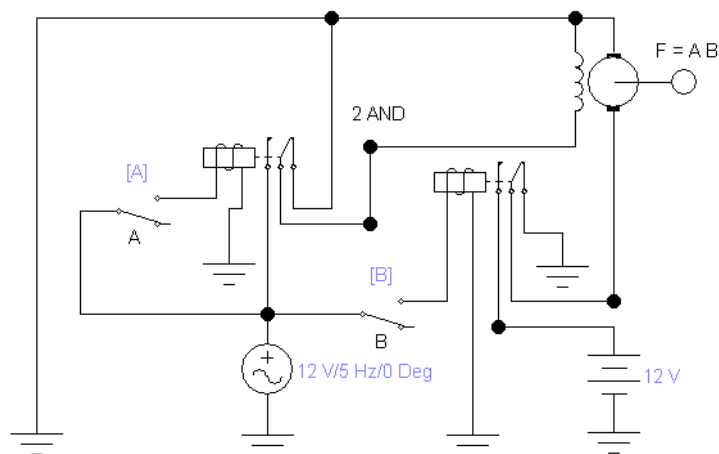


1.16-rasm Mantiqiy ifodaga muvofiq cho‘g‘lanma lampaning yoqilishi

Lab1_12E.ewb – mantiqiy ifodaning amalga oshirilishi: agar hamma o‘chirgichlar yopilmasa, cho‘g‘lanma lampa yoqilmaydi. (1.17-rasm).



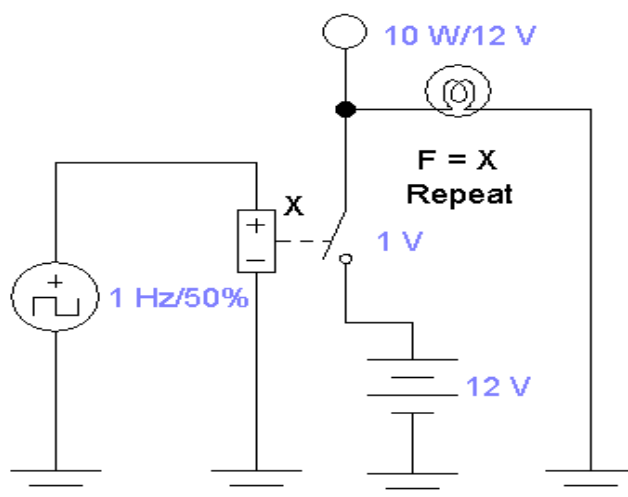
1.17-rasm. Cho‘g‘lanma lampaning mantiqiy ifodaga muvofiq yoqilishi
Lab1_13E.ewb – mantiqiy ifodaning amalga oshirilishi: agar elektrodvigatelning statoriga o‘zgaruvchan kuchlanish va rotoriga o‘zgarmas kuchlanish berilsa, elektrodvigatel yoqiladi (rotor). Ikkita rele qo‘llaniladi (1.18-rasm).



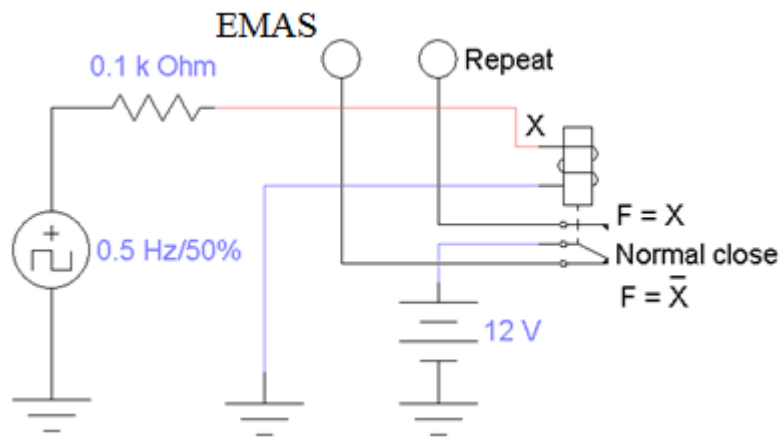
1.18-rasm. Elektrodvigatel ishini rele yordamida boshqarish

Lab1_14E.ewb – mantiqiy ifodani amalga oshirish: agar rele yoqilmasa, cho‘g‘lanma lampa va mantiqiy probnik yoqilmaydi. (1.19-rasm).

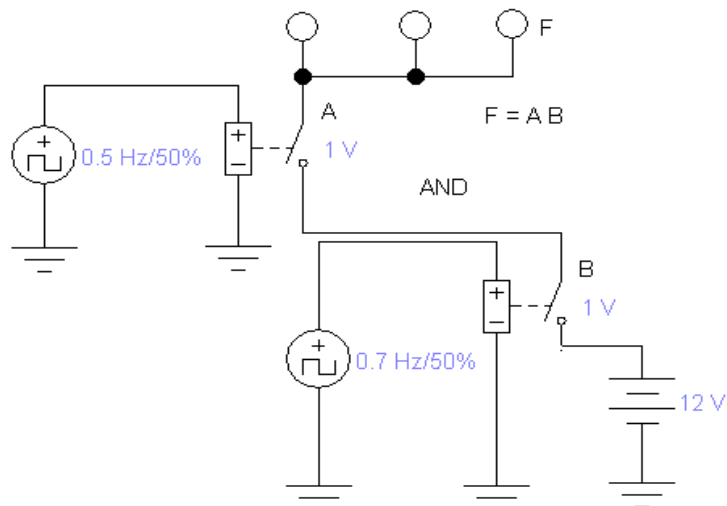
Lab1_15E.ewb – mantiqiy ifodani amalga oshirish: agar rele yoqilsa, birinchi mantiqiy tekshiruvchi yoqilmaydi, agar rele yoqilsa, ikkinchi mantiqiy tekshiruvchi yoqiladi. (1.20-rasm).



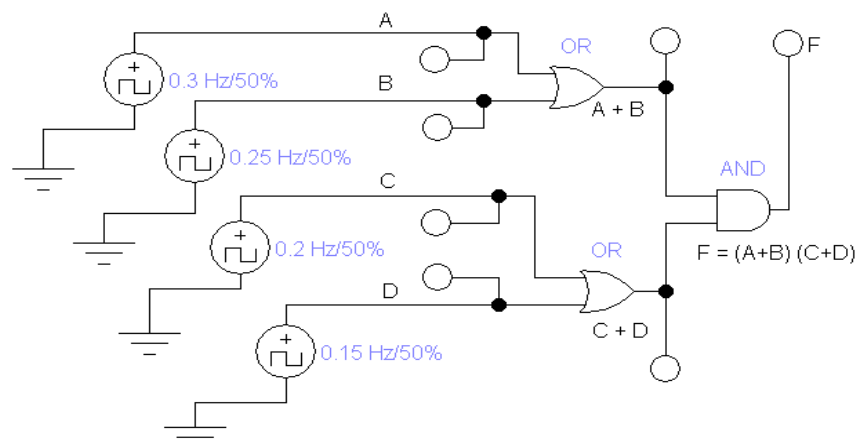
1.19-rasm. Cho‘g‘lanma lampani mantiqiy ifodaga muvofiq yoqilishi.



1.20-rasm Mantiqiy probniklarni mantiqiy ifodalarga muvofiq yoqilishi
Lab1_16E.ewb – mantiqiy ifodani amalga oshirish: agar birinchi va ikkinchi relelar yoqilsa, hamma mantiqiy tekshiruvchilar yoqiladi. (1.21-rasm).



1.21-rasm Mantiqiy tekshiruvchini mantiqiy ifodalarga muvofiqqligi
Lab1_17E.ewb – $Y = (A+B) \cdot (C+D)$ analitik shaklda berilgan mantiqiy ifodani amalga oshirish 1.22-rasm. Haqiqiylik jadvali tuzilsin. (1.3-jadval).



1.22-rasm. Mantiqiy probnikni mantiqiy ifodaga muvofiq yoqilishi

Haqiqiylik jadvali

1.3-jadval

<i>A</i>	<i>B</i>	<i>C</i>	<i>D</i>	<i>Y</i>
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

$$F = A \oplus B \oplus C.$$

mantiqiy ifodani amalga oshirish variantlari keltirilganda, *Lab1_18E.ewb* fayl modellari ishini o‘rganish.

Hisobotning tuzilishi

Hisobotni tuzish uchun natijalarni *Otchet_Lab_1.doc* fayliga yozish yoki faylni bosib chiqarish va unga olingan natijalarni yozish tavsiya etiladi.

Hisobotni tuzish uchun javoblarni faylga yozish va mantiqiy elementlar va ularning haqiqiylik jadvallari to‘ldirilishi tavsiya etiladi.

Nazorat savollari

1. Mantiqiy algebrada o'zgaruvchilarning qanday qiymatlari qo'llaniladi?
2. Mantiq algebrasining funksiyalarini berilishining asosiy usullarini ko'rsating.
3. Asosiy mantiqiy funksiyalarning algebraik shaklida yozing.
4. Mantiqiy element termini nimani bildiradi?
5. Qaysi mantiqiy elementlar Sheffer shtrixi va Pirs strelkasini amalga oshirish uchun qo'llaniladi?
6. Istalgan mantiqiy element uchun kirish o'zgaruvchilarining mumkin bo'lgan kombinatsiyalari soni nimaga bog'liq?
7. Axborot o'lchov birligi qilib bit qabul qilingan. Bu birlik qanday qiymatni qabul qiladi?

2-Laboratoriya ishi

SUMMATORLARNI TADQIQ ETISH

Ishning maqsadi:

- yarimsummator va to'liq summatorlarni nazariy o'rganish;
- modellashtirish yordamida summatorlarni eksperimental tadqiq etish.

Nazariy qism

Ikki son xonalarini jamlash amalini bajaruvchi uzul summator deb ataladi. U, odatda, bir xonali jamlovchi sxemalar majmuidan iborat bo'ladi. Qo'shiluvchilarning qanday sanoq sistemasida berilishidan qat'iy nazar, qo'shish amali bajarilganida, har bir xonada uchta raqam: birinchi qo'shiluvchining raqami, ikkinchi qo'shiluvchining raqami va oldingi (kichik) xonadan ko'chirish qiymati raqami qo'shiladi. Natijada har bir xona uchun shu xona yig'indisi raqami va keyingi (katta) xonaga ko'chirish qiymati raqami hosil qilinadi.

Kirish soniga qarab: yarimsummatorlar, to‘liq summatorlarga ajratiladi. Ushbu elementlarni modellashtirish uchun fayllar *Lab_2_1* papkada joylashgan. Modellarda indikatorlar qo‘llaniladi, ular mantiqiy elementlar bilan sodir bo‘ladigan operatsiyalarni aks ettiradi. Ko‘rsatmada ba’zida joyni iqtisod qilish uchun indikatorsiz rasmlari keltirilgan.

1. Yarimsummator

Yarimsummator (*HS*) bitta A_0 , B_0 eng kichik razryadning ikkili sonini shu razryadga ko‘chirishni hisobga olmasdan qo‘shadi. Chiqish qiymatlari: S_0 qo‘shish natijalari va P_0 katta razryadga ko‘chirish haqiqiylik jadvalida keltirilgan (2.1-jadval).

Yarimsummatorning haqiqiylik jadvali

2.1-jadval

A_0	B_0	S_0	P_0
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Jadvaldan chiqish signalining 2.1 analitik ifodasi kelib chiqadi:

$$S_0 = \overline{A_0} \cdot B_0 + A_0 \cdot \overline{B_0} = A_0 \oplus B_0; \quad P_0 = A_0 \cdot B_0. \quad (2.1)$$

Ikkilik sanoq sistemasida bitta razryadda arifmetik qo‘shish uchun “YoKI inkor” mantiqiy operatsiyasi, “Ko‘paytirish” mantiqiy operatsiyasi –ko‘chirishni olish uchun qo‘llaniladi.

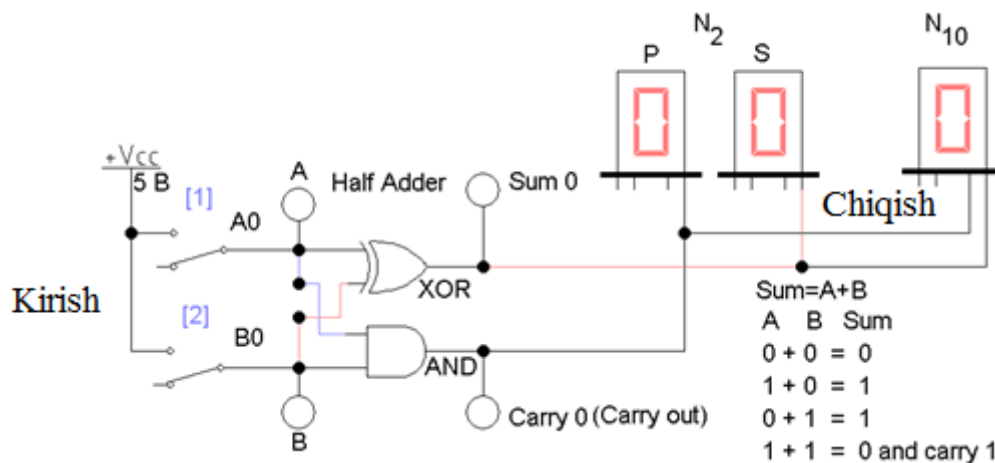
1-topshiriq. Kirish mantiqiy signallari kombinatsiyalari yordamida yarimsummatorning ishini va uning haqiqiylik jadvalini o‘rganish.

Half Adder (fayl *L2_add_01.ewb*) yarimsummatori va uning haqiqiylik jadvali 2.1, 2.2 rasmlarda keltirilgan, u yerda quyidagi belgilashlar qo‘llaniladi:

- A_0 , B_0 – 0 razryadining qo‘shilayotgan ikkilik sonlari;
- Sum_0 – 0 razryadining yig‘indi natijalari;

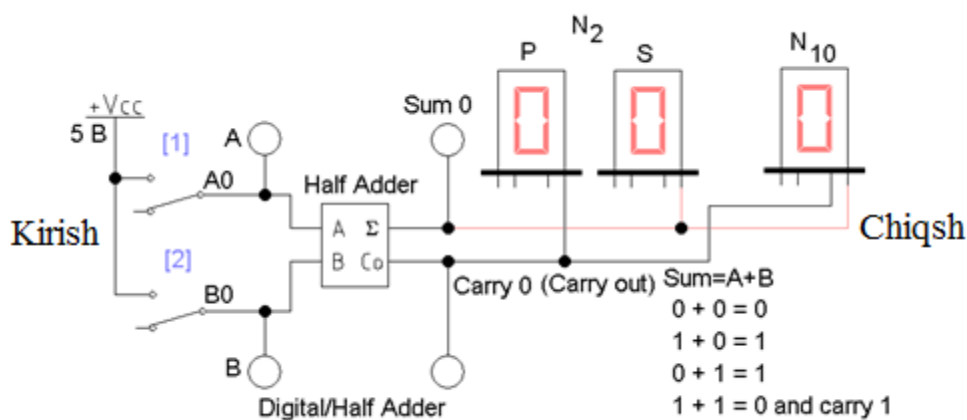
- *carry 0 (carry out)*– 0 razryadidan yig‘indi natijalarini 1 katta razryadiga ko‘chirish.

Agar $A_1A_0 + B_1B_0 = 01+01=10$ bo‘lsa, ko‘chirish mumkin, unda $carry\ out = 1$, $Sum_0 = 0$.



2.1.-rasm Yarimsummatorning mantiqiy elementlardan tuzilgan sxemasi

L2_add_02.ewb – Digital komponentlari maydonli yarimjamlagich va uning haqiqiylik jadvali. (2.2-rasm).



2.2.-rasm Yarimsummatore sxemasi

2. To‘liq summator

Bir razryadli to‘liq summator uchta ikkili sonlarni qo‘shadi va ularga tegishli: A_n qo‘shiluvchi razryadi, B_n qo‘shiluvchi razryadi, $carry\ in$ kichik razryaddan kirish signalini ko‘chirish uchun kirishlarga ega.

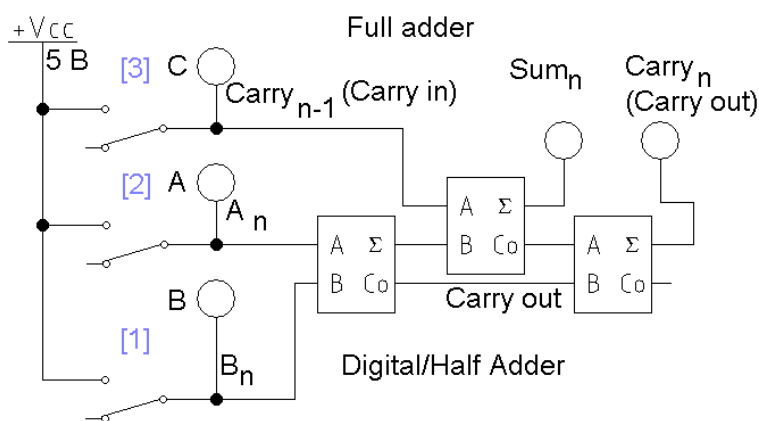
Yig'indi natijasi: Sum_n va $carry\ out$ katta razryadga ko'chirish. To'liq jamlagich uchta yarim jamlagichdan tashkil topgan (2.3 rasm). Demak, yig'indi qo'shish kabi "ustunli" amalga oshiriladi.

2-topshiriq

Kirish mantiqiy signallari yordamida to'liq summatorni va uning haqiqiylik jadvalini o'rganish (*L2_add_03.ewb*- *L2_add_03.ewb_07* fayllari).

Full Adder to'liq summator (fayl *L2_add_03.ewb*) va uning haqiqiylik jadvali (2.3, 2.4 rasmlari). Yarim summatorlarda ko'chirishni YoKI elementi bilan almashtirish mumkin.

Birinchi yarim summatorlarda o'zgaruvchilar qo'shiladi, ikkinchisida kichik razryaddan ko'chirish qo'shiladi, uchinchi ko'chirishni hisoblash uchun qo'llaniladi.



2.3. rasm Yarimsummatorlardan tuzilgan bir razryadli to'liq summatorning sxemasi (indikatorli qismisiz)

L2_add_04.ewb –*Digital* komponentlar maydonidan tuzilgan to'liq summator (2.4 rasm).

L2_add_05.ewb faylidagi model – A_1, A_0 i B_1, B_0 ikkili sonlarni qo'shish uchun ikki razryadli to'liq summator va uning haqiqiylik jadvali (2.5 rasm).

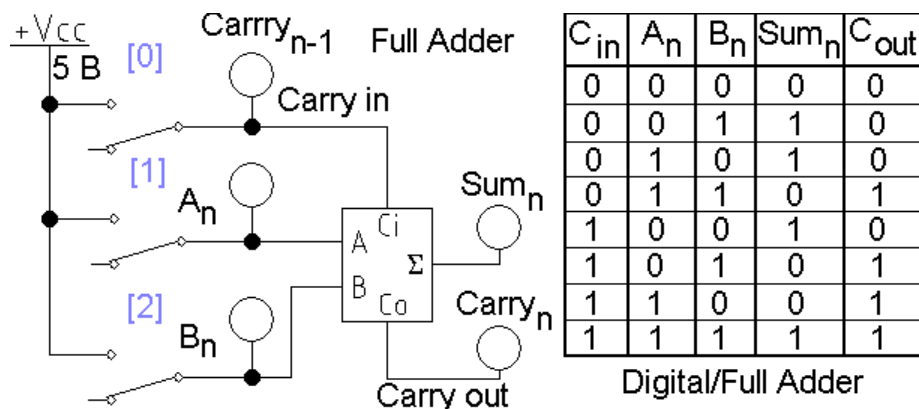
Rasmdagi belgilashlar:

A_1A_0, B_1B_0 –1 va 0 razryadli ikkirazryadli ikkili sonlarni qo'shiluvchilari;

- Sum_0 –0 kichik razryaddagi yig'indi natijalari;

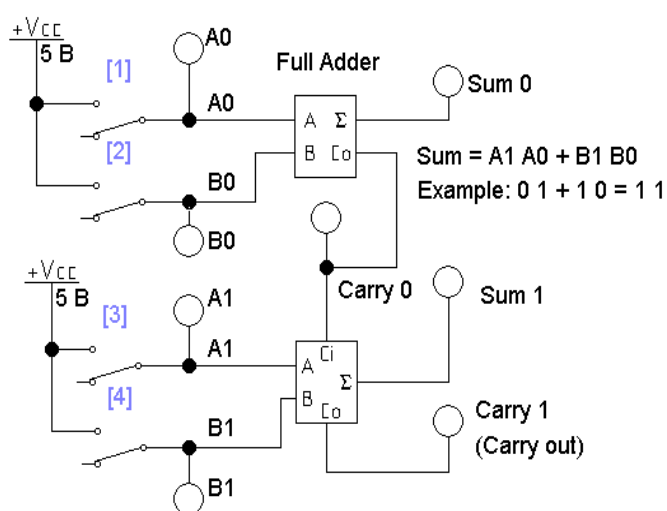
- Sum_1 –1 katta razryaddagi yig'indi natijalari;

- carry 0 –0 razryadidan jamlagich ichida ko‘chirish, A_0 va B_0 yig‘indi natijasi, 1 katta razryad, jamlagichning chiqishida u yo‘q;
- carry out –1 razryadidan keyingi 2 katta razryadga ko‘chirish.



2.4- rasm. Bir razryadli to‘liq jamlagich va uning haqiqiylik jadvali (indikatori qismisiz)

Bu misolda razryaddan ko‘chirish hisobga olinmaydi, 0 dan kichik bo‘lsa, yo‘q deb hisobladi. Shuning uchun 0 razryadda qo‘shishda yarimsummatrlar qo‘llanilgan. Faylda *Example* qo‘shish misoli keltiriladi.



2.5. rasm. Ikki razryadli to‘liq summatorning sxemasi (indikatori qismisiz)

4-topshiriq. Ikki razryadli summator- *L2_add_05.ewb fayli*, bir razryadli ayirgich *L2_add_08.ewb fayli* yordamida hisoblashlarni bajarish va unga muvofiq 2.1 va 2.3 jadvallarni to'ldirish.

Ularda quyidagi belgilashlar qo'llaniladi: N_2 -ikkilik kod, N_{10} -o'nlik son, A_1 – katta, A_0 – kichik razryadlar, B va S uchun ham bir xil, D_n – n razryadda yirma natijasi; E_{n-1} – $n-1$ kichik razryadga qarz. E_n – $n+1$ katta razryaddan qarz.

Qo'shish natijalari jadvali

2.2-jadval

1-chi qo'shiluvchi			2-chi qo'shiluvchi			Natija			
N_{10}	N_2		N_{10}	N_2		N_{10}	N_2		
	A_1	A_0		B_1	B_0		Qo'chirish	S_1	S_0
1	0	1	0	0	0				
0	0	0	1	0	1				
1	0	1	1	0	1				
2	1	0	1	0	1				
3	1	1	1	0	1				
2	1	0	3	1	1				
3	1	1	3	1	1				

Ayirma natijasi jadvali

2.3-jadval

Kamayuvchi		Kamaytiruvchi		Qarz		Natija		
A_n		B_n		E_{n-1}				
N_{10}	N_2	N_{10}	N_2	N_{10}	N_2	N_{10}	E_n (N_2)	D_n (N_2)
1	1	0	0	0	0			
0	0	-1	1	0	0			
0	0	0	0	-1	1			
1	1	0	0	-1	1			
1	1	-1	1	0	0			
0	0	-1	1	-1	1			

«→» belgisi kamayuvchidan son kamaytirilayotganligini bildiradi.

5-topshiriq. Ikki razryadli summator –belgili razryadli ayirgich yordamida (*L2_add_09.ewb*) arifmetik va mantiqiy operatsiyalarni bajarish, 2.4-jadvalni to'ldirish.

Modellashtirish natijalarini ikki razryadli ikkilik sonlarni ayirish operatsiyasi misolida tekshirishni amalga oshirish: $A + B = 2 + 1$ (2.4-jadvalning 4 chi qatori); $A - B = 1 - 2$ (2.4-jadvalning 6-qatori). Tekshirish natijalarini mos ravishda 2.4, 2.5 jadvalga kiritish.

Natijalarni modellashtirish jadvali

2.4-jadval

№	O'zgaruvchilar		Operasiya	Buyruqlar kodi			Natija			
	A (N_{10})	B (N_{10})		K_2	K_1	K_0	N_{10}	Belgili razryad L (N_2)	S_1 (N_2)	S_0 (N_2)
1	1	0	inversiya A				---			
2	0	2	inversiya B				---			
3	1	1	$A + B$				2			
4	2	1	$A + B$				3			
5	1	1	$A - B$				0			
6	1	2	$A - B$				-1			
7	3	1	$B - A$				-2			
8	3	0	$B - A$				-3			

Modellashtirish natijalarini tekshirish jadvali

2.5-jadval

N_2			N_{10}		Izoh
ishora	A_1	A_0	ishora	modul	Birinchi qo'shiluvchi to'liq formatda
0	1	0	+	2	
ishora	B_1	B_0	ishora	modul	Ikkinchi qo'shiluvchi to'liq formatda
0	0	1	+	1	
ishora	S_1	S_0	ishora	modul	Qo'shish natijalari

Nazorat savollari

1. Yarimsummator, uning ishlashi va sxemasi
2. To'liq summator, uning ishlashi va sxemasi
3. Kirish mantiqiy signallari kombinasiyalari yordamida yarimsummatorning ishini va uning haqiqiylik jadvalini tushuntiring.
4. Kirish mantiqiy signallari yordamida to'liq summator ishini va uning haqiqiylik jadvalini tushuntiring.

3-Laboratoriya ishi

DESHIFRATORLARNI TADQIQ QILISH

Ishning maqsadi:

- deshifratorlarni nazariy o'rganish;
- modellashtirish yordamida deshifratorlarni eksperimental tadqiq etish.

Nazariy qism

Deshifrator deb kirish yo'llariga berilgan kodni chiqish yo'llarining birida signalga o'zgartiruvchi bir necha kirish va chiqish yo'llariga ega bo'lgan kombinasion sxemaga aytiladi. " n " kirish yo'lli deshifrator 2^n chiqish yo'liga ega bo'lsa, bunday deshifrator to'liq hisoblanadi. Agar chiqish yo'li soni 2^n dan kichik bo'lsa deshifrator to'liq hisoblanmaydi.

To'rtta chiqishli deshifratorning mantiqiy sxemasi (3.1-rasm) *L2_DC_01.ewb* fayl haqiqiylik jadvali orqali ifodalangan (3.1-jadval), undan quyidagi kelib chiqadi:

$$Y_3 = X_1 X_0; \quad Y_2 = X_1 \overline{X_0}; \quad Y_1 = \overline{X_1} X_0; \quad Y_0 = \overline{X_1} \cdot \overline{X_0}.$$

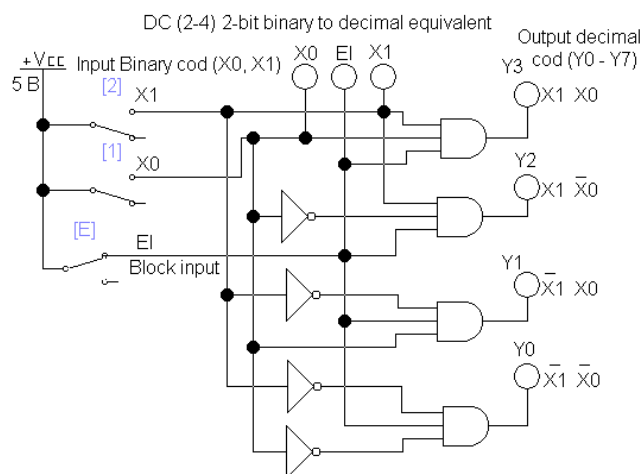
DC ning haqiqiylik jadvali

3.1-jadval

№	Kirishlar			Chiqishlar			
	xizmatchi	informatcion					
	EI	X_1	X_0	Y_3	Y_2	Y_1	Y_0
1	1	0	0	0	0	0	1
2	1	0	1	0	0	1	0
3	1	1	0	0	1	0	0
4	1	1	1	1	0	0	0
5	0	X	X	0	0	0	0

1-topshiriq

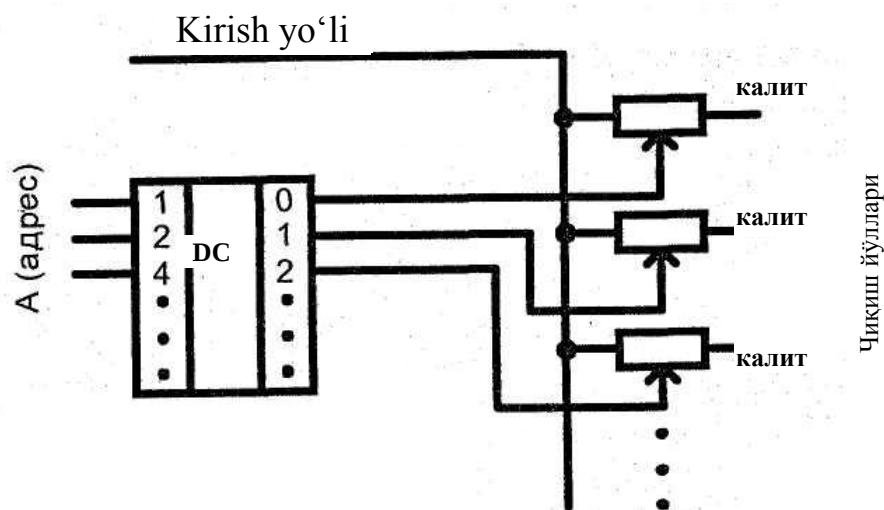
Kirish signallari kombinatsiyasini berib, DC ishini, 3.1-rasm, *L2_DC_01.ewb* fayl, va uning haqiqiylik jadvali (3.1-jadval).

3.1.-rasm. DC deshifrator

1. Deshifrator – demultipleksor

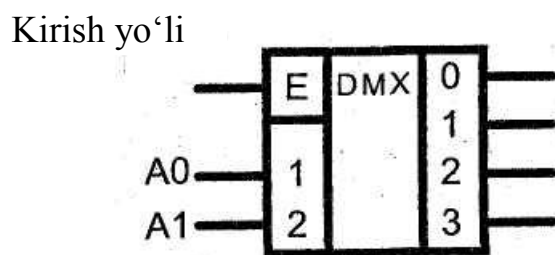
Demultipleksor multipleksor bajaradigan amalga teskari amalni bajaradi, ya'ni ma'lumotlarni bitta kirish yo'lidan chiqish yo'llarining biriga uzatadi. 3.1.1-rasmda demultipleksor sxemasi keltirilgan bo'lib unda chiqish yo'llari kalitlarni boshqaruvchi deshifrator mavjud. Adres kirish yo'llariga berilgan

chiqish yo‘li zanjiri nomerini belgilovchi kod kombinasiyasiga bog‘liq holda deshifrador mos kalitni ochadi va demultipleksorning kirish yo‘li ma‘lum chiqish yo‘liga ulanadi. Anglash qiyin emaski, ruxsat kirish yo‘liga (Ye) ega bo‘lgan deshifrador demultipleksor kabi ishlaydi (3.1.2-rasm). Bunday deshifrador ko‘pincha deshifrador-demultipleksor deb yuritiladi.



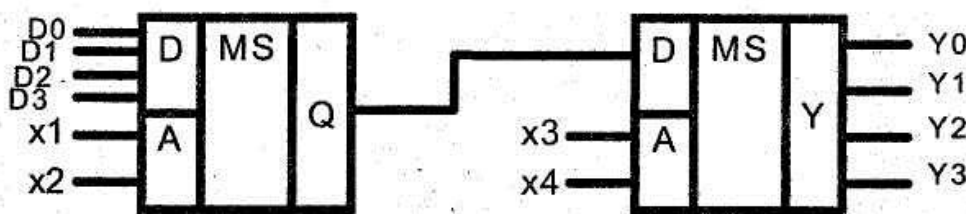
3.1.1.-rasm

Anglash qiyin emaski, ruxsat kirish yo‘liga (Ye) ega bo‘lgan deshifrador demultipleksor kabi ishlaydi (3.1.2-rasm). Bunday deshifrador ko‘pincha deshifrador-demultipleksor deb yuritiladi.



3.1.2-rasm

Multipleksorni demultipleksor bilan birlashtirib berilgan adres bo‘yicha kirish yo‘llarining birini chiqish yo‘lini biriga ulovchi qurilma xosil qilish mumkin (3.1.3-rasm).

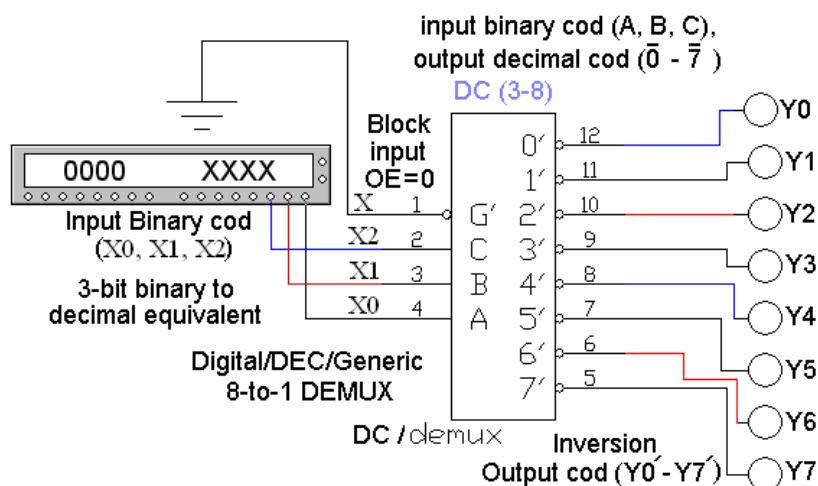


3.1.3-rasm

3.2-rasmda Demultipleksor mikrosxemasidan olingan DC(3-8) deshifrator keltirilgan, uning informatsion inversli kirishiga mantiqiy nol ($X = 0$) uzatilgan. Bu signal Y chiqishlarning biriga A, B, C kirish kodlariga muvofiq uzatiladi. Qolgan inversli chiqishlarda mantiqiy bir mavjud bo'ladi.

Deshifrator demultipleksor bo'lib ishlashi mumkin, agar EI ta'qiq kirishiga informasion signal uzatilsa (3.3.-rasm).

EI kirish o'rganilayotgan sxemada inverslidir. Shuning uchun agar $EI = 0$ bo'lsa, unda aktiv chiqish $Y = 0$ (u ham inversli), uning tartibi kirish kodiga muvofiq aniqlanadi ($EI = 0$ da deshifratorning ishiga ruxsat beriladi, agar $EI = 1$ bo'lsa, ta'qiqlanadi.).

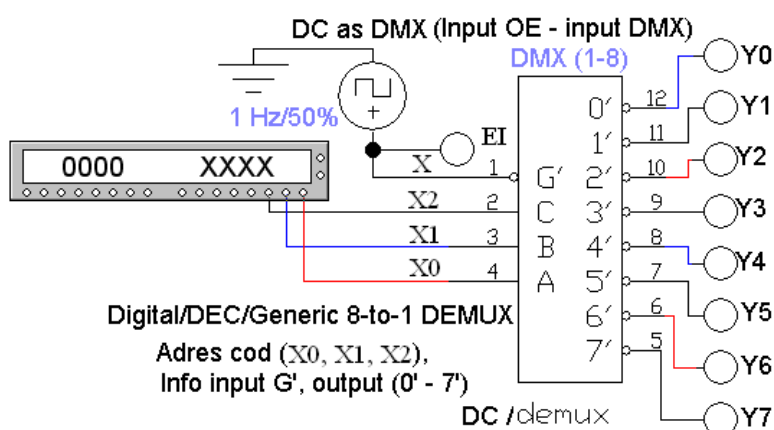


3.2.-rasm DC deshifrator - demultipleksor

$EI = 1$ bo'lganda, aktiv chiqish majburiy 1 ga o'rnatiladi. Xuddi shu mantiqiy signal qiymati boshqa aktiv bo'lmagan chiqishlarda bo'ladi (ular inversli).

Informatsion signal EI kirishga ushbu misolda impulsar generatoridan uzatiladi. Soʻzlar generatori kirish kodini beradi va u sichqonchani chap tomonini bosganda ochiladi.

DC deshifrator - demultipleksor ishini oʻrganish, 3.2 va 3.3-rasmlar, $L2_DC_02.ewb$, $L2_DC_03.ewb$ -fayllar.



3.3.-rasm DC deshifratoridagi demultipleksor

2-topshiriq

$DC(3-8)$ deshifrator – demultipleksor ishini oʻrganish, $L2_DC_02.ewb$, $L2_DC_03.ewb$ fayllari.

3-topshiriq

$DC(3-8)$ ishini oʻrganish $L2_DC_05.ewb$ fayl va uning haqiqiylik jadvalini tuzish (3.2-jadval).

$DC(3 - 8)$ ning haqiqiylik jadvali

3.2-jadval

Kirishlar						Chiqishlar							
xizmatchi			informasion										
EI_1	EI_2	EI_3	X_2	X_1	X_0	Y_7	Y_6	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0
1	0	0	0	0	0								
1	0	0	0	0	1								
1	0	0	0	1	0								
1	0	0	0	1	1								
1	0	0	1	0	0								

1	0	0	1	0	1								
1	0	0	1	1	0								
1	0	0	1	1	1								
0	0	0	X	X	X								
1	1	0	X	X	X								
1	0	1	X	X	X								

«X» belgi ixtiyoriy o'zgaruvchi kattaligini bildiradi.

4-topshiriq

DC(4-10) to'liqmas deshifrator ishini o'rganish, *L2_DC_07.ewb* fayli.

5-topshiriq

Kombinatsion kirish signallari yordamida DC(4-16) deshifrator ishini o'rganish, *L2_DC_08.ewb* fayli.

6-topshiriq

2-jadvalda deshifrator razryadini oshirish uchun qo'llanmaydigan tenglamalarni o'chiring (*L2_DC_08.ewb fayl*), bu yerda $F^1_{(3-8)} - DC1$, $F^2_{(3-8)} - DC2$, $F_{(4-16)} - DC(4-16)$.

6-topshiriqning javob variantlari jadvali

3.3-jadval

№	Tenglama	№	Tenglama
1	$F_{(4-16)} = G1 \cdot F^1_{(3-8)} + \overline{G2X_1} \cdot F^2_{(3-8)}$	3	$F_{(4-16)} = EI \cdot F^1_{(3-8)} + \overline{EI} \cdot F^2_{(3-8)}$
2	$F_{(4-16)} = \overline{G2X_0} \cdot F^1_{(3-8)} + \overline{G1} \cdot F^2_{(3-8)}$	4	$F_{(4-16)} = \overline{EI} \cdot F^1_{(3-8)} + EI \cdot F^2_{(3-8)}$

7-topshiriq. Kod o'zgartkichlar ishini o'rganish: *L2_DEC_01.ewb* – *L2_DEC_03.ewb* fayllar (2 modellar).

8-topshiriq. Kirish signallari kombinatsiyasini o'chirgichlar yordamida berib, kod o'zgartkichlar ishini o'rganish, *L2_DEC_04.ewb* fayli. Uning haqiqiylik jadvali tuzilsin (3-jadval). Agar indikatoragi segment yonsa, unda jadvalda birni ko'rsatish kerak, aks holda –nolni. $X_0 \dots X_3$ o'chirgichlar kirish

ikkili kodiga mos keladi. Kalitlar deshifrator ishini modellashtirish uchun qo'llaniladi.

9-topshiriq. Qayerda va nima maqsadlarda deshifratorlar ishlatilishini sanab o'ting.

Yetti segmentli deshifratorning haqiqiylik jadvali

3.4-jadval

Kirishlar				Chiqishlar						
X_3	X_2	X_1	X_0	a	b	c	d	e	f	g
0	0	0	0							
0	0	0	1							
0	0	1	0							
0	0	1	1							
0	1	0	0							
0	1	0	1							
0	1	1	0							
0	1	1	1							
1	0	0	0							
1	0	0	1							

Xulosa: Deshifrator demultipleksor bo'lib ishlashi mumkin, agar EI ta'qiq kirishiga informasion signal uzatilsa. Deshifratorlar kod o'zgartkichlar bo'lib xizmat qiladi. Deshifratorlar, masalan, mikroprosessorlarda qo'llaniladi, unda mikroprosessor xotiradan so'rayotgan komandalar ikkili kodini, kompyuter ishini boshqarish bo'yicha harakatlar ketma-ketligini o'zgartiradi (vinchester dvigatelini yoqish, ovozli signalni uzatish va h.k)

Nazorat savollari

1. Deshifраторlar va ularning sxemasi
2. Qayerda va nima maqsadlarda deshifраторlar ishlatilishini sanab o‘ting.
3. To‘liqmas deshifраторlar haqida ma’lumot bering.

4-Laboratoriya ishi

MULTIPLEKSOR VA DEMULTIPLEKSORLARNI TADQIQ QILISH

Ishning maqsadi:

- deshifраторlarni nazariy o‘rganish;
- modellashtirish yordamida deshifраторlarni eksperimental tadqiq etish.

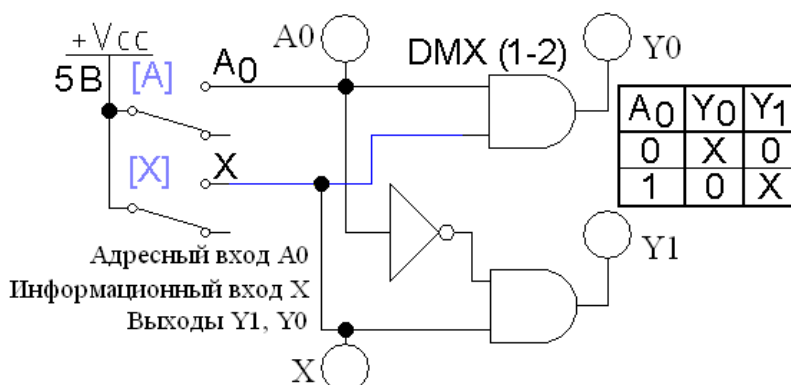
Nazariy qism

Demultipleksor multipleksor bajaradigan amalga teskari amalni bajaradi, ya’ni ma’lumotlarni bitta kirish yo‘lidan chiqish yo‘llarining biriga uzatadi. Demultipleksor bitta informasion kirishga, n adresli shinalarga va $m = 2^n$ – chiqishga ega. Belgilanishi $CD(1-m)$.

Elementlarni modellashtirish uchun fayllar *Lab_2_4\Modeli* papkada joylashgan.

$$Y_0 = A_0 \cdot X; \quad Y_1 = \bar{A}_0 \cdot X.$$

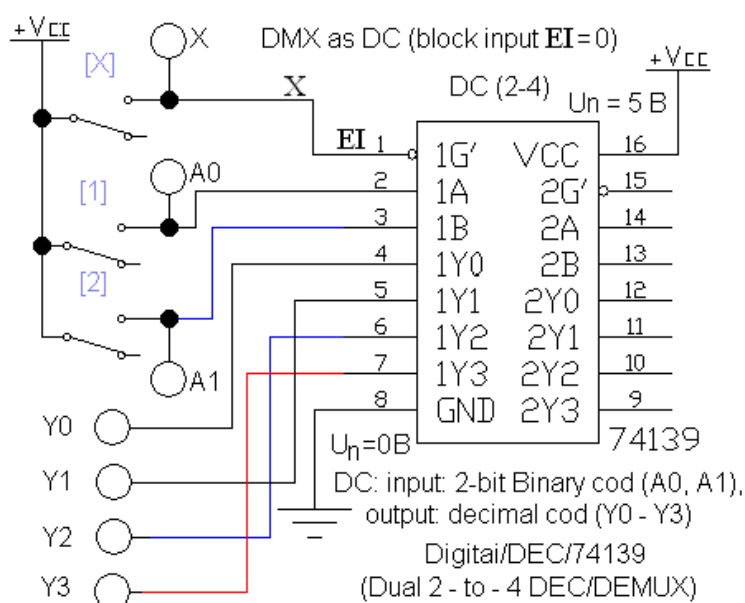
DMX (1-2) sxemasi, 4.1-rasm:



4.1.-rasm. DMX(1-2) demultipleksori, fayl *L2_DMX_01.ewb*.

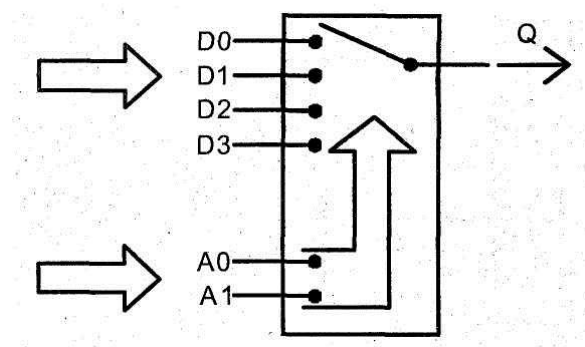
Agar X o‘chirgich mantiqiy nolga doimiy ulangan bo‘lsa, deshifратор – demultipleksor (4.2.-rasm) deshifратор sifatida ishlaydi. X informasion kirishga

ikkili kod yuqoridagi o‘chirgich yordamida uzatilganda, qurilma demultipleksor vazifasini bajaradi.



4.2.-rasm. Deshifrator – demultipleksor (2-4), fayl *L2_DMx_03.ewb*.

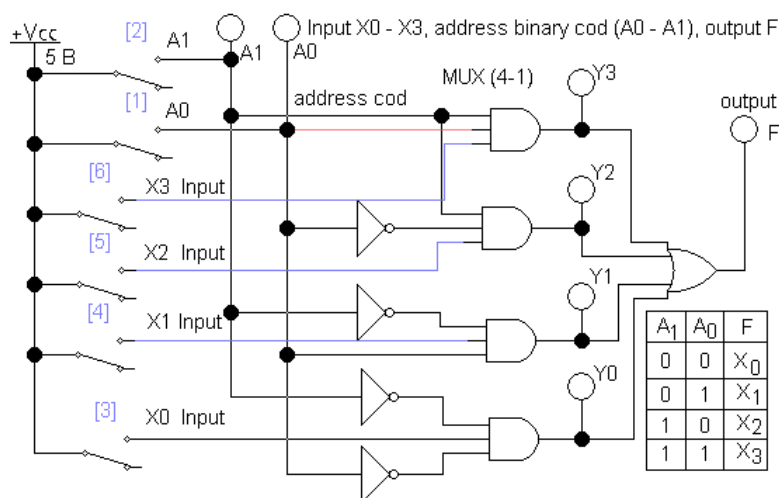
Multipleksor deb bir necha kirish yo‘llaridan birini tanlab uni o‘zining chiqish yo‘liga ulovchi uzalgga aytiladi. Multipleksor axborot kirish yo‘llariga ($D_0, D_1, \dots$), adres kirish yo‘llariga ($A_0, A_1, \dots$), ruxsat signali beriladigan kirish yo‘liga (C) va bitta chiqish yo‘liga (Q) ega (4.3-rasm).



4.3-rasm

Multipleksor – X axborotni A adres kodiga mos F bitta chiqishga bir necha manbalardan ma’lumotlarni boshqariladigan uzatuvchi kombinasion raqamli qurilmadir. Multipleksor n adresli shinaga, $m = 2^n$ – chiqishga va bitta F axborotli chiqishga ega. $MUX(m-1)$ belgilanishi.

Masalan, $MUX(4-1)$: kodga bog'liq holda A_0, A_1 adresli shinaga uzatilayotgan $X_0...X_3$ axborotli kirishlarning bittasi F chiqish kanaliga ulanadi(4.4-rasm).



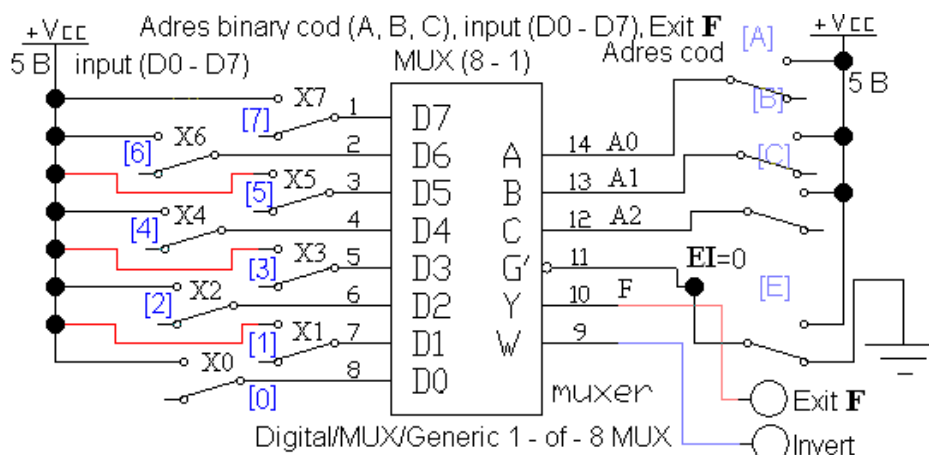
4.4-rasm. $MUX(4-1)$ multipleksor, $L2_MUX_01.ewb$ fayli

4.5-rasmda $MUX(8-1)$ multipleksor, $X_0, X_1...X_7$ kirishlar, A_0, A_1, A_2 adreslar, F chiqish ko'rsatilgan.

Multipleksorlarni modellashtirish fayllari $Lab_2_5\backslash Modellar$ pakasida joylashgan.

Multipleksor ishini ifodalaydigan mantiq algebrasi funksiya (4.4-rasm.), quyidagi ko'rinishga ega:

$$F = \overline{A_1} \cdot \overline{A_0} \cdot X_0 + \overline{A_1} A_0 X_1 + A_1 \overline{A_0} X_2 + A_1 A_0 X_3.$$



4.5-rasm. $MUX(8-1)$ multipleksor, $L2_MUX_02.ewb$ fayli

Multipleksorlar EI hal qiluvchi kirishga ega, agar unga mantiqiy bir berilsa, unda axborot uzatilishi sodir bo‘ladi. 4.6-rasmda bu kirish inverslidir. Multipleksorlarda ixtiyoriy mantiqiy funksiyani amalga oshirish mumkin. Masalan, mantiqiy 3 VA (4.6-rasm) elementini olish uchun, haqiqiylik jadvali tuziladi(4.1-jadval).

«VA» elementining haqiqiylik jadvali

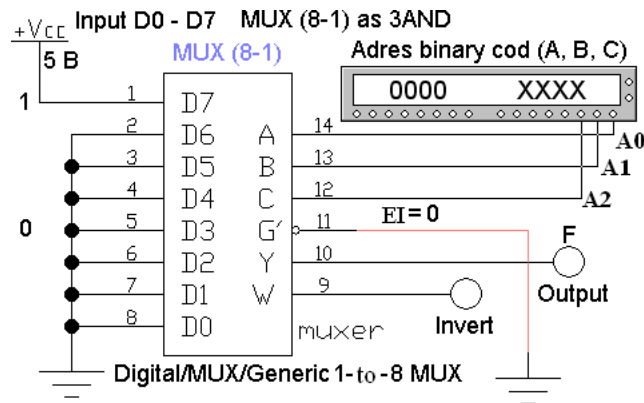
4.1-jadval

X kirish №	A_2	A_1	A_0	F
X_0	0	0	0	0
X_1	0	0	1	0
X_2	0	1	0	0
X_3	0	1	1	0
X_4	1	0	0	0
X_5	1	0	1	0
X_6	1	1	0	0
X_7	1	1	1	1

Adresga mos holda F chiqish unga mos X chiqishga ulanadi. Agar bu kirishlarga F ustunga muvofiq mantiqiy signallar uzatilsa, u holda talab qilinayotgan element hosil bo‘ladi.

4.1-jadvalni qo‘llab, standart proseduralar bo‘yicha multipleksor ishini analitik ifodalanishini quyidagicha yozish mumkin:

$$F = \overline{A_2} \cdot \overline{A_1} \cdot \overline{A_0} \cdot X_0 + \overline{A_2} \cdot \overline{A_1} A_0 X_1 + \overline{A_2} A_1 \overline{A_0} X_2 + \overline{A_2} A_1 A_0 X_3 + A_2 \overline{A_1} \cdot \overline{A_0} X_4 + A_2 \overline{A_1} A_0 X_5 + A_2 A_1 \overline{A_0} X_6 + A_2 A_1 A_0 X_7.$$



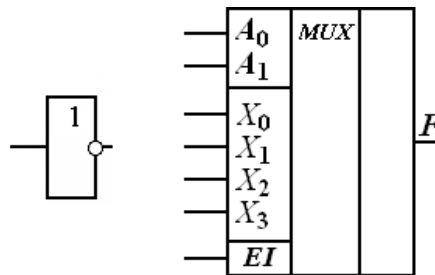
4.6-rasm. $MUX(8-1)$ multipleksorga asoslangan 3VA mantiqiy element, $L2_MUX_03.ewb$ fayli

Misol. $MUX(4-1)$ da F funksiyani amalga oshirish:

$$F = D_0 D_1 D_2 + D_0 \overline{D_1} \cdot \overline{D_2} + \overline{D_0} D_1 \overline{D_2} + \overline{D_0} \cdot \overline{D_1} \cdot \overline{D_2}$$

Operatsiyalar ketma-ketligi:

X o'zgaruvchiga qaraganda, adresli kirishlar kichik. D_0 va D_1 to'g'ri va inversli ko'rinishdagi hamma qo'shiluvchilar kirgani uchun, $D_0 = A_0$; $D_1 = A_1$ deb qabul qilamiz.



4.7.-rasm. Multipleksorni sxematik belgisi

1-topshiriq. Demultipleksorlar ishini o'rganish ($L2_DMX_01.ewb$ – $L2_DMX_08.ewb$).

2-topshiriq. Deshifrator – demultipleksorning (2-4), (fayl $L2_DMX_03.ewb$) ishini demultipleksor sifatida va deshifrator sifatida X o'zgaruvchining qiymatlarini berib haqiqiylik jadvalini tuzish (4.2-jadval) EI tadqiq kirishi qo'llaniladi), 4.3-jadval.

DMX ning haqiqiylik jadvali

4.2 -jadval

Kirishlar		Chiqishlar			
A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0				
0	1				
1	0				
1	1				

DCning haqiqiylik jadvali

4.3-jadval

Kirishlar			Chiqishlar			
X	A_1	A_0	Y_3	Y_2	Y_1	Y_0
	0	0				
	0	1				
	1	0				
	1	1				
	X	X				

«X» belgisi ixtiyoriy qiymat bo‘lib, natijaga ta’sir qilmaydi.

3-topshiriq. *L2_DMx_08.ewb* fayli, aloqa sistemalari modeli uchun 4.4-jadval to‘ldirilsin. Birlashtirilayotgan $X0...X7$ o‘zgaruvchilarning (parallel kod) tartib raqamlarini ko‘rsatilgan A adresli kodga muvofiq $Y0...Y7$ o‘zgaruvchilarga mos yozish talab qilinadi.

4-topshiriq. 4.5- jadvalda demultipleksorlarning razryadini oshirish uchun qo‘llaniladigan tenglamalar keltirilgan. Demultipleksorning sxemasiga mos kelmagan tenglamani o‘chirilsin. (*L2_DMx_05.ewb*).

Aloqa sistemasining haqiqiylik jadvali

4.4-jadval

N_0	A_2	A_1	A_0	Nomer X	Nomer Y
1	0	0	0		
2	0	0	1		
3	0	1	0		
4	0	1	1		
5	1	0	0		
6	1	0	1		
7	1	1	0		
8	1	1	1		

Razryadni oshirish uchun tenglamalar jadvali

№	Tenglama
1	$F_{DMX(1-8)} = \overline{A_0}F_{DMX(1-4)}^1 + A_0F_{DMX(1-4)}^2 = \overline{A_0}(F_0\overline{A_1}\cdot\overline{A_2} + F_2A_1\overline{A_2} + F_4\overline{A_1}A_2 + F_6A_1A_2) +$ $A_0(F_1\overline{A_1}\cdot\overline{A_2} + F_3A_1\overline{A_2} + F_5\overline{A_1}A_2 + F_7A_1A_2)$
2	$F_{DMX(1-8)} = \overline{A_2}F_{DMX(1-4)}^1 + A_2F_{DMX(1-4)}^2 = \overline{A_2}(F_0\overline{A_0}\cdot\overline{A_1} + F_1A_0\overline{A_1} + F_2\overline{A_0}A_1 + F_3A_0A_1) +$ $A_2(F_4\overline{A_0}\cdot\overline{A_1} + F_5A_0\overline{A_1} + F_6\overline{A_0}A_1 + F_7A_0A_1)$

5-topshiriq. Multipleksorlarni o'rganish *L2_MUX_01.ewb* – *L2_MUX_06.ewb* fayllari.

6-topshiriq. *MUX(8-1)* ning haqiqiylik jadvali tuzilsin, *L2_MUX_02.ewb* fayli (4.6-jadval), bu yerda A_0 – tugma, A_1 - V tugma bilan, A_2 – S tugma bilan boshqariladi.

MUX(8-1) ning haqiqiylik jadvali

4.6-jadval

EI	A_2	A_1	A_0	F chiqishdagi X kirishlarning nomeri
	0	0	0	
	0	0	1	
	0	1	0	
	0	1	1	
	1	0	0	
	1	0	1	
	1	1	0	
	1	1	1	
	1	1	1	–

7-topshiriq. *MUX(4-1)* da F funksiyani minimallashtirish va amalga oshirish, 4.7, 4.8, 4.9-jadvallar to'ldirish, sxemani oxirigacha yetkazib qo'yish, hamma (A,X) kirish yo'llariga uzatilayotgan kirish signallarining qiymatlarini ko'rsatilsin(D, konstantalar):

$$F = D_0D_1D_2 + D_0\overline{D_1}\cdot\overline{D_2} + \overline{D_0}D_1\overline{D_2} + \overline{D_0}\cdot\overline{D_1}\cdot\overline{D_2} =$$

Haqiqiylik jadvali

4.7-jadval

Masalan: $D_0 = A_0$, $D_2 = A_1$ deb qabul qilinsin

Karno kartasini (3-jadval), haqiqiylik jadvali to'ldirilsin (4-jadval).

N_0	D_2	D_1	D_0	F
0	0	0	0	
1	0	0	1	
2	0	1	0	
3	0	1	1	
4	1	0	0	
5	1	0	1	
6	1	1	0	
7	1	1	1	

Karno kartasi

Haqiqiylik jadvali

4.8-jadval

4.9-jadval

D_2D_0 D_1	00	01	11	10
0				
1				
Axborotli kirishlar	X_0	X_1	X_3	X_2

N_0	D	A_1	A_0	F
1		0	0	X_0
2		0	1	X_1
3		1	0	X_2
4		1	1	X_3

Nazorat savollari

1. Multipleksor va demultipleksorlarning ta'rifini bering
2. Nima uchun va qayerda multipleksorlar qo'llanilishini sanab o'ting.
3. Qaysi holatda demultipleksor deshifrator sifatida qo'llaniladi?

5-Laboratoriya ishi

TRIGGERLARNI TADQIQ QILISH

Ishning maqsadi: triggerlarning turli sxemalari va ularning funksiyalarni o'rganish, triggerlarning xarakteristikalarini aniqlash bo'yicha ko'nikmalarni egallash.

Nazariy qism

Trigger ikkita turg'un muvozanat holatga ega bo'lgan sxema bo'lib, ikkilik sanoq tizimida ifodalangan axborotlarni ishlash va xotirlash uchun juda qulay hisoblanadi.

RS-triggerning haqiqiylik jadvali va uning turlari 1-jadvalda keltirilgan. RS-triggerlarni modellashtirish uchun fayllar *Lab_3_1\Modeli* papkasida joylashgan.

RS-triggerlarning haqiqiylik jadvallari

5.1-jadval

RS -trigger			R -trigger			S -trigger			E -trigger		
R	S	Q_{n+1}	R	S	Q_{n+1}	R	S	Q_{n+1}	R	S	Q_{n+1}
0	0	Q_n	0	0	Q_n	0	0	Q_n	0	0	Q_n
0	1	1	0	1	1	0	1	1	0	1	1
1	0	0	1	0	0	1	0	0	1	0	0
1	1	—	1	1	0	1	1	1	1	1	Q_n

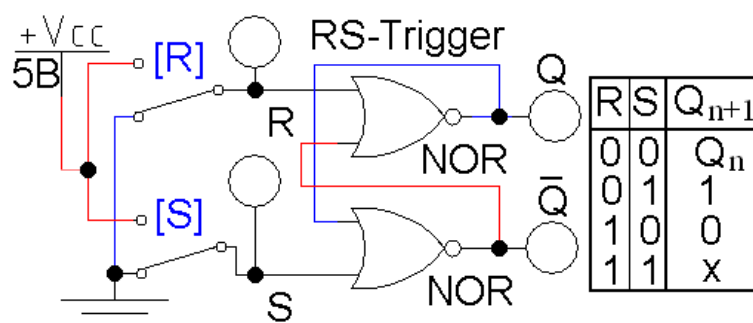
Axborotni kiritish (yozish) usuli bo'yicha triggerlar "asinxron" va "sinxron" ("taktlanuvchi") triggerlarga bo'linadi.

Asinxron triggerlarda har qanday vaqt onida kirish yo'lidagi signallar triggerning tegishli (bir yoki nul) holatini bir ma'noda aniqlaydi. Ya'ni, kirish yo'li axborotining o'zgarishi trigger holatining darhol (o'tkinchi jarayon tugashi bilan) o'zgarishiga olib keladi.

Asinxron RS-trigger ikkita chiqishga ega: Q to‘g‘ri va Q' inversli va ikkita kirishga: $S(et)$ kirish ($Q = 1$) o‘rnatish va $R(eset)$ ($Q = 0$) ga dastlabki holatga qaytarish.

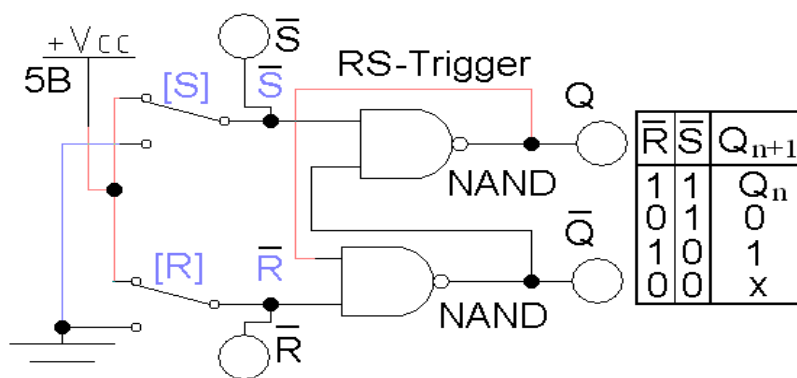
Agar $S = 0, R = 1$ bo‘lsa, triggerning chiqishi $Q_{n+1} = 0$ holatga o‘tadi. $S = 1, R = 0$ da chiqishda $Q_{n+1} = 1$ bo‘ladi. $S = 0, R = 0$ bo‘lganda, trigger oldingi Q_n qiymatini saqlab qoladi. $S = 1, R = 1$ signallarning kombinasiyasi ta‘qiqlanadi, chunki Q to‘g‘ri va Q' inversli chiqishlarda bir xil qiymatlar o‘rnatiladi, ular saqlash rejimiga o‘tganda saqlanmaydi.

5.1, 5.2-rasmlarda asinxron RS-triggerlar va ularning haqiqiylik jadvallari ko‘rsatilgan.



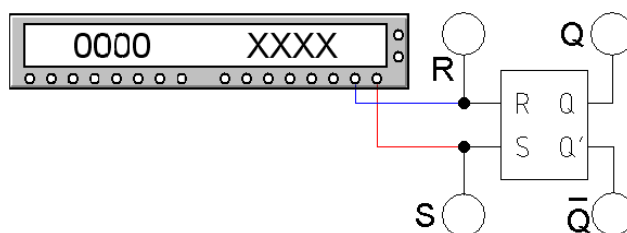
5.1.-rasm. RS-triggerning 2YoKI-EMAS elementidagi sxemasi

Sinxron (taktlanuvchi) triggerlar qo‘shimcha kirish yo‘liga ega bo‘lib, bu yo‘ldan sinxronlovchi (taktlovchi) signallar beriladi. Sinxron triggerlarga axborot faqat navbatdagi sinxrosignal berilishi bilan kiritiladi



5.2.-rasm. RS-triggerning 2VAEMAS elementidagi sxemasi

Mantiqiy komponentlar ko‘rinishidagi triggerlar *Digital* (5.3.-rasm) elementlar maydonida joylashgan. So‘z generatorlarini qo‘llash RS-triggerni ishini hamma o‘zgaruvchilarning to‘plamida tahlil qilishga imkon beradi.

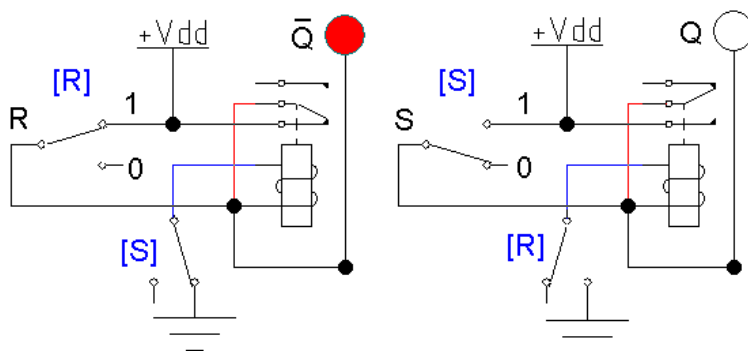


5.3.-rasm. *Digital* elementlar maydonidan RS-trigger

5.4-rasmda reledagi RS-trigger ko‘rsatilgan.

Ustunlikka ega triggerlar

Bitta kirishi boshqalariga nisbatan chiqishdagi signallarni o‘rnatishda ustun



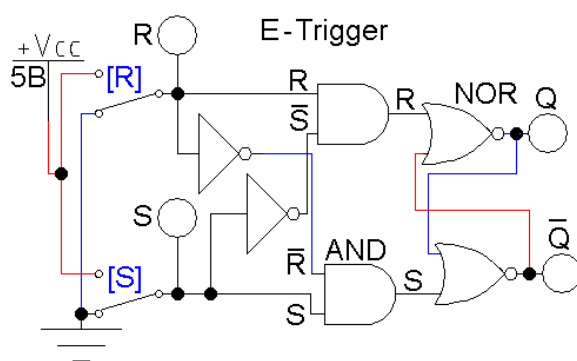
5.4.-rasm Reledagi RS-trigger sxemasi

bo‘lgan triggerlar, ustunlikka ega deyiladi.

Bunday triggerlar 5.2-jadvalga muvofiq, R, S, E-triggerlardir. 5.2-jadvalning oxirgi qatori kirishning ustunligini belgilaydi.

5.5. rasmdagi keltirilgan sxema ustun triggerdir.

E trigger (5.5-rasm) sxemasi Implikasiya mantiqiy operatsiyasi yordamida kirishda birinchi paydo bo‘lgan R yoki S kirish signalining avzalligini o‘rnatadi. Birinchi kelgan signal (mantiqiy bir) invertlanadi va ko‘paytirish mantiqiy operatsiyasi yordamida ikkinchi kirishga signalni zatilishiga ta‘qiq o‘rnatadi.



5.5.-rasm Ye- trigger sxemasi

1-topshiriq. Triggerlarning to‘g‘ri va inversli chiqishidagi mantiqiy signallarni aniqlash, *L3_RS_01.ewb* – *L3_RS_06.ewb* fayllar.

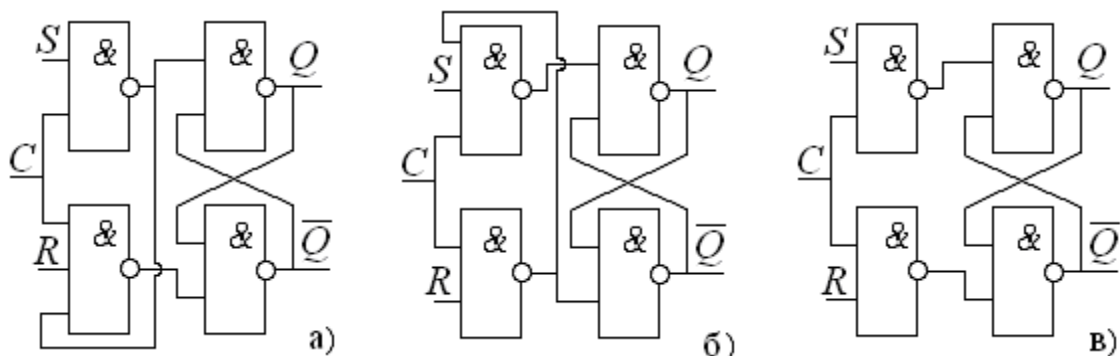
2-topshiriq. Triggerlarning nomini tanlash *L3_RS_05.ewb* fayl. 1-jadvalda:

2-topshiriq jadvali

5.2-jadval

Trigger nomlanishi			
<i>RS</i>	<i>R</i>	<i>S</i>	<i>E</i>

3-topshiriq. 5.6.-rasmda qaysi triggerlar ko‘rsatilganini aniqlash, va 5.3-jadvalda nomlanishini keltirish.



5.6.-rasm.Triggerlar sxemalari

3-topshiriq jadvali

5.3-jadval

Trigger (5.6-rasm, a)	Trigger (5.6-rasm, b)	Trigger (5.6-rasm, v)
Sinxron <i>D</i>	Sinxron <i>D</i>	Sinxron <i>D</i>
Sinxron <i>T</i>	Sinxron <i>T</i>	Sinxron <i>T</i>

Sinxron <i>RS</i>	Sinxron <i>RS</i>	Sinxron <i>RS</i>
Asinxron <i>R</i>	Asinxron <i>R</i>	Asinxron <i>R</i>
Sinxron <i>R</i>	Sinxron <i>R</i>	Sinxron <i>R</i>
Sinxron <i>S</i>	Sinxron <i>S</i>	Sinxron <i>S</i>
Sinxron <i>E</i>	Sinxron <i>E</i>	Sinxron <i>E</i>

Nazorat savollari

1. Trigger nima va qayerlarda qo'llaniladi?
2. Triggerning qanday turlari mavjud?
3. Triggerlarning sxemalarini keltiring

6-Laboratoriya ishi

REGISTRLARNI TADQIQ QILISH

Ishdan maqsad: turli sxemaga ega bo'lgan registrlarni va ularning funksiyalarni o'rganish, registr xarakteristikalarini o'rganish bo'yicha malakalar egallash. Modellashtirish uchun fayllar *Lab_4_1\Modeli* papkasida joylashgan.

Nazariy qism

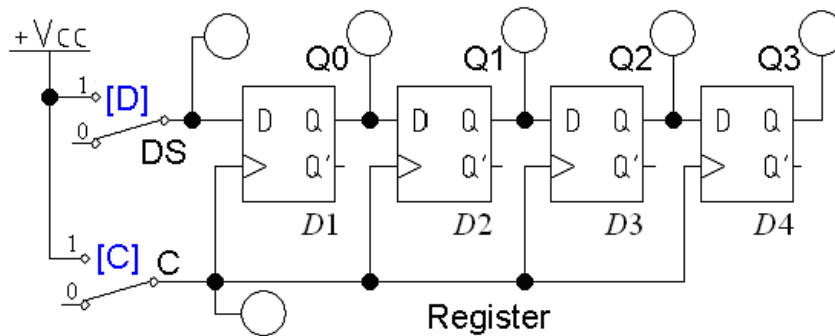
Registr deb ko'p xonali ikkili kod ko'rinishida ifodalangan axborotni yozish, saqlash va (yoki) siljitishga mo'ljallangan tadrijiy uzalgacha aytiladi ("registr" so'zi inglizcha register - qaydlash so'zidan olingan). Ta'rifdan ko'rinib turibdiki, registrlarda xotirlovchi elementlar bo'lishi lozim, demak ular triggerlarda quriladi.

Registrlar sonlarni ishlashni tashkil etuvchi, ular ustida turli o'zgartirish bajaruvchi qurilmalarda ham ishlatilishi mumkin.

Registrning asosiy vazifasi – ikkili sanoq tizimida ifodalangan ko'p xonali sonlarni saqlash. Demak, n-xonali ikkili sonni saqlash uchun registrda "n" ta trigger bo'lishi lozim.

Ketma-ket registr

Ketma-ket (siljituvchi) registrning funksional sxemasi 6.1-rasmda keltirilgan. Kirish axboroti ketma-ket ikkili kodda DS kirishga katta razryaddan boshlab kiradi. Registrga yozish C takt signalining oldingi fronti bo'yicha, taktiga bitta bitdan amalga oshiriladi. Signalning to'rtta taktida C kirish kodi registrning hamma triggerlariga yoziladi.

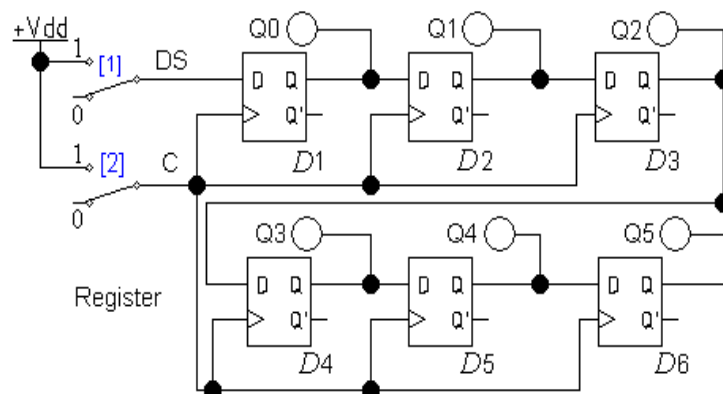


6.1-rasm. To'rt razryadli ketma-ket registrning funksional sxemasi

Registrda ma'lumotlarni siljitish chapdan o'ngga, Q_3 katta razryad tomonga sodir bo'ladi. Registrga yozilgan axborotni bir vaqtning o'zida Q_0 triggerining chiqishidan parallel kodda Q_1 , Q_2 , Q_3 yoki ketma-ket kodda S signalning to'rtta taktida Q_3 trigger chiqishining katta razryadidan, DS kirishiga mantiqiy nolni ulanadi.

Razryadlar sonini (triggerlar) registrning uzunligi deb ataladi. Registr 2^n holatlarda bo'lishi ikkili kodning 2^n turli kombinatsiyalarida yozish mumkin. So'z uzunligi registr uzunligiga mos keladi.

Registrning razryadini kattalashtirish uchun qo'shimcha triggerlar qo'llaniladi. (6.2-rasm).



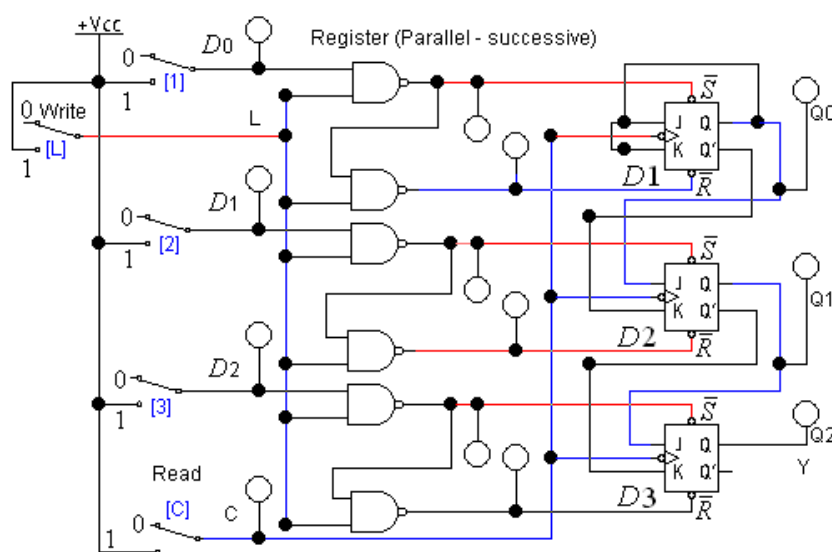
6.2-rasm. Oltirazryadli ketma-ket registrning funksional sxemasi

Parallel-ketma-ket registr

Sinxron va asinxron registrlar bo'radi. Asinxron registrda (6.3-rasm) D_1 , D_2 , D_3 triggerlarga axborotni yozish uchun R , S ustunlikka ega bo'lgan o'rnatuvchi kirishlar qo'llaniladi.

Bu kirishlarga triggerlarning D_0 , D_1 , D_2 , kirishigaga axborotni $L = 1$ (Write) buyrug'i bo'yicha parallel kodda yozadigan mantiqiy elementlar ulangan, $L = 0$ da triggerlarning asinxron kirishlarini saqlash rejimiga o'tkazadi va ular registrning ishlashiga xalaqit bermaydi. Y chiqishdan razryadlar bo'yicha ketma-ket kodda axborotni hisoblash operatsiyasini bajarish uchun C (Read) kirishga takt signallari uzatiladi. Katta razryadni C signalning orqa fronti tomoniga ma'lumotlarni registrda siljitish amalga oshiriladi.

Registr parallel kodni ketma-ket kodga aylantirish mikrooperatsiyasini bajaradi.



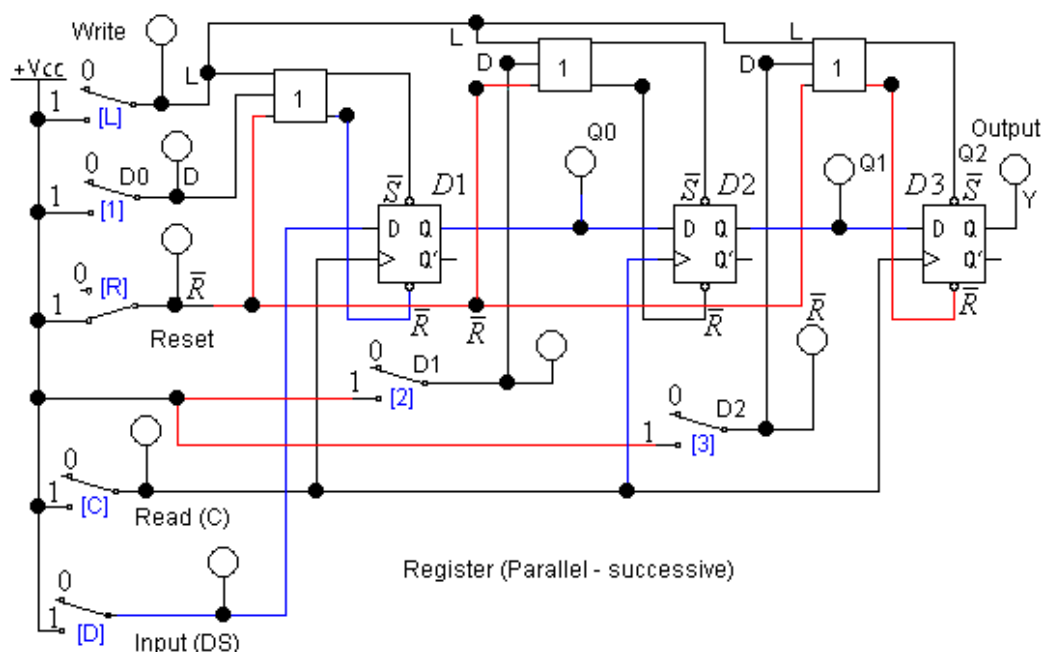
6.3-rasm. Uchrazryadli parallel-ketma-ket registrning funksional sxemasi

Axborotni yozishda oldin D_0 , D_1 , D_2 i $C = 0$ qiymatlar tanlab olinadi, so'ngra $L = 1$ (yozish). o'rnatiladi. $L = 0$ ni hisoblash uchun, C kirishga takt signal uzatiladi. $L = 1$, $C = 1$ kombinatsiya xatolarni kamaytirish maqsadida ta'qiqlanadi.

Registrni kerakli operatsiyaga sozlash avval uning kodini takt signali bo'yicha o'rnatish bilan amalga oshiriladi. Sinxron registrlarda mikrooperatsiya takt signallari bo'yicha bajaralida..

Asinxron registrlarda taktli kirish mavjud emas. Har bir operatsiya o'zining boshqarish signali ta'sirida amalga oshiriladi.

6.4 rasmda uch razryadli parallel-ketma-ket registrning funksional sxemasi keltirilgan. Bu sxema axborotni parallel va ketma-ket kodda va axborotni hisoblashga ikkala kodda yozishga imkon beradi. «1» belgilanishi mantiqiy elementlar joylashgan bloklarga qo'llanilgan. Mantiqiy elementlar ustunlikka ega bo'lgan R, S kirishlarni boshqarish uchun qshllaniladi. Ushbu bloklar sxemani soddalashtirish maqsadida ishlatiladi, ularni sichqonchani ikki marta bosish bilan ochiladi.



6.4-rasm. Uchrazryadli parallel-ketma-ket registrning funksional sxemasi

Sxema oldingi sxemadan qo'shimcha imkoniyatlar bilan farqlanadi:

- S takt signali bo'yicha DS ketma—ket kodning yozuvi uchun *Input* kirishning mavjudligi;
- *Reset* ustivor asinxron kirish yordamida registrga yozilgan axborotni o'chirib yoqish, agar $R = 0$ bo'lsa.

Davriy siljituvchi registr

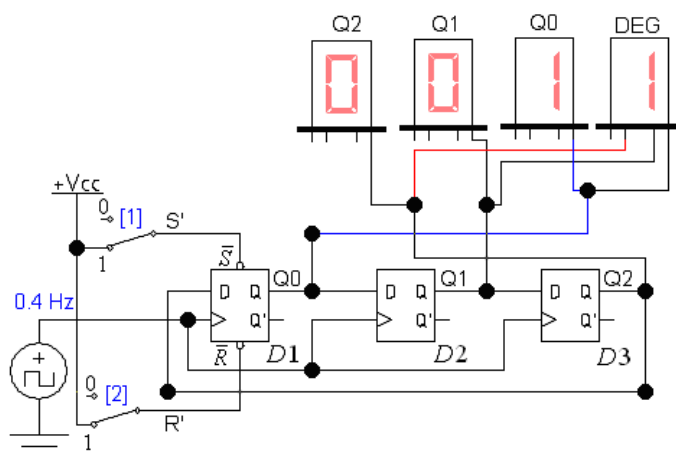
Davriy siljituvchi registrni ketma-ket registr deb ataladi, uning Q_2 chiqishi D kirishga ulangan. Ma'lumotlar aylana bo'yicha yopiq siklda ko'chib

yuradi. Ushbu registrning sxemasi 6.5 rasmda keltirilgan. Registrda odatda bitta bir yoziladi, u o'sha triggerning chiqishida n taktdan keyin hosil bo'ladi, bu yerda n -registrning razryadlar soni. Sxemada(6.5-rasm) $Q_2 Q_1 Q_0$ ketma-ketlik to'plami: 001, 010, 100, 001 va h.z. Axborotni ketma-ket yozish uchun D1 triggerning R, S asinxron kirish qo'llaniladi.

Mantiqiy indikatorlar Q_2, Q_1, Q_0 mos keluvchi triggerga yozilgan qiymatni aniqlash uchun xizmat qiladi. DEG indikator ikkili kodli registrda saqlanayotgan o'nli ekvivalentni ko'rsatadi.

1-topshiriq

Mumkin bo'lgan maksimal o'nli butun musbat sonni aniqlang, uning ikkili ifodasi qiymatini to'rt razryadli ketma-ket registrga(6.1-rasm, *L4_RG_01.ewb* model) yozish mumkin. Javobni 1-jadvalda ko'rsating.



6.5-rasm. Uch razryadli davriy siljituvchi registrning funksional sxemasi

2-topshiriq

Olti razryadli ketma-ket registrga(6.2-rasm, *L4_RG_02.ewb* model) o'nli ifodaning qiymati 2-jadvaldagi sonlarga teng bo'lgan ikkili sonni yozing. Olingan ikkili kodni jadvalga kiritib, registrning hamma razryadlari qiymatini ko'rsating.

2- topshiriq jadvali

6.1-jadval

N_o	O'nli son	Ikkili son
1	7	
2	13	
3	24	
4	63	

3-topshiriq

Uchrazryadli parallel-ketma-ket registrga (6.3-rasm, *L4_RG_03.ewb* model) 011 ikkili sonni parallel yozing. So'ngra uning kodini bir razryadga suring. Olingan natijani o'nli son ko'rinishida va bajarilgan mikrooperatsiyani 3-jadvalda ko'rsating, noto'g'ri javoblarni o'chirib tashlang.

3-topshiriqqa jadval

6.2-jadval

N_o	Mikrooperasiya	Natija (o'nli son)
1	Darajaga ko'tarish	
2	2 o'nli songa bo'lish	
3	4 o'nli songa bo'lish	
4	011 ikkili songa ko'paytirish	
5	110 ikkili songa ko'paytirish	
6	2 o'nli songa ko'paytirish	
7	4 o'nli songa ko'paytirish	
8	010 ikkili son bilan qo'shish	
9	100 ikkili son bilan qo'shish	

4-topshiriq

To'rt razryadli parallel-ketma-ket registrga 001 ikkili sonni parallel kodda yozing. So'ngra saqlangan ma'lumotlarni o'chirmay, 00 ikkili sonini ketma-ket kodda yozing. Olingan natijani o'nli son ko'rinishida va bajarilgan mikrooperatsiyani 6.3-jadvalda ko'rsating, noto'g'ri javoblarni o'chirib tashlang.

4-topshiriq jadvali

6.3-jadval

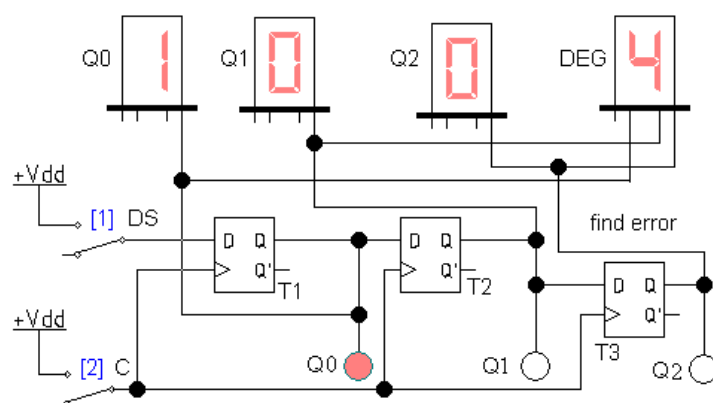
N ₂	Mikrooperasiya	Natija (oʻnli son)
1	Darajaga koʻtarish	
2	2 oʻnlik songa boʻlish	
3	4 oʻnlik songa boʻlish	
4	010 ikkilik songa koʻpaytirish	
5	110 ikkilik songa koʻpaytirish	
6	2 oʻnlik songa koʻpaytirish	
7	4 oʻnlik songa koʻpaytirish	
8	010 ikkilik son bilan qoʻshish	
9	100 ikkilik son bilan qoʻshish	

5-topshiriq

Chiqish signallari chastotasini bitta tartibga kamaytirish uchun davriy siljituvchi registrda kerakli triggerlar (6.5-rasm, *L4_RG_05.ewb* model). miqdorini aniqlang. Javobni 5-jadvalda javobni koʻrsating.

6-topshiriq

L4_RG_06.ewb (6.6-rasm) registr modeli sxemasida xatoliklar bor, 6-jadvalda uning sababini qoldirib, xato javoblarni olib tashlang.



6.6-rasm. Davriy siljituvchi registr

6-topshiriq jadvali

№	Sxemadagi xatoliklar sabablari
1	C kirish noto‘g‘ri ulangan
2	DS kirish noto‘g‘ri ulangan
3	Triggerlar o‘zaro noto‘g‘ri ulangan
4	Registr chiqishi bilan kirish noto‘g‘ri ulangan
5	Q_0 , Q_1 , Q_2 indikatorlar noto‘g‘ri ulangan
6	DEG indikator noto‘g‘ri ulangan
7	Indikatorlar noto‘g‘ri belgilangan
8	Triggerlar chiqishlari noto‘g‘ri belgilangan

Nazorat savollari

1. Registrlar nima va qayerda qo‘llaniladi?
2. Registrlarning qaysi turlarini bilasiz?
3. Asinxron va sinxron registrlarni tushuntiring.

7-Laboratoriya ishi

HISOBLAGICHLARNI TADQIQ QILISH

Ishdan maqsad: hisoblagichlarning turli sxemalarini va ishlashini o‘rganish, hisoblagich xarakteristikalarini aniqlash bo‘yicha ko‘nikmalarga ega bo‘lish.

Asosiy nazariy ko‘rsatmalar

Hisoblagich ixtiyoriy sanoq sistemasida kirishga berilayotgan impulslarni hisoblash uchun qo‘llaniladi.

Ushbu ishda ikkili hisoblagichlar qo‘llaniladi. Ular T -triggerlar asosida quriladi. Hisoblagichlarni modellashtirish uchun fayllar *Lab_4_2\Modellar* da joylashgan.

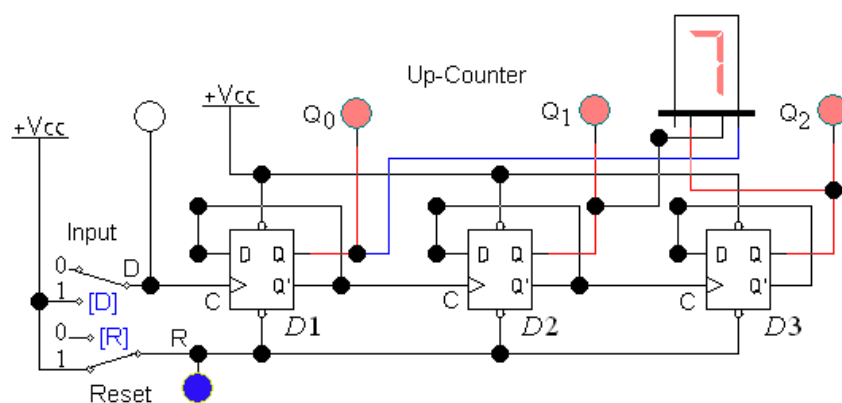
Nazariy qism

1. Asinxron jamlovchi ikkili hisoblagich

7.1 rasmda asinxron jamlovchi hisoblagich keltirilgan. Hisoblanadigan signallar D kirishga uzatiladi. Triggerlarni o‘chirib yoqish kirish signalining oldi fronti bo‘yicha hosil bo‘ladi. Triggerlarning **dastlabki holatiga qaytarish** uchun ustunlikka ega asinxron R kirish qo‘llaniladi. Hisoblagichning chiqish signali bo‘lib Q_2 Q_1 Q_0 ikkili kod xizmat qiladi, unga berilishi mumkin bo‘lgan ma’lumotlar 1-jadvalda yozilgan.. Hisoblagichning kirishiga berilayotgan har bir impuls D1 triggerini qarama-qarshi holatga o‘tkazadi. Oldingi triggerning inversli chivishidagi signal keyingisi uchun chiqish signali bo‘ladi.

Triggerlar turli vaqt momentlarida boshqa holatga o‘tadi, shuning uchun hisoblagichlar asinxron deyiladi. Hisoblagichning xarakteristikasi- $K_{his}=2^3$

Hisoblagich hisoblashi mumkin bo‘lgan impulslarning maksimal soni $N = 2^3 - 1$ ga teng.



7.1-rasm. Uchrazryadli asinxron jamlovchi ikkili hisoblagich

Uchrazryadli hisoblagich holati

7.1-jadval

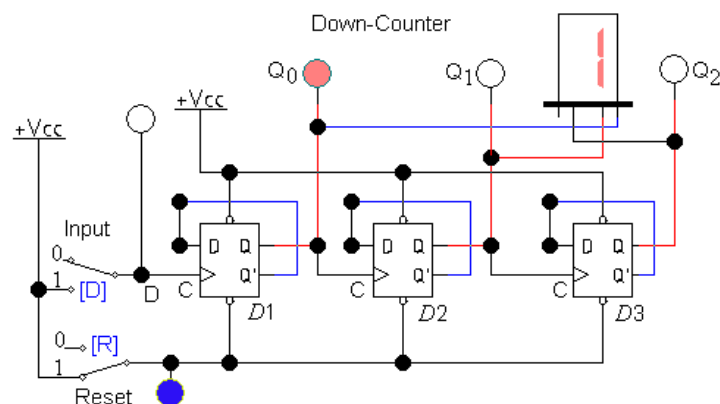
impulslar soni	Hisoblagich holati	
	jamlovchi	ayiruvchi
0	000	000
1	001	111
2	010	110

3	011	101
4	100	100
5	101	011
6	110	010
7	111	001
8	000	000

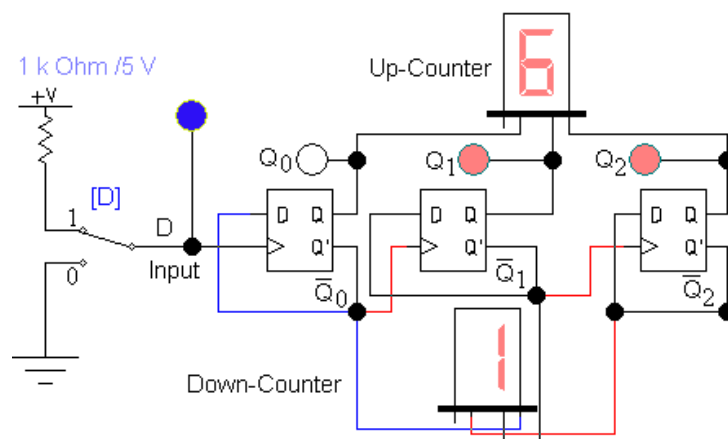
Hisoblagich impuls kodni qandaydir ikkili kodga o'zgartiruvchi bo'lib hisoblanadi.

2. Asinxron ikkili kamayuvchi hisoblagich

Agar hisoblagichning har bir keyingi triggeri hisoblash kirishiga oldingi trigger to'g'ri chiqishidan signal berilsa, unda hisoblagich ayirish operatsiyasini amalga oshiradi(7.1-jadval, 7.2-rasm). Hisoblagich ma'lumotlarining chiqish inversiyasi jamlagich operatsiyasini ayirmaga o'zgarishiga va teskarisinni bajarishga imkon beradi. (7.3-rasm)



7.2-rasm. Uchrazryadli asinxron kamaytiruvchi ikkili hisoblagich

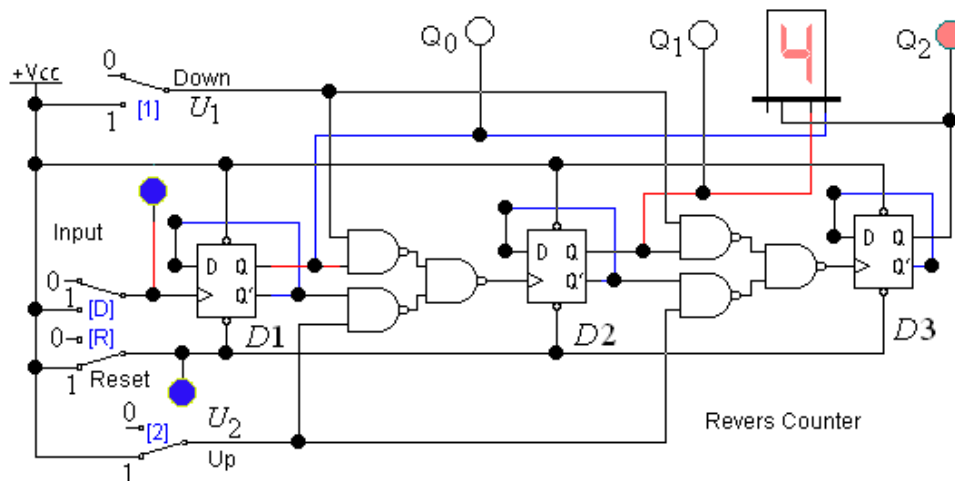


7.3-rasm. Uchrazryadli asinxron jamlovchi –kamaytiruvchi ikkili hisoblagich

3. Ikkilik reversiv hisoblagichlar

Boshqarish signalga muvofiq qo‘shishi va ayirish operatsiyalarni bajarishga qodir hisoblagichlar reversiv deyiladi.

$U_1 = 0$, $U_2 = 1$ signal bo‘yicha ishlaydigan hisoblagich jamlovchidir. $U_1 = 1$, $U_2 = 0$ da sxema ayiruvchi hisoblagich funksiyasini bajaradi. Boshqarish signallari kombinatsiyasi $U_1 = 1$, $U_2 = 1$ orqali o‘chirib yoqish bajariladi. R kirish sbros uchun.



7.4-rasm. Uchrazryadli reversiv ikkili hisoblagich

1-topshiriq

Ikkili hisoblagichlarni o‘rganish (7.1,7.2-rasmlar), ularning chiqishidagi mantiqiy signallarni aniqlash.

2-topshiriq

Hisoblagichlarning belgilanishini aniqlash, uning modeli *L4_C_04.ewb* faylida joylashgan. Javoblarni 7.2 jadvalda ko'rsating.

2 topshiriqning jadvali

7.2-jadval

№	Triggerning belgilanishi
1	Jamlovchi asinxron ikkili hisoblagich
2	Kamaytiruvchi asinxron ikkili hisoblagich
3	Reversiv ikkili hisoblagichlar
4	n modul bo'yicha hisoblagichlar

3-topshiriq

Reversiv hisoblagich yordamida 0 dan 4 gacha impulsarni (7.4-rasm) jamlash rejimida(fayl *L4_C_05.ewb*). hisoblang. So'ngra kamaytirish rejimiga o'tish va 4 dan 0 gacha xisoblash. Natijalarni 7.3-jadvalga kiritish.

3-topshiriq jadvali

7.3-jadval

impulsar miqdori	N_{10}	R	U_1	U_2	Q_2	Q_1	Q_0
0	0						
1	1						
2	2						
3	3						
4	4						

5	3						
6	2						
7	1						
8	0						

Nazorat savollari

1. Hisoblagich nima va qayerda qo'llaniladi?
2. Asinxron jamlovchi ikkili hisoblagichlarga ta'rif bering
3. Asinxron ikkili kamayuvchi hisoblagichni ta'rifini keltiring
4. Ikkili reversiv hisoblagich va sxemasini tushuntiring

8-Laboratoriya ishi

XOTIRA QURILMALARINI TADQIQ QILISH

Ishdan maqsad. Xotira qurilmalari sxemasi va uning funksiyasini o'rganish.

Nazariy qism

2D xotira

2D tipida tashkil etilgan xotira quyidagilarni o'z ichiga oladi:

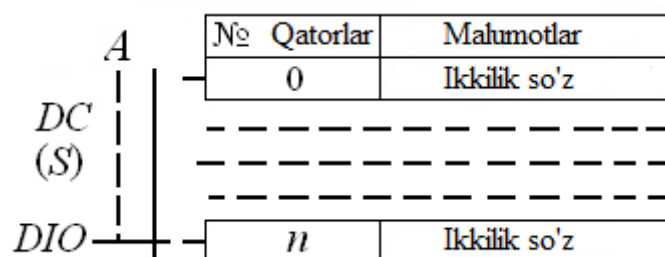
- o'z individual adresiga ega bo'lgan qatorlar ketma-ketligiga ega bo'lgan xotira elementlari matrisasi (XE). Har bir qatorga n bitdan iborat ikkili son yozilishi mumkin;
- adres deshifratori, A qator adresi ikkili kodini unga murojaat uchun boshqarish signaliga o'zgartiradi (8.1-rasm);
- kirish va chiqish ma'lumotlarini vaqtinchalik saqlash uchun parallel registrlar.

Adresli shinadan signallar parallel kodda registrga keladi, shinada axborot almashganda xotira ishi ta'minlanadi.

Registrdagi axborotni (A) qator adresidan hisoblash va ayirish uchun, deshifrator adresiga uzatiladi. U o'z navbatida A_i signalga muvofiq matrisadan talab qilinayotgan qator xotirasi elementlarini tanlaydi. Deshifrator, ushbu

holatda mikrosxema chiqishlar miqdorini kamaytirishga imkon beradi.(8.2-rasm).

Rasmda S o'zgartiruvchi ko'rinishida keltirilgan DC deshifrator, tanlangan qator bilan A adres kodiga muvofiq birlashtirilgan DIO kirish-chiqishni ulaydi.

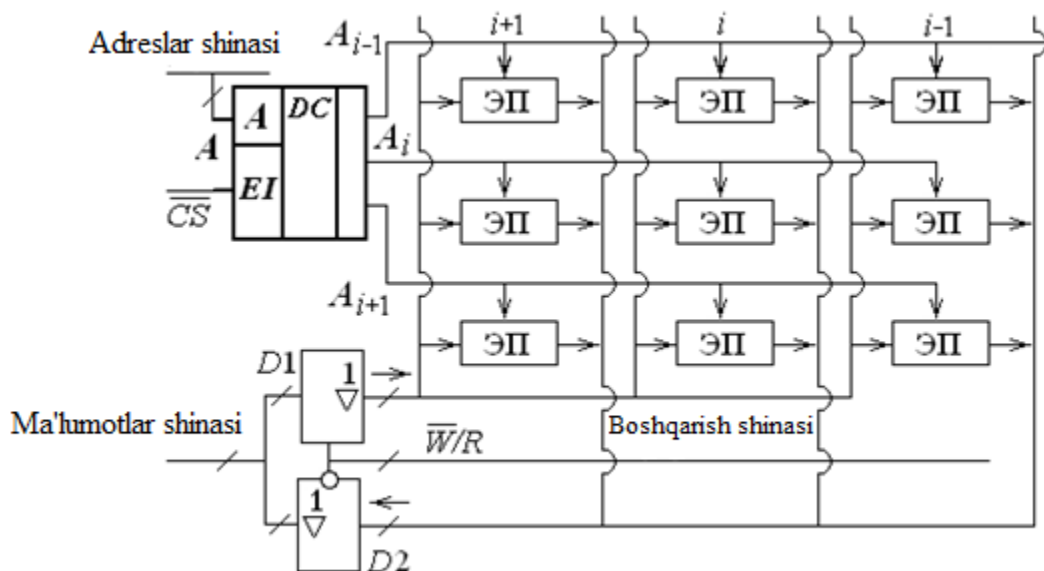


8.1-rasm Qator tanlashning funksional sxemasi

8.2 –rasmda 2D xotiraning funksional sxemasi keltirilgan.

Yozishda ma'lumotlar shinasidan informatsion signal parallel kodda D1 bufer orqali xotira elementlariga uzatiladi. D2 buferlar boshqarish signalidan o'chirilgan.

Parallel kodda informatsion signalni xotira elementidan hisoblashda, D2 buferlar orqali shinaga ma'lumotlar kiradi. D1 buferlar o'chirilgan.



8.2-rasm. 2D xotiraning funksional sxemasi

Boshqarish shinasini orqali CS kirishga mantiqiy nol kirganda mikrosxema ishlaydi.

Operasiya turi (yozish, o‘qish) boshqarish shinasini W/R signali bilan aniqlanadi. Deshifratning murakkabligi sababli xotira katta bo‘lmagan axborot sig‘imiga ega.

Amaliy qism

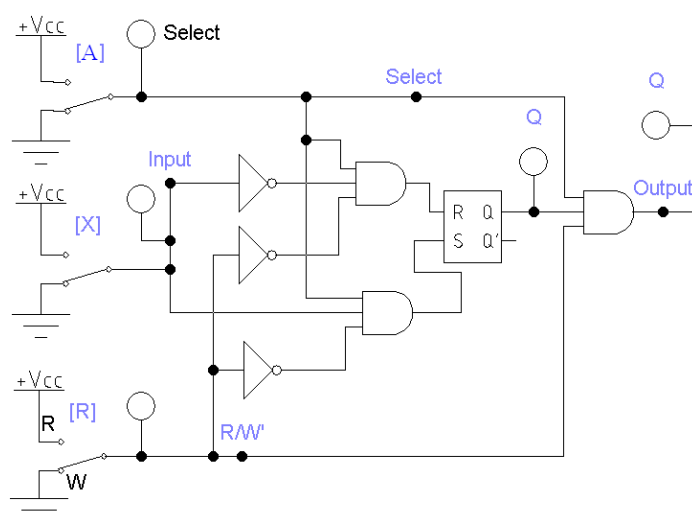
Xotira elementi modeli 8.3- rasmda (fayl L4_m_01.ewb) keltirilgan. Yacheykani tanlash adresli shina bo‘yicha (*Select*) amalga oshiriladi, boshqarish shinasini (*R/W*) bajariladigan operatsiyani (o‘qish, yozish), yozilayotgan axborotni qiymatini(ma’lumotlan shinasini)-*X* ni aniqlaydi. To‘rt razryadli so‘zni yozish uchun RAM xotira modeli 8.4-rasmda keltirilgan. (fayl L4_ram_01.ewb). A – D o‘zgaruvchilar haqiqiy sxemada parallel kodda o‘qiladi.

1-topshiriq

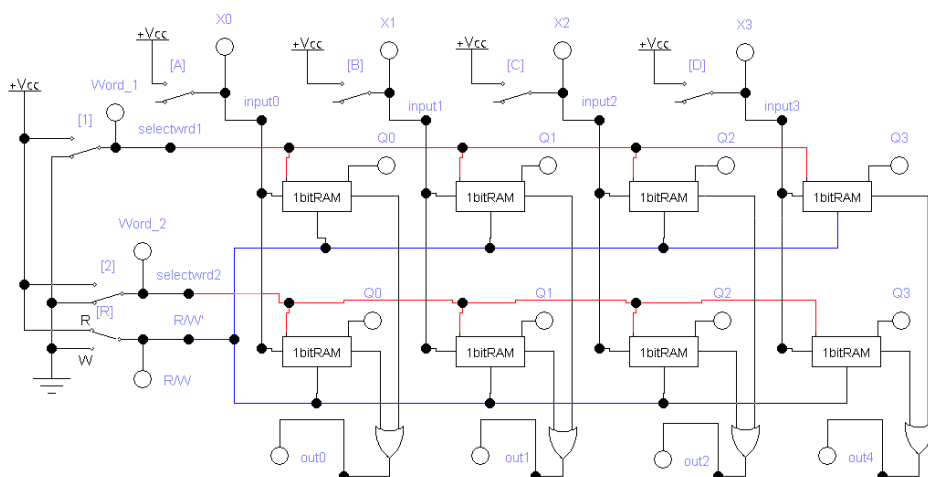
Xotira elementlari ishini (fayllar L4_m_00.ewb, L4_m_01.ewb, L4_ram_01.ewb, L4_ram_02.ewb, L4_ram_03.ewb, L4_ram_04.ewb) o‘rganish, ularning chiqishidagi mantiqiy signallarni aniqlash.

2-topshiriq

Xotira yacheykasi uchun haqiqiylik jadvalini to‘ldiring (8.1-jadval) fayl L4_m_01.ewb.



8.3-rasm. 2D xotira elementi (yacheyka)



12.4-rasm. 2D xotira modeli

2-topshiriq jadval

8.1-jadval

A	X	R	Q	Output	Izoh
					Yacheyka bilan axborot almashinishi yo‘q
					Yacheykaga mantiqiy birni yozish
					Yacheykadan mantiqiy birni sanash
					Yacheykaga mantiqiy nolni yozish
					Yacheykadan mantiqiy nolni sanash

Quyidagi belgilashlar qo‘llansin:

Qn – trigger chiqishidagi oldingi qiymat;

X – o‘zgaruvchining ixtiyoriy qiymati, natijaga ta’sir ko‘rsatmaydi.

3-topshiriq

2D xotira modeli (fayl L4_ram_01.ewb) uchun Izoh ustunidagi operatsiyalarga muvofiq haqiqiylik jadvali (8.2-jadval) to‘ldirilsin

3-topshiriq jadvali

8.2-jadval

<i>Word2</i>	<i>Word1</i>	<i>R</i>	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>Out3</i>	<i>Out2</i>	<i>Out1</i>	<i>Out0</i>	Izoh
											axborot almashish yo‘q
											Word 1: 1100Yozuv
											Word 1: 1100Sanash
											Word 2: 0111Yozuv
											Word 2: 0111Sanash

4-topshiriq

2DM xotira modeli (fayl *L4_ram_03.ewb*) uchun Izoh ustunidagi operatsiyalarga muvofiq haqiqiylik jadvali (8.3-jadval) to‘ldirilsin

4-topshiriq jadvali

8.3-jadval

<i>R</i>	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>Line</i>	<i>S</i>	<i>OutQ1</i>	<i>OutQ0</i>	Izox
									axborot almashish yo‘q
									Word 1: 01Yozuv
									Word 1: 01Sanash
									Word 2: 10Yozuv
									Word 2: 10Sanash

5-topshiriq

2DM xotira modeli (fayl *L4_ram_04.ewb*) uchun Izoh ustunidagi operatsiyalarga muvofiq haqiqiylik jadvali (8.4-jadval) to‘ldirilsin.

3-topshiriq jadvali

8. 4-jadval

<i>Line2</i>	<i>Line1</i>	<i>R</i>	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>S</i>	<i>OutQ1</i>	<i>OutQ0</i>	Izoh
										axborot almashish yo‘q
										Word 2: 01Yozuv
										Word 2: 01Sanash
										Word 4: 10Yozuv
										Word 4: 10Sanash

1-topshiriq. Xotira elementlari ishini o‘rganish (*L4_m_00.ewb*, ..., *L4_ram_04.ewb* fayllari), ularning chiqishidagi mantiqiy signallarni aniqlash.

2-topshiriq. Xotira yacheykasi (fayl *L4_m_01.ewb*) uchun izoh ustunida ko‘rsatilgan operatsiyalarga muvofiq haqiqiylik jadvalini to‘ldiring (8.5-jadval)

2-topshiriq jadvali

8.5-jadval

<i>A</i>	<i>X</i>	<i>R</i>	<i>Q</i>	<i>Output</i>	Izoh
					Yacheyka bilan axborot almashinishi yo‘q
					Yacheykaga mantiqiy birni yozish
					Yacheykadan mantiqiy birni sanash
					Yacheykaga mantiqiy nolni yozish
					Yacheykadan mantiqiy nolni sanash

Quyidagi belgilashlar qo‘llansin:

Qn – trigger chiqishidagi oldingi qiymat;

X – o‘zgaruvchining ixtiriyoriy qiymati, natijaga ta’sir etmaydi.

3-topshiriq. Xotira modeli (fayl *L4_ram_01.ewb*) uchun Izoh (*Out3* – katta razryad) ustunidagi operatsiyalarga muvofiq haqiqiylik jadvali to‘ldirilsin.

3-topshiriq jadvali

8.6-jadval

<i>Word2</i>	<i>Word1</i>	<i>R</i>	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>Out3</i>	<i>Out2</i>	<i>Out1</i>	<i>Out0</i>	Izoh
											axborot almashish yo‘q
											<i>Word 1: 1100 Yozuv</i>
											<i>Word 1: 1100 Sanash</i>
											<i>Word 2: 0111Yozuv</i>
											<i>Word 2: 0111Sanash</i>

X – o‘zgaruvchining ixtiyoriy qiymati, natijaga ta’sir qilmaydi.

4-topshiriq. 2DM xotira modeli *L4_ram_03.ewb* fayli uchun Izoh (*Out1* – starshiy razryad) ustunidagi operatsiyalarga muvofiq haqiqiylik jadvali (8.7-jadval) to‘ldirilsin.

4-topshiriq jadvali

8.7-jadval

<i>R</i>	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>Line</i>	<i>S</i>	<i>OutQ1</i>	<i>OutQ0</i>	Izoh
									axborot almashish yo‘q
									<i>Word 1: 01 Yozuv</i>
									<i>Word 1: 01 Sanash</i>
									<i>Word 2: 10 Yozuv</i>
									<i>Word 2: 10 Sanash</i>

5-topshiriq. 2DM xotira modeli (fayl *L4_ram_04.ewb*) uchun Izoh ustuniga muvofiq haqiqiylik jadvali (8.8-jadval) to‘ldirilsin.

5-topshiriq jadvali

8.8-jadval

<i>Line2</i>	<i>Line1</i>	<i>R</i>	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>S</i>	<i>OutQ1</i>	<i>OutQ0</i>	Izoh
										axborot almashish yo‘q
										<i>Word 2: 01Yozuv</i>

										Word 2: 01 Sanash
										Word 4: 10 Yozuv
										Word 4: 10 Sanash

Nazorat savollari

1. Xotira qurilmalari haqida tushuntiring
2. Xotira qurilmalari qayerda qo‘llaniladi?
3. Xotira qurilmalarining ishlash prinsipi

9-Laboratoriya ishi

MIKROPROTSESSORLI QURILMALARNI TADQIQ QILISH

Ishini bajarishdan maqsad: bir kristalli mikroprotsessorlar ishlash prinsipi bilan tanishish

Nazariy qism

Bir kristalli mikroprotsessorlarning asosiy farqi quyidagilardan iborat:

- bir kristalli mikroprotsessorlar va mikroEXMlarning razryadlari soni aniq belgilangan, seksiyali mikroprosessorlar asosida quriladigan prosessor razryadlari soni seksiyalarni parallel ulash orqali o‘rnatiladi;
- bir kristalli mikroprosessorlar va mikroEXMlarning komandalar sistemasi cheklangan sonli komandalarni o‘z ichiga oladi, seksiyali mikroprotsessorlarda esa komandalar soni protsessorni loyihalovchi tomonidan belgilanadi;
- bir kristalli mikroprosessorlarning operasion va boshqarish qismlari yagona kristalda joylashgan, seksiyali mikroprotsessorlar asosida esa operatsion va boshqarish qismlari bir qator katta integral sxemalarni (markaziy protsessor elementlarini, tez uzatish sxemasini, mikroprogrammali boshqarish blokini, adres registrini, mikroprogramma xotirasi, va mikrokomanda registrini) ma’lum sxema asosida o‘zaro bog‘lash orqali quriladi.

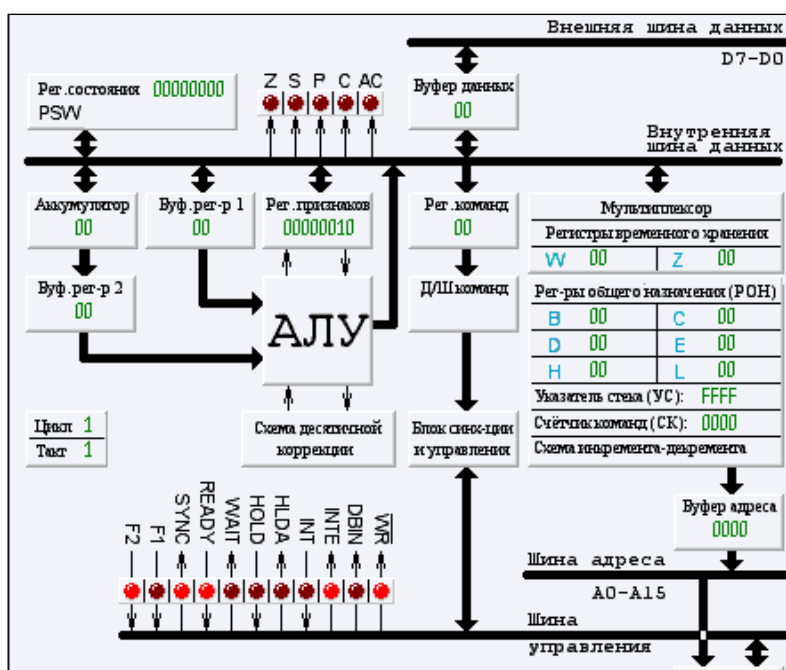
Ishni bajarish tartibi:

Bir kristalli mikroprotsessorlar va mikroEHMlarning ichki strukturasi, ishlash prinsipi va komandalar sistemasi bilan tanishishni 8 razryadli K580VM80A mikroprotsessori misolida ko‘rib chiqamiz.

K580VM80A mikroprotsessori quyidagi asosiy qismlardan iborat:

- 8-razryadli arifmetik-mantiqiy qurilma (ALU);
- Belgilar registri RS, komandalar bajirilish jarayonida natija belgilari (nolga teng yoki teng emas (Z), musbat yoki manfiy (S), , juft yoki toqlik belgisi (P), o‘tish razryadi qiymati (S), oraliq o‘tish razryadi qiymati (AC))ni o‘zida saqlaydi;
- akkumulyator (A);
- axborotni ikkilik koddan ikkilik-o‘nlik kodga o‘zgartiruvchi o‘nlik korreksiya sxemasi (DAA);
- komandaning operatsiya kodini ifodalovchi birinchi baytini saqlovchi registr (Reg. komand);
- komanda deshifratori (D/Sh komand);
- programmani bajarish jarayonida axborotni qabul viluvchi, vaqtincha saqlovchi va uzatuvchi umumiy foydalanish registrlari (B, C, D, Ye, K, L - 8 razryadli registrlar (ular 16 razryadli BC, DE va KL registrlar juftliklariga birlashishi ham mumkin), stek ko‘rsatgichi (US), navbatdagi komanda adresini saqlovchi komanda schetchigi (SK));
- dasturchi murojaat qilishi mumkin bo‘lmagan, ma’lumotlarni vaqtincha saqlovchi (Buf.reg 1 va 2), Z, W va PSW registrlari;
- ALU va registrlar ishlashu uchun boshqarish signallari ketma-ketligini hosil qiluvchi sinxronlash va boshkarish sxemasi;
- 16 razryadli adresni saqlovchi bufer registri);
- 8 razryadli ma’lumotlarni mikroprosessorga kiritish/chiqarish buferi;
- akk‘umulyator, ALU va umumiy foydalanish registrlari orasida ma’lumotlarni ikkiyoqlama yo‘nalishda uzatuvchi multipleksor.

Bundan tashkari mikroprocessor 16 razryadli adres buferi A(15-0) va 8 razryadli ma'lumotlar buferi D(7-0), 4 ta kirish (RESET, READY, INT, KOLD) va 6 ta chikish boshkarish signallari (SYNC, DBIN, READY, WAIT, INTE, KLDA) ga ega. Sinxronlash va boshqarish sxemasi komanda va operandlarni tanlash, ALUni ishlashini boshqarish, kiritish/chikarish kurilmalarini sinxronlash va boshqarish, mikroprotsessori ishida kutish rejimini tashkil qilish va xotiraga to'g'ridan-to'g'ri murojaat qilish rejimida mikroprocessorni sistema shinasidan ajratish vazifalarini bajaradi.



9- rasm. K580VM80A bir kristalli mikroprotsessoring ichki strukturasi.

Bir kristalli mikroprotsessorelarning tuzilishi va ishlash prinsipi

Mikroprocessor ishlash prinsipini tushinish uchun unda komanda bajarilish jarayonini ko'rib chikamiz:

1. Bajarilishi lozim bo'lgan komanda adresi SK da saqlanadi va shu adres bo'yicha mikroprocessor xotiradan komanda kodini birinchi baytini komanda registriga oladi;
2. Komanda deshifatori komanda uzunligini (bir, ikki yoki uch bayt), operandlarni qayerdan olish lozimligini va ular ustida qanday operatsiya bajarish lozimligini aniqlaydi;

3. Komanda deshifratoridan olingan axborotga mos ravishda sinxronlash va boshqarish sxemasi operandlarni registrlardan yoki xotiradan olishni, komanda kodiga mos ravishda arifmetik yoki mantiqiy operatsiya bajarilishini, komanda uzunligiga mos ravishda uning ikkinchi va uchinchi baytlarini (ikki va uch baytli komandalar uchun) xotiradan olishni, xamda boshkarishni navbatdagi komandaga uzatishni amalga oshiruvchi sinxronlash va boshkarish signallari bilan mikroprotsessorning barcha qurilmalarini ta'minlaydi.

Programma komandalarining bajarilish tartibini mikroprotsessorning natija belgilari registrida xosil bulgan C (Carry)- utish razryadi, S (Signum) – natijaning ishora razryadi, Z (Zero) – natijaning nolga teng yoki teng emasligi belgisi, P (Parity) – natijadagi birlar sonining juftligi belgisi, xamda AC (Auxiliary Carry) – oraliq (natija baytida kichik to'rtlikdan katta to'rtlikka) utish razryadi xolati belgilaydi.

Quyidagi shartlar bajarilganda natijaning belgilarini ko'rsatuvchi triggerlar xolati o'zgaradi:

4. Akummulyatordagi ma'lumot chapga yoki o'ngga "S" o'tish razryadi ishtirokida surilganda, qo'shish operatsiyasi bajarilganda va ayirish operatsiyasida eng katta razryaddan qarz olinganda;

5. Natija nolga teng bo'lganda "Z" trigger "1" qiymatni oladi, aks xolda "0" qiymatini oladi;

6. Natijadagi "1" lar soni juft bo'lganda "R" triggeri "1" qiymatni oladi;

7. Natija manfiy bo'lsa (akummulyatorning katta razryadi birga teng bo'lsa), "S" trigger "1" holatiga o'tadi;

8. Natijaning kichik to'rtligidan katta to'rtligiga o'tish razryadi bo'lsa, "AS" triggeri "1" holatiga o'tadi.

Programmada tarmoqlanishlar hosil qilish uchun yuqoridagi triggerlar holatini xisobga olgan holda boshqarishni uzatish uchun mikroprotsessorning komandalar sistemasida bir qator komandalar nazarda tutilgan.

Hisobot o‘z ichiga quyidagilarni oladi:

1. Tajriba ishining tasnifi
2. Bir kristalli mikroprotsessorning struktura sxemasi
3. Mikroprotsessorning ichki kurilmalari
4. Mikroprotsessorning ishlash prinsipi xakida ma'lumotlar

Nazorat savollari:

1. Bir kristalli mikroprotsessor va mikroEHMning seksiyali mikroprotsessorlardan farqi nimadan iborat?
2. Mikroprotsessorning asosiy qurilmalarini sanab o'ting.
3. Mikroprotsessorning registrlari vazifasini tushuntirib bering.
4. Mikroprotsessorning ishlash prinsipini tushuntirib bering.

Adabiyotlar

1. Frederick M. Cady. Microcontrollers and Microcomputers. – USA: Oxford University Press, 2014.
2. V. Gureich. Electronic Devices on Discrete Components. CRC Press, - New York, 2014.
3. Абдуллаев М., Толипов А. Ҳисоблаш техникаси ва бошқариш системаларининг элементлари ва қурилмалари. Электрон ўқув қўлланма.- Тошкент: ТДТУ, 2013.
4. Холиқов А. А. Электрон қурилмалари, аналогли ва рақамли схемотехника : [Телекоммуникация ва радиотехника йўнал. учун дарслик] - Тошкент : Темирийўлчи, 2002. – 160 б.
5. Угрюмов Е. Цифровая схемотехника. Учеб. пособие для ВУЗов. 3-е издание. Изд. БХВ – СПб, 2010.
6. Калабеков Б. А. «Цифровые устройства и микропроцессорные системы». 2001г.
7. Ишназаров А.И, Болтаева Л.Р. “Иқтисодий –математик усуллар ва моделлари” фани бўйича таълим технологияси - Тошкент 2006.
8. Келим Ю.М. “Типовые элементы систем автоматического управления» Москва, 2004.
9. Гребнев В.В. Микроконтроллеры семейства AVR фирмы ATMEL. М.: ИП Радиософт. 2002. -176 с.
10. Евстифеев А.В. Микроконтроллеры AVR семейства Tiny и Mega фирмы ATMEL: М.: Издательский дом «Додэка-XXI». 2004.- 560 с.

MUNDARIJA

1.	1-Laboratoriya ishi. MANTIQUIY ELEMENTLARNI TADQIQ ETISH.....	3
2.	2-Laboratoriya ishi. JAMLAGICHLARNI TADQIQ ETISH.....	16
3.	3-Laboratoriya ishi. DESHIFRATORLARNI TADQIQ QILISH.....	23
4.	4-Laboratoriya ishi. MULTIPLEKSOR VA DEMULTIPLEK-SORLARNI TADQIQ QILISH.....	30
5.	5-Laboratoriya ishi. TRIGGERLARNI TADQIQ QILISH.....	38
6.	6-Laboratoriya ishi. REGISTR LARNI TADQIQ QILISH.....	42
7.	7-Laboratoriya ishi. HISOBLAGICH LARNI TADQIQ QILISH	49
8.	8-Laboratoriya ishi. XOTIRA QURILMALARINI TADQIQ QILISH	54
9.	9-Laboratoriya ishi. MIKROPROSESSORLI QURILMALARNI TADQIQ QILISH.....	61
	Adabiyotlar ro'yxati.....	66