

НАЦИОНАЛЬНЫЙ УНИВЕРСИТЕТ УЗБЕКИСТАНА

Кафедра Фотоники

ФИЗИЧЕСКИЕ ОСНОВЫ КОМПЬЮТЕРНЫХ СИСТЕМ

методическая разработка для проведения занятий по дисциплине
«Физические основы компьютерных систем»

Ташкент 1917

НАЦИОНАЛЬНЫЙ УНИВЕРСИТЕТ УЗБЕКИСТАНА

Кафедра Фотоники

СОЛОВЬЕВ И.А. , ТАЛИПОВ Д.А.

ФИЗИЧЕСКИЕ ОСНОВЫ КОМПЬЮТЕРНЫХ СИСТЕМ

учебно-методическое пособие для проведения занятий по дисциплине
«Физические основы компьютерных систем»

Ташкент – 2017.

Соловьев И.А.,Талипов Д.А. «Физические основы компьютерных систем». Учебно-методическое пособие. – Т.; НУУЗ, 2017 г.- стр.218

Учебное пособие предназначено для самостоятельного изучения теоретических основ расчета электрических цепей, принципа действия полупроводниковой элементной базы цифровых устройств, а также самих устройств комбинационного и последовательного типа», излагаемых на дисциплине «Физические основы компьютерных систем». В данном пособии описана прикладная теория электрических цепей, электропроводности полупроводников, элементов электроники, логической алгебры. Рассмотрена работа цифровых систем комбинационного типа: логические элементы, шифраторы, дешифраторы, мультиплексоры, демультиплексоры, сумматоры, вычитатели ; и последовательного типа: триггеров, регистров, счетчиков, а также принцип и метод аналогово-цифрового (АЦП) и цифро-аналогового преобразования (ЦАП).

Пособие позволяет самостоятельно изучить виды электрических цепей и методы их расчета, физику полупроводниковых элементов- их конструкцию и схему включения, параметры и характеристики . На основе полученной информации в пособии рассмотрены простейшие цифровые устройства, которые широко используются в компьютерных системах, представлены общие сведения об их условно-графических обозначениях, временных диаграммах работы, принципиальных схемах, приводится ознакомление с алгоритмом логического проектирования цифровых устройств.

Параграфы расположены в логическом порядке, позволяющем динамически последовательно освоить принцип работы функциональных устройств компьютерных систем.

Содержание

Введение	2
Глава 1. Основы теории электрических цепей	7
1.1. Основные элементы, понятия и законы электрических цепей	7
1.2. Методы расчета цепей постоянного тока	18
1.3. ЛЭЦ при гармоническом воздействии	26
1.4. Символический метод расчета цепей гармонического тока	35
1.5. Простейшие частотно-избирательные цепи	44
1.6. Переходные процессы в ЛЭЦ	51
1.7. Операторный метод расчёта переходных процессов	58
1.8. Анализ ЛЭЦ при импульсных воздействиях	65
1.9. Электрические фильтры	73
 Глава 2. Основы полупроводниковой электроники	 80
2.1. Полупроводниковые диоды	80
2.2. Биполярные транзисторы	88
2.3. Полевые транзисторы	101
2.4. Тиристоры	109
2.5. Интегральные микросхемы	112
 Глава 3. Основы цифровой техники	 132
3.1. Кодирование сигналов, элементы логической алгебры и проектирование цифровых автоматов	132
3.2. Цифровые устройства комбинационного типа	154
3.3. Цифровые устройства последовательного типа	169
3.4. Цифровые преобразователи	205
 Заключение	 220
Список литературы	220

ВВЕДЕНИЕ

В современной электронике устойчиво доминирует дискретное построение систем. Современная электроника стремится к цифровому принципу. Однако цифровые устройства в своей основе содержат элементы аналоговой техники, которые подчиняются законам теории электрических цепей и построены на элементах полупроводниковой электроники. Таким образом, физические основы компьютерных устройств опираются на законы электрического тока, используют для построения узлов полупроводниковую электронику и имеют в составе функциональных устройств цифровые элементы. Цифровой принцип обеспечивает более высокую точность, меньше зависимость параметров от изменения температуры, больше помехоустойчивость при сокращении энергопотребления и повышения коэффициента полезного действия. Используемые при этом сигналы близки по форме к прямоугольным и имеют два фиксированных уровня напряжения: низкий, которому приписывается логическое состояние «0» и высокий, которому приписывается логическое состояние «1». Устройства, осуществляющие обработку цифровых сигналов, делятся на два класса – это устройства комбинационного типа, выходные сигналы которых в любой момент времени зависят исключительно от комбинации входных сигналов и заданной для данного устройства функции, и устройства последовательного типа. Выходной сигнал последовательного устройства, в любой момент времени, зависит не только от комбинации входных внешних сигналов и выполняемой функции, но определяется еще и внутренним состоянием самого устройства в прошлый момент времени. Цифровые устройства последовательного типа называются логическими автоматами с памятью. Их основу составляют запоминающие элементы (ячейки) – триггеры и функциональные узлы на триггерах: счетчики импульсов, регистры, запоминающие устройства, аналого–цифровые преобразователи.

Для обеспечения надежности в устройстве с памятью используются синхронная и двухступенчатая схемы триггеров. Последовательные устройства организуются из комбинационных устройств путем их соответствующего включения. Схемным признаком последовательного устройства служит наличие в нем обратных связей. Цифровое функциональное устройство с памятью может быть реализовано по синхронному или асинхронному принципу. Основным недостатком устройств асинхронного типа является возможность нарушения их работоспособности при некоторых соотношениях между задержками сигнала в различных логических элементах. Эта возможность связана с явлениями гонок в логических схемах, сущность которых состоит в следующем. Предположим, что в комбинационной логической схеме существуют два пути прохождения сигнала от входа всего устройства до

входа некоторого логического элемента. Каждый путь представляет собой цепь из логических элементов. Задержки распространения сигналов в этих цепях могут отличаться, причем величины задержек нельзя точно предсказать заранее из-за разброса характеристик элементов. В интервале времени между появлением сигнала на первом входе и появлением сигнала на втором входе на выходе элемента возможно появление ложного сигнала. Нарушение правильной работы устройства происходит, если под действием ложного сигнала возникает переключение элементарного автомата.

Данное обстоятельство объясняет широкую распространенность функциональных устройств синхронного типа, особенно в тех случаях, когда для реализации заданной функции необходима сложная комбинационная логическая схема. Она может быть реализована в виде одной или нескольких микросхем постоянно запоминающего устройства, переписывающего запоминающего устройства или регистрирующего постоянно записывающего устройства.

Сказанное относится к «начинке» функциональных узлов компьютерных систем. Для того чтобы разобраться, каким образом удастся в электронной машине обработать огромные массивы информации, мало знаний программирования. Необходимо уяснить законы, обеспечивающие функционирование того или иного электронного устройства.

Начало всего основывается на законах электрического тока, использование которых привело к созданию теории электрических цепей, описывающей процессы в них. Эта теория рассмотрена в первой главе.

Затем во второй главе рассмотрены полупроводниковые элементы, процессы в которых описаны с использованием рассмотренной теории. Здесь же представлены полупроводниковые устройства, их характеристики и параметры. Приводятся элементы схемотехники, на основе которых в дальнейшем строятся простейшие логические элементы, лежащие в основе цифровых устройств.

В заключительной главе описана прикладная логическая алгебра, положения которой использованы для построения логических элементов, входящих в состав цифровых устройств. Подробно описаны их схемы, таблицы переходов, временные диаграммы и алгоритм работы. Заканчивается глава описанием цифро-аналоговых и аналого-цифровых преобразователей, обеспечивающих диалог человека с машиной.

Таким образом, настоящее пособие в динамике, позволяет провести плавный переход от законов электрического тока в элементарных цепях к цифровым устройствам, которые в составе СБИС (сверхбольших интегральных микросхем) последнего поколения входят в функциональные узлы компьютерных устройств.

ГЛАВА 1. ОБЩИЕ СВЕДЕНИЯ ОБ ОСНОВАХ ТЕОРИИ ЭЛЕКТРИЧЕСКИХ ЦЕПЕЙ

1.1. ОСНОВНЫЕ ЭЛЕМЕНТЫ, ПОНЯТИЯ И ЗАКОНЫ ЭЛЕКТРИЧЕСКИХ ЦЕПЕЙ

1.1.1. Определение электрических цепей. Понятие тока, напряжения и ЭДС

Электрической цепью (ЭЦ) называется совокупность электропроводящих устройств, электромагнитные процессы в которых описываются с помощью понятий напряжения и тока.

Электрический ток – это упорядоченное движение электрических зарядов. Сила тока i – количество электричества, прошедшее через поперечное сечение проводника в единицу времени.

$$i(t) = i = \frac{dq}{dt} [\text{A}] \quad (1.1)$$

Принято считать значение тока i положительным, если движение положительно заряженных частиц совпадает с заранее выбранным направлением отсчета тока и отрицательным в противном случае. Выбор направления отсчета тока произволен и показывается стрелкой (рис.1.1.1, а).

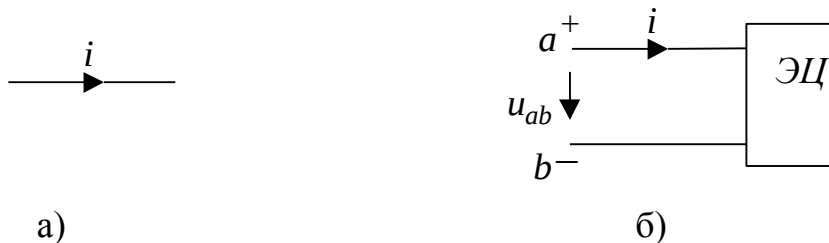


Рис. 1.1.1

Электрическое напряжение между двумя точками определяется количеством энергии, затрачиваемой на перемещение единичного заряда из одной точки в другую

$$u(t) = u = \frac{dw}{dt} [\text{B}] \quad (1.2)$$

В потенциальном электрическом поле напряжение между двумя точками определяется разностью потенциалов между ними (рис.1.1.1, б).

$$u_{ab} = \varphi_a - \varphi_b \quad (1.3)$$

Положительное направление напряжения выбирается произвольно. Чаще всего его выбирают совпадающим с положительным направлением тока и указывают стрелкой или знаком «+» или «-».

Электродвижущей силой (ЭДС) $e(t)$ называется работа сторонних сил по перемещению единичного заряда внутри источника энергии. ЭДС измеряется в вольтах [В].

1.1.2. Элементы электрических цепей и их свойства

Элементом ЭЦ называют идеализированное устройство, отображающее какое-либо из свойств реальной ЭЦ.

Электрические цепи, в которых параметры всех элементов не зависят от величины и направлений токов и напряжений, т.е. графики вольт-амперных характеристик (ВАХ) элементов являются прямыми линиями, называются **линейными**. Соответственно такие элементы называются линейными.

Когда параметры элементов ЭЦ существенно зависят от тока или напряжения, т.е. графики ВАХ этих элементов имеют криволинейный характер, то такие элементы называют **нелинейными**. Если ЭЦ содержит хотя бы один нелинейный элемент, то она является нелинейной электрической цепью.

В теории электрических цепей различают активные и пассивные элементы. Первые вносят энергию в электрическую цепь, а вторые ее потребляют.

1.1.2.1. Пассивные элементы

Резистивным сопротивлением называется идеализированный элемент ЭЦ, обладающий свойством необратимого рассеивания энергии.

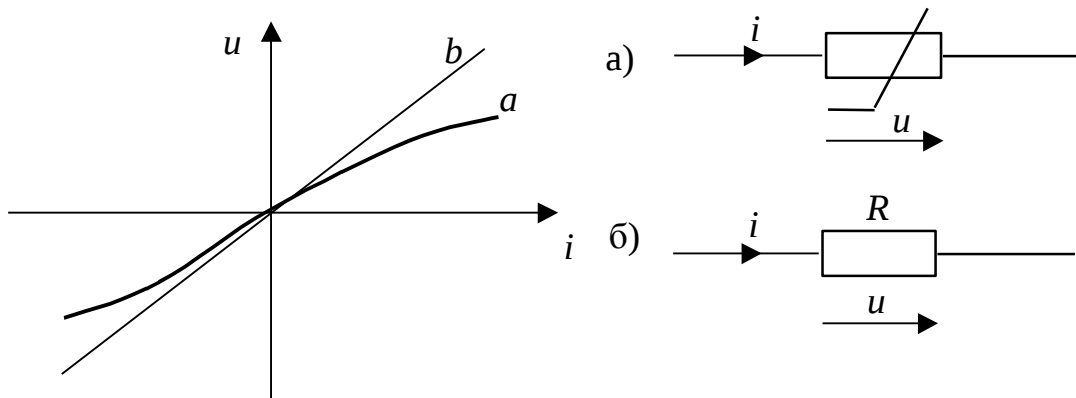


Рис.1.1.2.

Графическое изображение этого элемента и его вольт-амперная характеристика показана на рис. 1.1.2 (а - нелинейное сопротивление, б - линейное сопротивление).

Напряжение и ток на резистивном сопротивлении связаны между собой зависимостями:

$$u = iR, \quad i = Gu. \quad (1.4)$$

Коэффициенты пропорциональности R и G в формулах (1.4) называются соответственно **сопротивлением** и **проводимостью** и измеряются в Омах [Ом] и Сименсах [См].

$$R = \frac{1}{G}. \quad (1.5)$$

Индуктивным элементом называется идеализированный элемент ЭЦ, обладающий свойством накопления им энергии магнитного поля.

Графическое изображение этого элемента показано на рис. 1.1.3 (а - нелинейного, б - линейного).

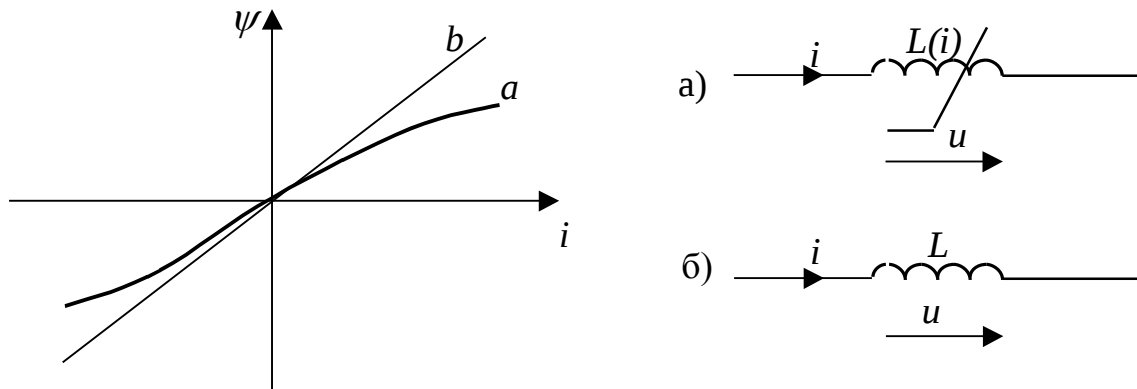


Рис.1.1.3.

Линейная индуктивность характеризуется линейной зависимостью между потокоцеплением ψ и током i , называемой **вебер-амперной характеристикой** $\psi = Li$.

Напряжение и ток связаны соотношением:

$$u = \frac{d\psi}{dt} = L \frac{di}{dt}. \quad (1.6)$$

Коэффициент пропорциональности L в формуле (1.6) и называется **индуктивностью** и измеряется в генри (Гн).

Емкостным элементом (емкостью) называется идеализированный элемент ЭЦ, обладающий свойством накапливания энергии электрического поля.

Графическое изображение этого элемента показано на рис.1.1.4. (а - нелинейного, б- линейного).

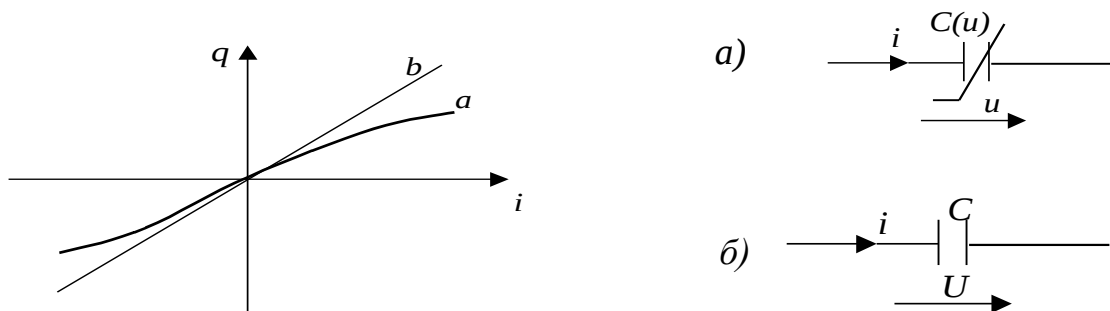


Рис.1.1.4.

Линейная емкость характеризуется линейной зависимостью между зарядом и напряжением, называемой **кулон-вольтовой характеристикой**

$$q = Cu \quad (1.7)$$

Напряжение и ток емкости связаны соотношениями

$$i = \frac{dq}{dt} = C \frac{du}{dt}. \quad (1.8)$$

1.1.2.2. Активные элементы

Активными называются элементы цепи, которые отдают энергию в цепь, т.е. источники энергии. Существуют **независимые** и **зависимые источники**. Независимые источники: источник напряжения и источник тока.

Источник напряжения - идеализированный элемент ЭЦ, напряжение на зажимах которого не зависит от протекающего через него тока (рис.1.1.5).

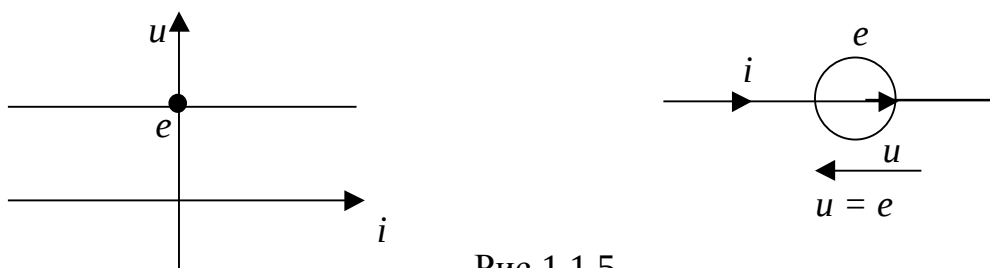


Рис.1.1.5.

Внутреннее сопротивление идеального источника напряжения равно нулю.

Источник тока – это идеализированный элемент ЭЦ, ток которого не зависит от напряжения на его зажимах.

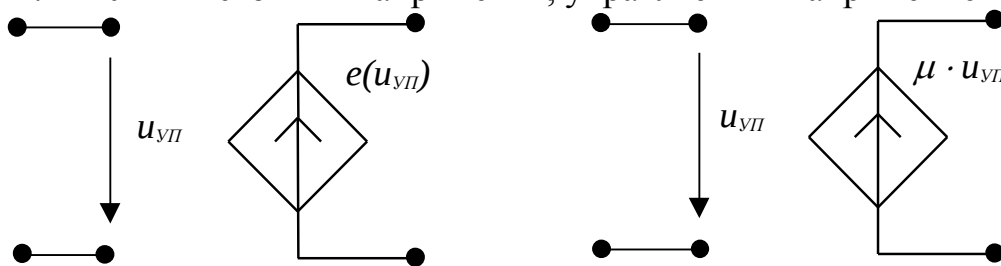


Рис.1.1.6.

Внутреннее сопротивление идеального источника тока равно бесконечности

Источники напряжения (тока) называются **зависимыми (управляемыми)**, если величина напряжения (тока) источника зависит от напряжения или тока другого участка цепи. Зависимыми источниками моделируются электронные лампы, транзисторы, усилители, работающие в линейном режиме. Различают четыре типа зависимых источников.

1. ИНУН – источник напряжения, управляемый напряжением:

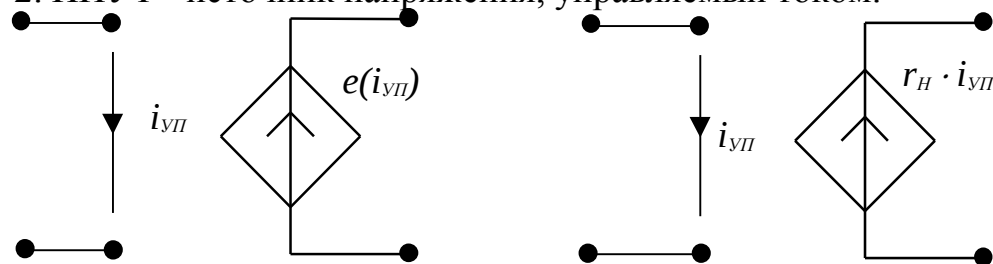


а) нелинейный

б) линейный

μ – коэффициент усиления напряжения

2. ИНУТ – источник напряжения, управляемый током:

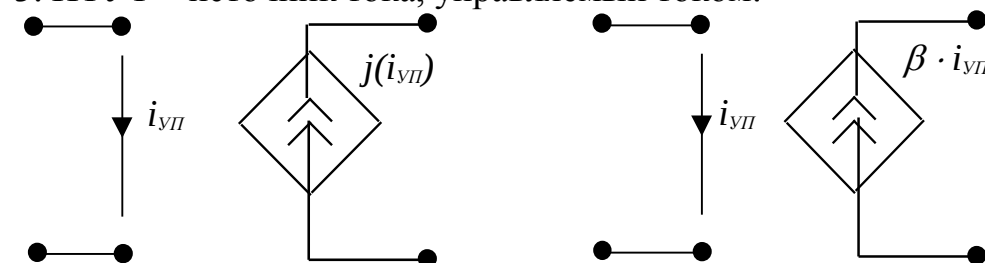


а) нелинейный

б) линейный

r_H – передаточное сопротивление

3. ИТУТ – источник тока, управляемый током:

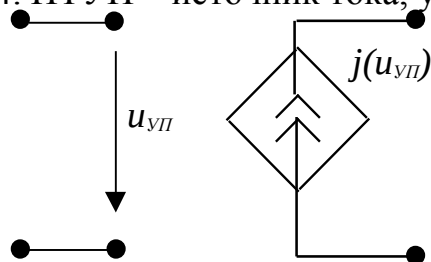


а) нелинейный

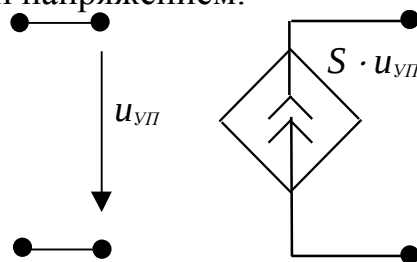
б) линейный

β – коэффициент усиления тока

4. ИТУН – источник тока, управляемый напряжением:



а) нелинейный



б) линейный

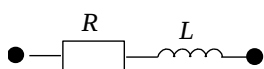
S - крутизна(передаточная проводимость)

1.1.3.Схемы замещения реальных элементов ЭЦ

Реальные элементы ЭЦ можно представить моделью (эквивалентной схемой) из нескольких идеализированных элементов, причем только один из них отражает полезное качество. Остальные элементы являются паразитными.

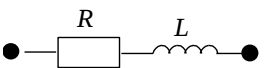
Качество реальных элементов, т.е. их степень близости к идеализированным, оценивается с помощью коэффициента Q , называемого добротностью.

1.Резистор



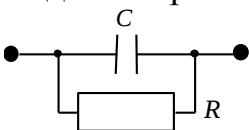
$$Q = \frac{R}{\omega L} \gg 1$$

2. Катушка индуктивности



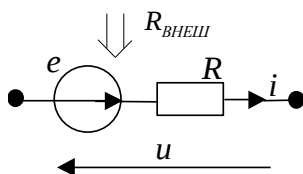
$$Q = \frac{\omega L}{R} \gg 1$$

3. Конденсатор



$$Q = \omega CR \gg 1$$

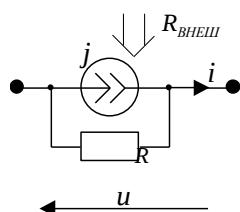
4. Реальный источник напряжения



$$Q = \frac{R_{\text{внеш}}}{R} > 1,$$

$$u = e - Ri$$

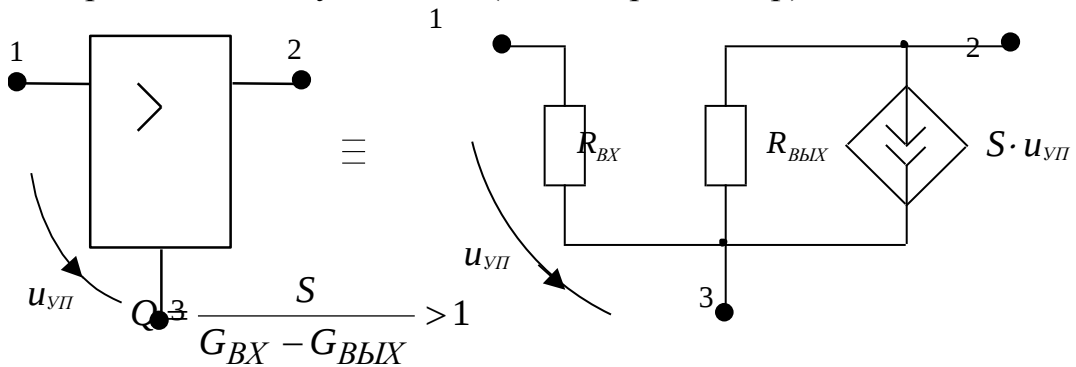
5. Реальный источник тока



$$Q = \frac{R}{R_{\text{внеш}}} > 1,$$

$$i = j - \frac{u}{R}$$

6. Трехполюсный усилитель (лампа, транзистор)



1.1.4. Электрическая схема и ее элементы

Схемой называется графическое изображение ЭЦ. Ее элементами являются узлы, ветви, контуры.

Простым узлом называют место соединения зажимов двух элементов (рис.1.1.7, а), а **сложным** - место соединения зажимов трех и более элементов

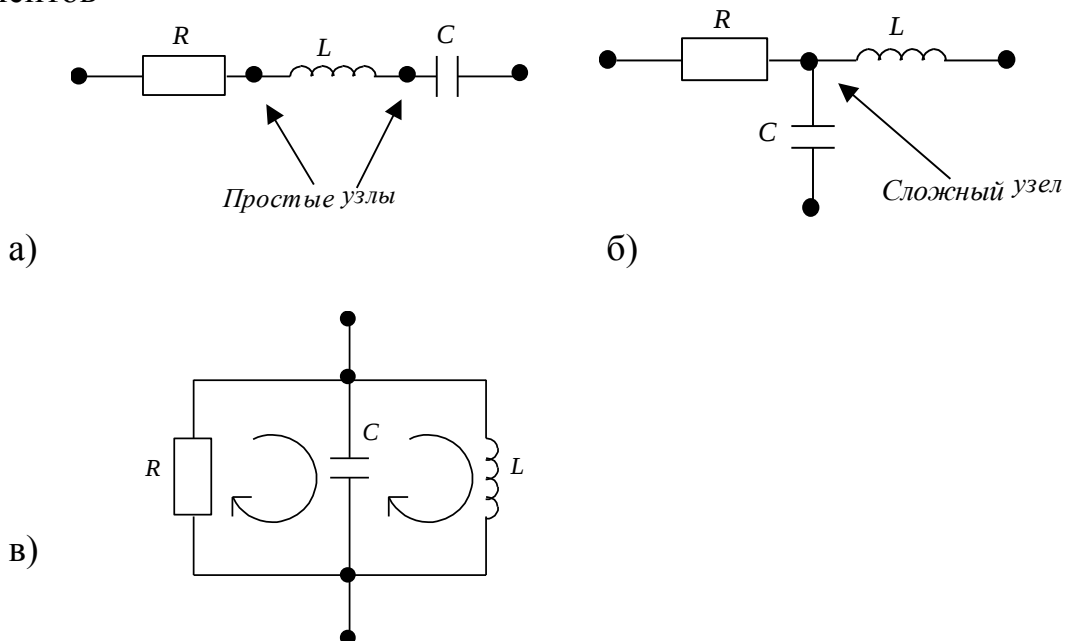


Рис.1.1.7.

Ветвью - называют участок цепи, включаемой между двумя узлами, через который течет один и тот же электрический ток.

Контур - любой замкнутый путь, проходящий по нескольким узлам (рис.1.1.7, в).

Главные (независимые) контуры, это контуры, отличающиеся друг от друга хотя бы одной ветвью.

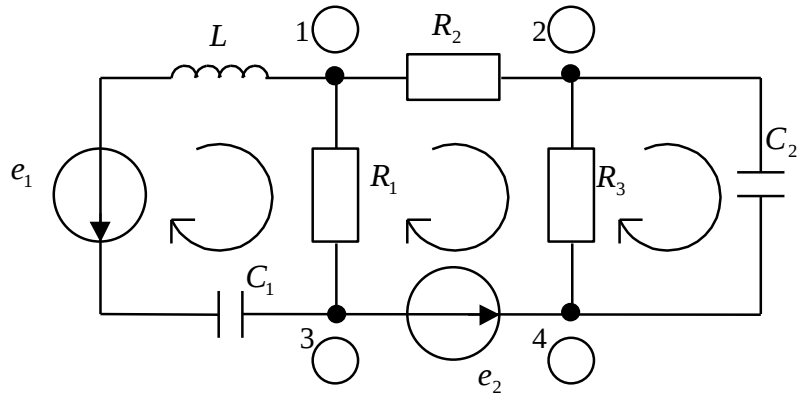


Рис. 1.1.8.

Например, схема рис.1.1.8 содержит узлов $N_Y = 4$, ветвей $N_B = 6$, независимых контуров $N_{H.K} = 3$.

Число независимых контуров можно рассчитать по формуле:

$$N_{H.K} = N_B - N_Y + 1$$

1.1.4.1. Виды соединений элементов ЭЦ

Последовательным соединением элементов называется такое, при котором через все элементы проходит один и тот же ток i (рис.1.1.9, а)

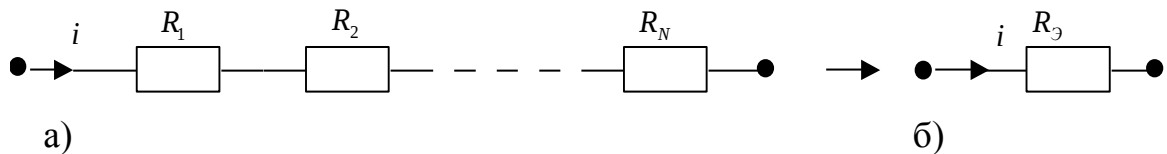


Рис. 1.1.9.

При последовательном соединении эквивалентное сопротивление определяется по формуле:

$$R_{\text{э}} = \sum_{i=1}^n R_i. \quad (1.9)$$

Параллельным соединением элементов называется такое, при котором ко всем элементам приложено одно и то же напряжение u (рис. 1.1.10, а)

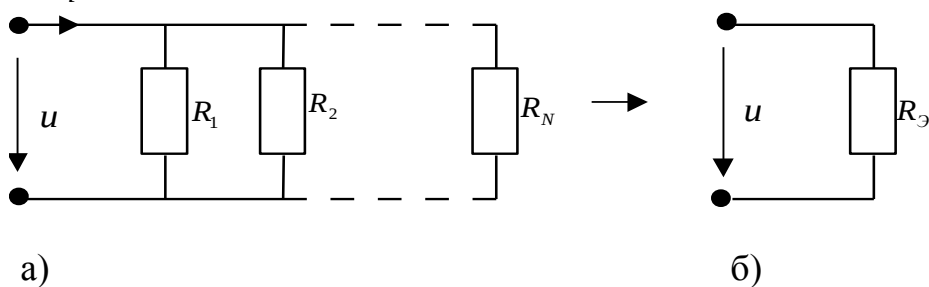


Рис.1.1.10.

При параллельном соединении

$$\frac{1}{R_{\text{э}}} = \sum_{K=1}^n \frac{1}{R_K} \quad \text{или} \quad G_{\text{э}} = \sum_{K=1}^n G_K \quad (1.10)$$

Последовательно-параллельные цепи с одним источником можно рассчитывать путем эквивалентных преобразований, когда вся цепь, кроме источника, преобразуется в одно эквивалентное сопротивление.

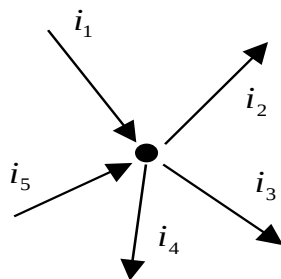
1.1.5. Законы Кирхгофа

В основе всех методов анализа и расчета ЭЦ лежат законы Кирхгофа, установленные опытным путем в 1845 году. Распределение токов и напряжений в электрических цепях подчиняется этим законам.

Первый закон Кирхгофа: алгебраическая сумма токов в любом узле электрической цепи равна нулю, т.е. в любой момент времени

$$\sum_{K=1}^n i_K = 0. \quad (1.11)$$

Правило знаков: со знаком «-» берут токи, направленные от узла и со знаком «+» - к узлу или наоборот.



$$+i_1 - i_2 - i_3 - i_4 + i_5 = 0$$

Если ЭЦ содержит N_y узлов, то по первому закону Кирхгофа необходимо составить $N_l = N_y - 1$ линейно-независимых уравнений.

Второй закон Кирхгофа: алгебраическая сумма падений напряжений на элементах любого замкнутого контура ЭЦ равна алгебраической сумме ЭДС в любой момент времени:

$$\sum_{K=1}^n u_K = \sum_{K=1}^m e_K \quad (1.12)$$

Правило знаков: со знаком «+» берут те напряжения и ЭДС, направления которых совпадают с произвольно выбранным направлением обхода контура, в противном случае берут знак «-».

В общем случае для ЭЦ, содержащей N_B ветвей и $N_{И.Т.}$ источников тока, по второму закону Кирхгофа необходимо составить

$$N_2 = N_B - N_Y + 1 - N_{И.Т.}$$

линейно независимых уравнений).

Общее число линейно-независимых уравнений по законам Кирхгофа

$$N = N_1 + N_2$$

Замечание: Перед тем как составлять уравнения по законам Кирхгофа необходимо:

Произвольно выбрать положительные направления токов в ветвях и обозначить их на схеме стрелками;

Выбрать положительные направления обходов независимых контуров и указать их стрелками;

Пример: Составить уравнения по законам Кирхгофа для схемы рис.1.1.11.

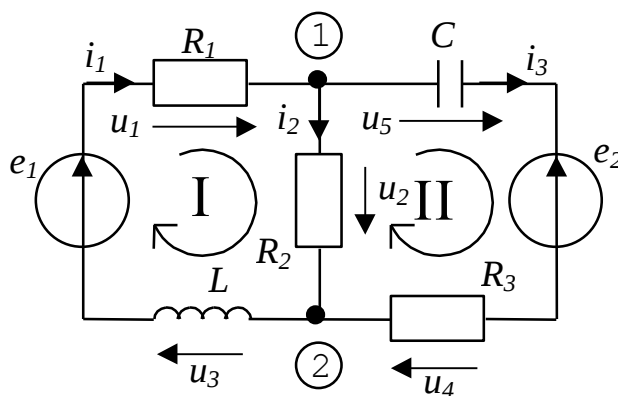


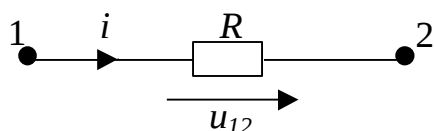
Рис.1.1.11.

$$\begin{cases} + i_1 - i_2 - i_3 = 0 \\ + u_1 + u_2 + u_3 = e_1 \\ - u_2 + u_4 + u_3 = -e_2 \end{cases}$$

1.1.6.Закон Ома

Этот закон менее универсален, чем законы Кирхгофа. С помощью этого закона можно рассчитать простые цепи, содержащие только один источник, или определить токи на участках цепи. Известны три формы закона Ома:

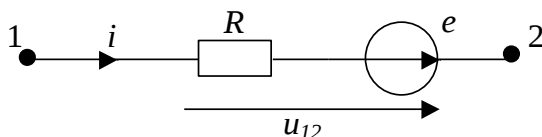
– для пассивного участка цепи;



$$u_{12} = \varphi_1 - \varphi_2 = iR$$

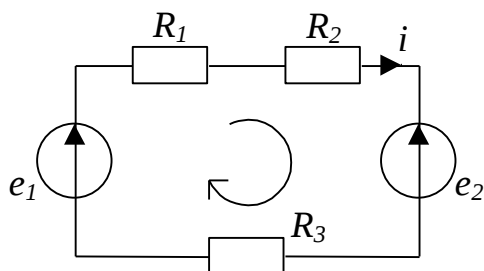
$$i = \frac{\varphi_1 - \varphi_2}{R} = \frac{u_{12}}{R}$$

– для активного участка цепи;



$$i = \frac{\varphi_1 - \varphi_2 + e}{R}$$

– для замкнутого контура.



$$i = \frac{e_1 - e_2}{R_1 + R_2 + R_3}, \text{ или}$$

$$i = \frac{\sum e}{\sum R}$$

Вопросы для самоконтроля

1. Дайте определение электрической цепи. Какая цепь называется линейной?
2. Перечислите известные Вам идеальные элементы электрической цепи. Напишите компоненты уравнения пассивных элементов.
3. Приведите схемы замещения операционного усилителя.
4. Какое соединение элементов называется последовательным?
5. Какое соединение элементов называется параллельным?
6. Сформулируйте первый и второй закон Кирхгофа. Как определяется число независимых уравнений, составленных по этим законам?
7. Укажите порядок расчета электрической цепи методом контурных токов. Как выполняется расчет токов ветвей этим методом?
8. Укажите порядок расчета цепи методом узловых напряжений
9. Как определяется токи ветвей по известным узловым напряжениям?

1.2. МЕТОДЫ РАСЧЕТА ЦЕПЕЙ ПОСТОЯННОГО ТОКА

1.2.1. Определение и порядок расчета цепей постоянного тока

ЭДС, напряжения и токи, не изменяющиеся во времени, называются **постоянными** (рис.1.2.1)

В цепях постоянного тока приняты обозначения E , U , I .

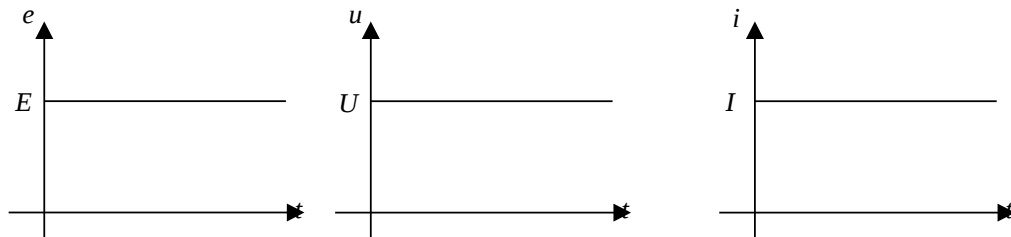


Рис.1.2.1. Зависимости от времени постоянных ЭДС (а), напряжения (б), тока (в).

Для цепи рис.1. 2.2 составим уравнения по второму закону Кирхгофа

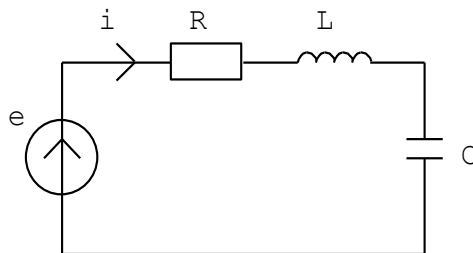


Рис.1.2.2.

$$iR + L \frac{di}{dt} + \frac{1}{C} \int i dt = e. \quad (2.1)$$

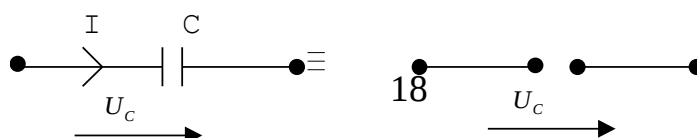
При воздействии постоянной ЭДС получим:

$e=E=\text{const}$; $i=I=\text{const}$; $u=U=\text{const}$;

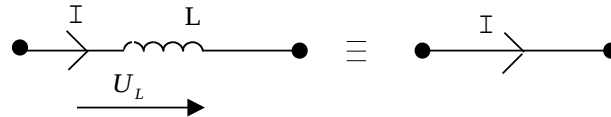
$$\begin{aligned} \frac{dI}{dt} = 0 \Rightarrow U_L = 0, \quad i = C \frac{dU_C}{dt} = 0 \Rightarrow i = I = 0, \\ U_R = RI_C = 0, \quad IR + U_L + U_C = E \Rightarrow U_C = E. \end{aligned} \quad (2.2)$$

Из (2.2) можно сделать выводы:

1. Постоянный ток не протекает через емкость и она может быть представлена разрывом цепи.



2. Постоянный ток не создает напряжение на индуктивности, т.е для режима постоянного тока индуктивность может быть представлена короткозамкнутым элементом.



Порядок расчета ЛЭЦ при воздействии постоянной ЭДС.

1. Разомкнуть все ветви, содержащие емкость;
2. Закоротить все участки, содержащие индуктивности;
3. Рассчитать для режима постоянного тока оставшуюся часть цепи.

Пример: Для цепи рис.1.2.3 определить токи и напряжения на всех элементах

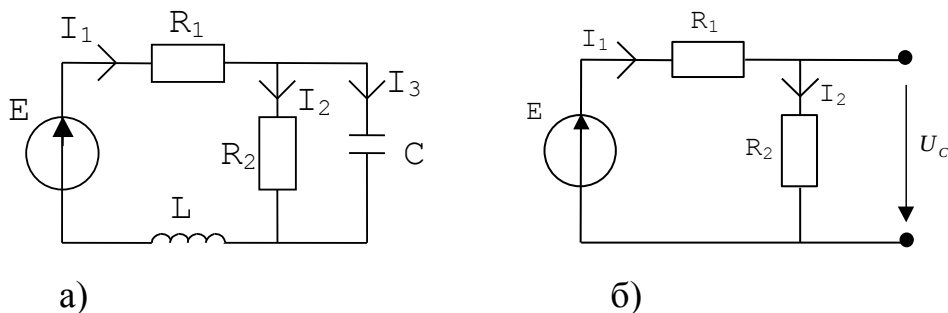


Рис. 1.2.3 Заданная а) и эквивалентная б) схема цепи постоянного тока

Решение:

$$I_3 = 0, \quad U_L = 0$$

По закону Ома находим

$$I_1 = I_2 = \frac{E}{R_1 + R_2}$$

Напряжение на элементах равны:

$$U_{R_1} = IR_1; \quad U_{R_2} = IR_2; \quad U_c = U_{R_2}$$

1.2.2. Расчет резистивной ЛЭЦ.

Резистивными называются цепи, содержащие источники энергии и сопротивления

1.2.2.1. Расчет одноконтурных цепей выполняется на основании закона Ома

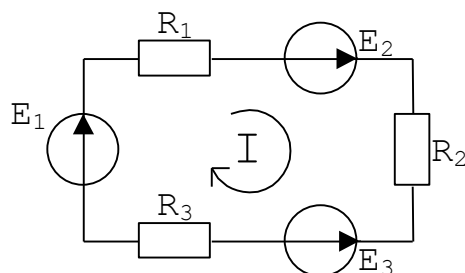


Рис.1.2.4

По закону Ома, ток контура будет равен

$$I = \frac{E_1 - E_2 + E_3}{R_1 + R_2 + R_3}.$$

1.2.2.2. Расчет разветвленных цепей с одним источником энергии выполняется методом эквивалентного преобразования схемы. Последовательность расчета.

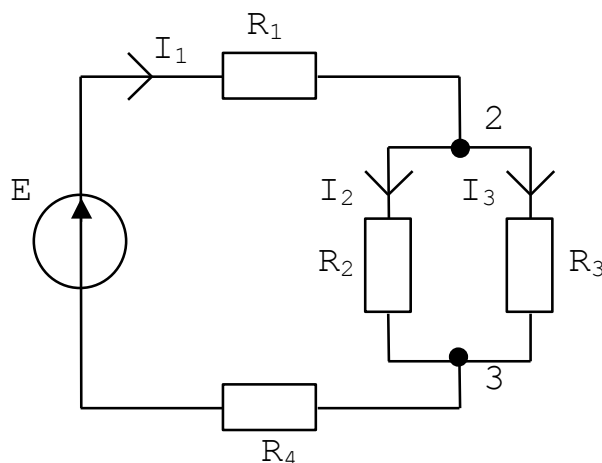


Рис.1. 2.5.

$$R_{23} = \frac{R_2 R_3}{R_2 + R_3};$$

$$R_{\text{ЭКВ}} = R_1 + R_{23} + R_4;$$

$$I_1 = \frac{E}{R_{\text{ЭКВ}}};$$

$$U_{23} = I_1 R_{23};$$

$$I_2 = \frac{U_{23}}{R_2}; \quad I_3 = \frac{U_{23}}{R_3}.$$

1.2.2.3. Расчет разветвленных цепей с несколькими источниками выполняется методом уравнений Кирхгофа

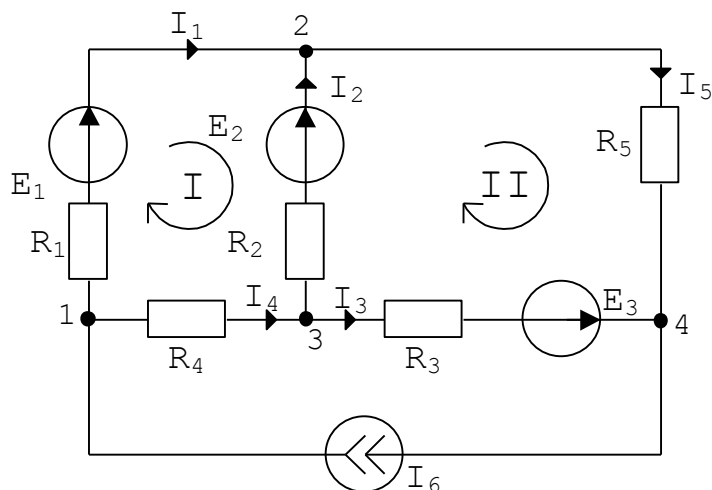


Рис. 1.2.6.

Схема рис.1.2.6 имеет 4 узла 6 ветвей, 1 источник тока.

$$N_1 = N_Y - 1 = 3$$

$$N_2 = N_6 - N_Y + 1 - N_{И.Т} = 2$$

Следовательно, для определения 5 неизвестных токов необходимо составить 3 уравнения по первому закону Кирхгофа и 2 уравнения по второму закону Кирхгофа.

1 закон Кирхгофа:

$$\text{для(1) узла : } -I_1 - I_4 + I_6 = 0;$$

$$\text{для(2) узла : } I_1 + I_2 - I_5 = 0;$$

$$\text{для(3) узла : } -I_2 - I_3 + I_4 = 0;$$

2 Закон Кирхгофа:

$$\text{для(1-go) контура : } I_1 R_1 - I_2 R_2 - I_4 R_4 = E_1 - E_2;$$

$$\text{для(2-go) контура : } I_2 R_2 + I_5 R_5 - I_3 R_3 = E_2 - E_3.$$

Для определения 5 неизвестных токов необходимо решить систему уравнений, составленных по первому и второму законам Кирхгофа.

1.2.3. Метод контурных токов

Метод контурных токов (МКТ) является одним из основных методов расчета ЭЦ, которым широко пользуются на практике. При расчете цепи этим методом полагают, что в каждом независимом контуре протекает свой контурный ток, направление которого выбирается произвольно. Уравнения составляют относительно контурных токов. После их нахождения их определяют токи ветвей через контурные токи.

Для цепи, содержащей $N_{H.K} = N_B - N_y + 1 - N_{H.T.}$ независимых контуров, каноническая система контурных уравнений имеет вид:

[illegible]

где $R_{11}, R_{22}, \dots, R_{NN}$ – собственные сопротивления 1 – го, 2 – го, ..., N-го контура (сумма сопротивлений всех ветвей, входящих в контур);

$R_{KN}, R_{LM} = R_{ML}$ – взаимные (общие) сопротивления L – го и М – го контуров;

$E_{11}, E_{22}, \dots, E_{NN}$ - алгебраическая сумма ЭДС, входящих в 1 – ий, 2 – ой, ... N – ый контур.

Правила составления уравнений по МКТ

Уравнения составляются для независимых контуров. Направление обхода контуров совпадают с выбранными произвольно направлениями контурных токов.

Если контурные токи, протекающие через общее сопротивление для двух контуров, направлены встречно то падение напряжения на нем записывается со знаком «-», если согласно – со знаком «+».

Если направление ЭДС в контуре совпадает с направлением контурного тока, то эта ЭДС записывается в уравнение со знаком «+», если не совпадает – со знаком «-».

Ток в любой ветви определяется как алгебраическая сумма контурных токов, протекающих по этой ветви. Со знаком «+» берется контурный ток, совпадающий по направлению с током ветви и со знаком «-» – направленный противоположно.

Если цепь содержит N_t источников тока, то кроме независимых контуров, необходимо выбрать контура, в которые входили бы источники тока. Контурные токи в них будут известны и равны токам источникам тока.

Порядок расчета по МКТ

1. Определяется число уравнений;
2. Выбираются независимые контуры;
3. Произвольно выбираются направления токов ветвей и контурных токов;
4. Составляется и решается система контурных уравнений;
5. Определяются токи ветвей.

Пример: Для цепи рис.1.2.7 определить токи ветвей с помощью МКТ.

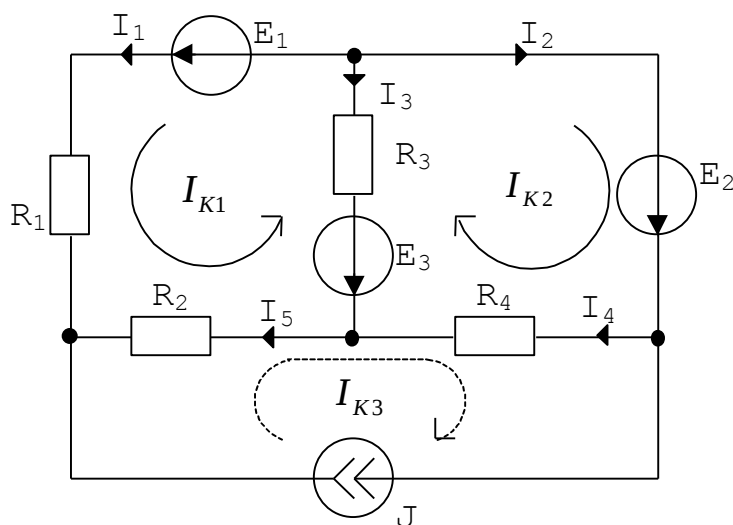


Рис.1.2.7.

Решение:

$$\left. \begin{aligned} N_B &= 6; & N_y &= 4; & N_T &= 1; \\ N_{H.K.} &= 6 - 4 + 1 - 1 = 2; \\ I_{K1}(R_1 + R_2 + R_3) + I_{K2}R_3 + I_{K3}R_2 &= E_1 - E_3 \\ I_{K1}R_3 + I_{K2}(R_3 + R_4) - I_{K3}R_4 &= E_2 - E_3 \\ I_{K3} &= J \end{aligned} \right\}$$

Токи ветвей равны:

$$\begin{aligned} I_1 &= I_{K1}; & I_2 &= I_{K2}; & I_3 &= -I_{K1} - I_{K2}; \\ I_4 &= I_{K2} - J; & I_5 &= -I_{K1} - J. \end{aligned}$$

1.2.4. Метод узловых напряжений

Методом узловых напряжений (МУН) можно определить значения токов и напряжений в электрической цепи, если найти потенциалы узлов, отсчитанные относительно некоторого одного узла, называемого **базисным** или **опорным**. Потенциал базисного узла принимается равным нулю. Напряжения в узлах цепи, отсчитанные относительно опорного, называются **узловыми напряжениями**.

Для цепи, имеющей $N = N_y - 1$ независимых узлов, каноническая система узловых уравнений имеет вид:

[illegible]

где $G_{11}, G_{22} \dots G_{NN}$ – собственные проводимости 1 – го, 2 – го ... N – го узлов, равные сумме проводимостей ветвей, сходящихся в 1 – м, 2 – м ... N – м узле;

$G_{KM} = G_{MK}$ – взаимные (общие) проводимости между узлами К и М, равные сумме проводимостей ветвей, содержащие эти узлы;

$\sum_{1} EG, \sum_{2} EG \dots \sum_{N} EG$ – алгебраическая сумма произведений ЭДС ветвей, примыкающих к 1 – му, 2 – му ... N – му узлу, на их проводимости;

$\sum_{1} J, \sum_{2} J \dots \sum_{N} J$ – алгебраическая сумма токов источников тока, присоединенных к соответствующему узлу.

Правила составления уравнений по МУН

Со знаком «+» в уравнение по МУН записывается узловое напряжение того узла, относительно которого составляется уравнение, все остальные – со знаком «-».

Задающие токи источников ЭДС и тока берутся со знаком «+», если направление источников ориентированно к узлу, относительно которого составляется уравнение, и со знаком «-» – если от узла.

При наличии в схеме ветви с идеальным источником ЭДС необходимо принять за опорный узел один из узлов к которому присоединена данная ветвь. Тогда узловое напряжение другого узла будет равным величине ЭДС.

Порядок расчета по МУН

1. Определяется число уравнений;
2. Выбирается опорный узел;
3. Составляется и решается система уравнений по МУН;
4. По закону Ома определяются токи ветвей.

Пример: Для цепи рис 1.2.8 составить уравнения по МУН и определить токи ветвей.

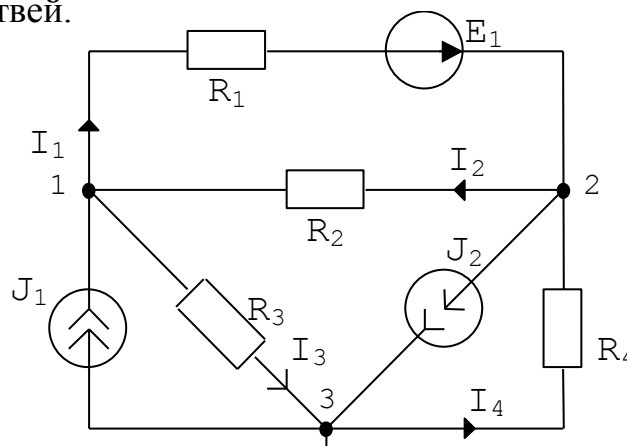


Рис. 1.2.8

Решение:

Примем $U_3 = 0$;

$$\begin{cases} G_{11}U_1 - G_{12}U_2 = I_{Y1}; \\ -G_{21}U_1 + G_{22}U_2 = I_{Y2}; \end{cases}$$

$$G_{11} = \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}; G_{22} = \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_4}; G_{12} = G_{21} = \frac{1}{R_1} + \frac{1}{R_2};$$

$$I_{Y1} = -\frac{E_1}{R_1} + J_1; \quad I_{Y2} = \frac{E_1}{R_1} - J_2;$$

$$\begin{cases} U_1\left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}\right) - U_2\left(\frac{1}{R_1} + \frac{1}{R_2}\right) = -\frac{E_1}{R_1} + J_1 \\ -U_1\left(\frac{1}{R_1} + \frac{1}{R_2}\right) + U_2\left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_4}\right) = \frac{E_1}{R_1} - J_2 \end{cases}$$

Токи ветвей определяются по закону Ома через найденные значения узловых напряжений:

$$I_1 = \frac{U_1 - U_2 + E_1}{R_1}; \quad I_2 = \frac{U_2 - U_1}{R_2}; \quad I_3 = \frac{U_1 - U_0}{R_3}; \quad I_4 = \frac{U_3 - U_2}{R_4};$$

Вопросы для самоконтроля

1. Какие напряжения и токи называются постоянными?
2. Каков порядок расчета цепи постоянного тока?
3. Какими методами можно рассчитать резистивную цепь?
4. Укажите порядок расчета электрической цепи методом контурных токов.
5. Укажите порядок расчета электрической цепи методом узловых напряжений.
6. Как определяются токи ветвей по известным узловым напряжениям?

1.3. ЛЭЦ ПРИ ГАРМОНИЧЕСКОМ ВОЗДЕЙСТВИИ

1.3.1. Гармонические колебания и их описание

Электромагнитный процесс в ЭЦ, при котором мгновенные значения напряжения и токов повторяются через равные промежутки времени, называются **периодическим**.

Периодический процесс называется **гармоническим**, если функция $f(t)$ (напряжение, ЭДС, ток) изменяется по закону синуса (Рис.1.3.1).

$$\begin{aligned} f(t) &= A_m \sin(\omega t + \varphi); \\ u &= U_m \sin(\omega t + \varphi_u); \quad e = E_m \sin(\omega t + \varphi_e); \quad i = I_m \sin(\omega t + \varphi_i) \end{aligned} \quad (3.1)$$

Значения u, e, i , в любой момент времени называются **мгновенными** значениями.

Наибольшее по абсолютному значению отклонение колеблющейся величины называется ее **амплитудой** (U_m, E_m, I_m).

Наименьшее значение времени, после которого процесс полностью повторяется, называется **периодом** колебания T .

Число циклов колебаний в единицу времени называется **циклической частотой** $f = \frac{1}{T} [\text{Гц}]$.

Число циклов колебаний в интервале времени равному 2π единицам, называется **угловой частотой** $\omega = 2\pi f = \frac{2\pi}{T} [\text{с}^{-1}]$.

Величина $(\omega t + \varphi)$ называется **фазой** колебания. Она характеризует состояние колебания в любой момент времени t .

Значение фазы колебания в момент времени $t=0$ называется **начальной фазой** φ . Начальная фаза является алгебраической величиной. При $\varphi > 0$ начало синусоиды сдвинуто влево, а при $\varphi < 0$ - вправо от начала координат.

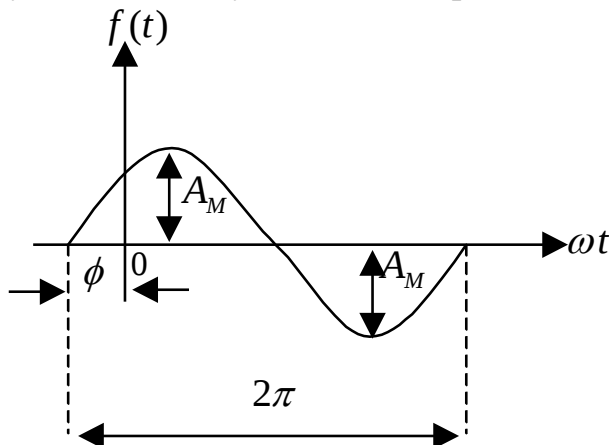


Рис. 1.3.1.

1.3.2. Действующее значение периодической функции

Действующим значением любой периодической функции называют ее среднеквадратичное значение за период.

$$A = \sqrt{\frac{1}{T} \int_0^T f(t)^2 dt} = \sqrt{\frac{1}{T} \int_0^T A_m^2 \sin^2(\omega t + \varphi) dt} = \frac{A_m}{\sqrt{2}}. \quad (3.2)$$

Действующее значение синусоидального тока или напряжения в $\sqrt{2}$ раз меньше его амплитуды

$$I = \frac{I_m}{\sqrt{2}} = 0,707 I_m, \quad U = \frac{U_m}{\sqrt{2}} = 0,707 U_m \quad (3.3)$$

Действующее значение периодического синусоидального тока равно по величине такому постоянному току, который, проходя через сопротивление R за интервал времени T , выделит такое же количество тепла, что и данный периодический ток

$$I^2 R T = \int_0^T i^2 R dt \quad (3.4)$$

Большинство измерительных приборов показывают действующее значение тока и напряжения.

1.3.3. Представление гармонических колебаний векторами

Для непосредственного сложения синусоидальных функций необходимо производить достаточно громоздкие операции. Существенное упрощение достигается, если синусоидальную функцию изобразить в виде вращающегося вектора.

Векторное изображение синусоиды строится следующим образом (см. рис.1.3.2).

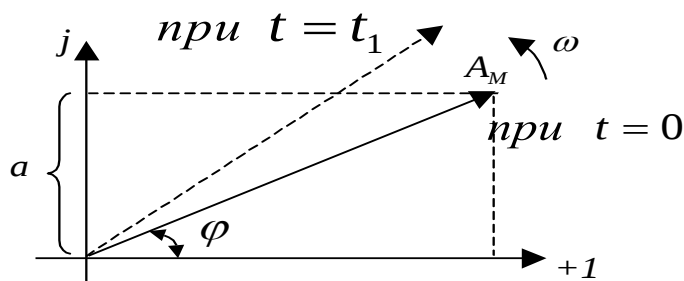


Рис. 1.3.2.

На плоскости из начала координат под углом φ , равным начальной фазе синусоиды, проводится прямая, и на ней откладывается в масштабе отрезок, равный амплитуде колебания. Угол φ откладывается против

часовой стрелки от горизонтальной оси, если $\varphi > 0$; и по часовой стрелке, если $\varphi < 0$. Если угол φ откладывать от горизонтальной оси, то проекция вектора на вертикальную ось равна (в выбранном масштабе) мгновенному значению синусоидальной функции.

Построим векторное изображение суммы двух функций (рис.1.3.3):

$$\begin{aligned} a_1 &= A_{m1} \sin(\omega t + \varphi_1); \\ a_2 &= A_{m2} \sin(\omega t + \varphi_2); \\ a &= a_1 + a_2 = A_m \sin(\omega t + \varphi). \end{aligned} \quad (3.5)$$

Очевидно, что вместо сложения синусоид удобно геометрически складывать их векторные изображения. Таким образом, получили простейшую векторную диаграмму.

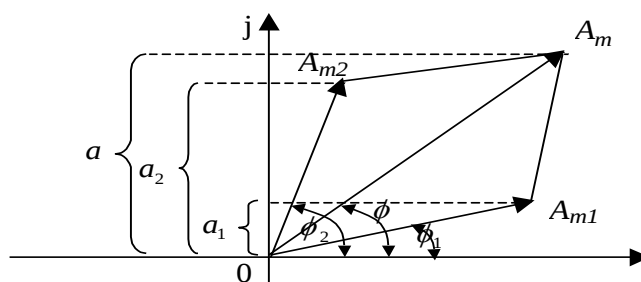


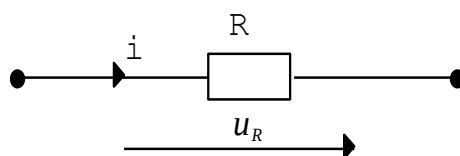
Рис. 1.3.3.

Векторная диаграмма представляет собой совокупность векторов, изображающих синусоидальные функции одинаковой частоты, построенных с соблюдением масштаба и правильной ориентации их друг относительно друга по фазе.

Условились: вместо амплитуд на векторных диаграммах откладывать действующее значение функции.

1.3.4. Связь между мгновенными значениями напряжения и тока на элементах цепи

1. Активное сопротивление



$$i = I_m \sin(\omega t + \varphi_i) = \sqrt{2}I \sin(\omega t + \varphi_i)$$

По закону Ома имеем:

$$u \quad U_R = Ri = RI_m \sin(\omega t + \varphi_i) = U_{Rm} \sin(\omega t + \varphi_u)$$

Временная и векторная диаграммы представлены на рис. 3.4.

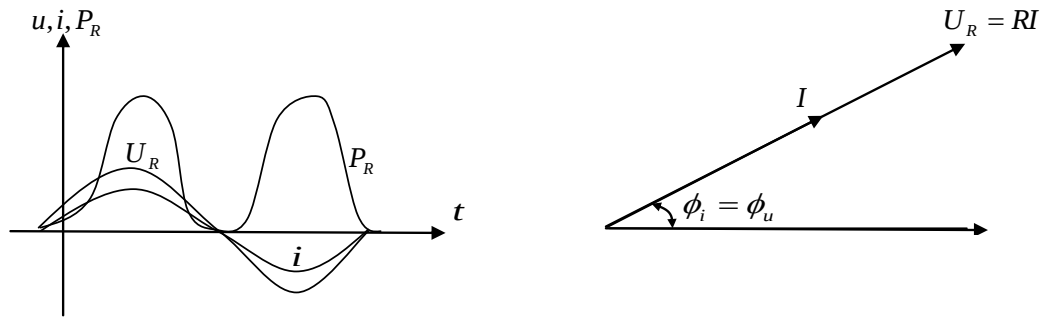


Рис.1.3.4.

Углом сдвига фаз между током и напряжением φ называется разность начальных фаз напряжения и тока

$$\varphi = \varphi_u - \varphi_i.$$

Выводы:

- напряжение на участке с активным сопротивлением при синусоидальном токе будет также синусоидальным, при этом напряжение и ток совпадают по фазе, амплитуда напряжения равна $U_{Rm} = I_m R$;
- закон Ома для участка с активным сопротивлением одинаково справедлив и для мгновенных значений, и для амплитуд, и для действующих значений.

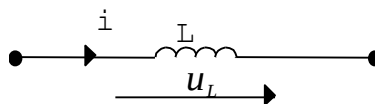
Мгновенная мощность $P_R = u_R i$ содержит две составляющие: постоянную и переменную, которая изменяется по закону косинуса с частотой 2ω

$$\begin{aligned} P_R &= u_R i = 2u_R I \sin^2(\omega t + \varphi) = \\ &= u_R I - u_R I \cos^2(\omega t + \varphi) = I^2 R - I^2 R \cos^2(\omega t + \varphi) \end{aligned} \quad (3.8)$$

Среднее за период значение мгновенной мощности (называется **активной мощностью**) равно:

$$P = \frac{1}{T} \int_0^T p_R dt = I^2 R = P_R \quad (3.9)$$

2. Индуктивность



$$i = I_m \sin(\omega t + \varphi) = \sqrt{2}I \sin(\omega t + \varphi_i)$$

Напряжение на индуктивности определяется по закону электромагнитной индукции

$$u_L = L \frac{di}{dt} = I_m L \omega \cos(\omega t + \varphi_i) = U_{Lm} \sin(\omega t + \varphi_i - \frac{\pi}{2}), \quad (3.10)$$

$$U_{Lm} = I_m \omega L.$$

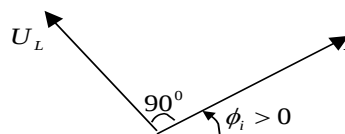
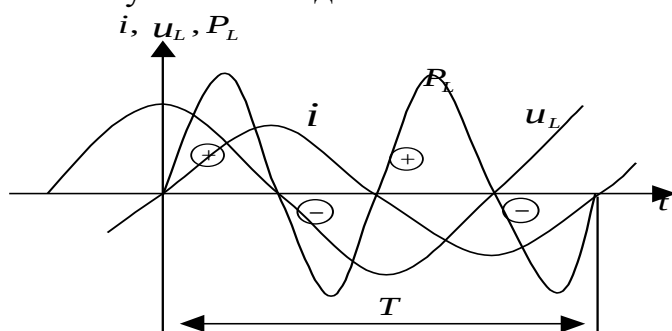
Обозначим $\omega L = X_L$, тогда $U_{Lm} = I_m X_L$ или $u_L = I X_L$

Выводы:

- если ток на индуктивности изменяется по синусоидальному закону, то и напряжение также изменяется синусоидальному закону, однако начальные фазы этих синусоид не совпадают – они сдвинуты на 90° (рис. 3.5), кривая напряжения опережает кривую тока на 90° , т.е.

$$\varphi_U = \varphi_i + \frac{\pi}{2};$$

- если величину $\omega L = X_L$ называть индуктивным сопротивлением, то амплитуда напряжения на индуктивности будет равна произведению амплитуды тока и индуктивного сопротивления. Следовательно, получается формула, аналогичная закону Ома. Точно также связаны действующие значения напряжения и тока. Мгновенные значения закону Ома не подчиняются.



а) временные диаграммы

б) векторная диаграмма

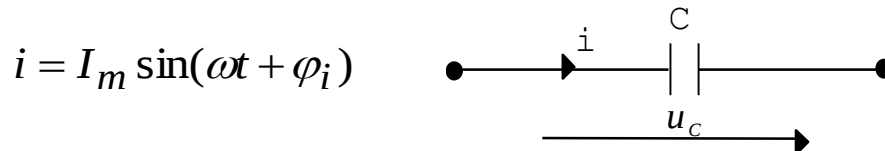
Рис. 1.3.5.

Мгновенная мощность p_L будет равна

$$p_L = u_L i = \sqrt{2}u_L \sqrt{2}I \sin(\omega t + \varphi_i) = u_L I \sin 2(\omega t + \varphi_i).$$

Средняя (активная) мощность на участке с индуктивностью равна нулю, но энергия на этом участке пульсирует. Когда ток возрастает от нуля до максимума по абсолютной величине, мощность $p_L > 0$ (положительна), энергия поступает от источника в индуктивность и там накапливается в виде энергии магнитного поля $W_m = Li^2/2$. Когда ток уменьшается от $\max$ до 0, энергия переходит из магнитного поля обратно в источник, мощность $p_L < 0$.

3.Емкость

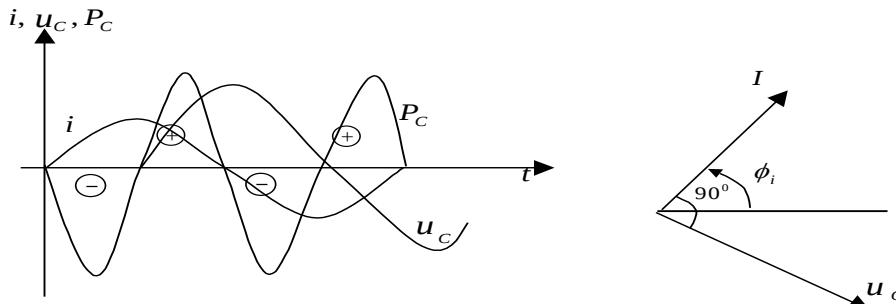


Напряжение u_C определяется по формуле:

$$u_C = \frac{1}{C} \int_{-\infty}^t i dt = -\frac{I_m}{\omega C} \cos(\omega t + \varphi_i) = I_m X_C \sin(\omega t + \varphi_i - \frac{\pi}{2}) = U_{Cm} \sin(\omega t + \varphi_i - \frac{\pi}{2}), \quad (3.12)$$

где $U_{Cm} = I_m X_C$ или $U_C = I X_C$.

Обозначим $X_C = \frac{1}{\omega C}$ - **емкостное сопротивление**.



а) временные диаграммы

б) векторная диаграмма

Рис.1.3.6.

Мгновенная мощность p_C равна

$$p_C = u_C i = [-\sqrt{2} u_C \cos(\omega t + \varphi_i)] [\sqrt{2} I \sin(\omega t + \varphi_i)] = -u_C I \sin 2(\omega t + \varphi_i). \quad (3.13)$$

Средняя мощность $P_C = 0$, т.е. на участке с емкостью в среднем энергия не расходуется – она пульсирует. Когда напряжение u_C возрастает от 0 до $\max$ $p_C > 0$, энергия переходит из источника в электрическое поле конденсатора и там накапливаются. Когда напряжение u_C уменьшается по абсолютной величине, мощность $p_C < 0$ – энергия возвращается обратно в источник.

1.3.5. Последовательное соединение элементов R, L, C

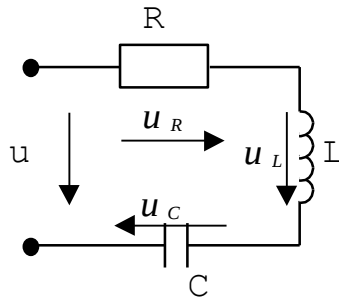


Рис. 1.3.7.

По цепи протекает ток $i = I_m \sin(\omega t + \varphi)$

На основании второго закона Кирхгофа $u_R + u_L + u_C = u$, или

$$Ri + L \frac{di}{dt} + \frac{1}{C} \int i dt = u \quad (3.14)$$

Подставляя значения тока i , получим

$$RI_m \sin(\omega t + \varphi_i) + \omega LI_m \cos(\omega t + \varphi_i) - \frac{1}{\omega C} I_m \cos(\omega t + \varphi_i) = RI_m \sin(\omega t + \varphi_i) + \quad (3.15)$$

$$+ (\omega L - \frac{1}{\omega C}) I_m \cos(\omega t + \varphi_i) = u$$

Так как $\phi = \varphi_U - \varphi_i$, то $\varphi_i + \phi = \varphi_U$ и $u = U_m \sin(\omega t + \varphi_i + \phi)$.

Величины $\omega L - \frac{1}{\omega C} = X_L - X_C = X$ называется **реактивным сопротивлением цепи**. Если $X_L > X_C$, то реактивное сопротивление $X > 0$ - имеет индуктивный характер; если $X_L < X_C$, то $X < 0$ - емкостной характер.

Для определения U_m и φ воспользуемся тригонометрическими соотношениями:

$$m \sin \alpha \pm n \cos \alpha = \sqrt{m^2 + n^2} \sin(\alpha \pm \varphi); \quad \operatorname{tg} \varphi = \frac{n}{m}.$$

Получим

$$U_m = \sqrt{R^2 + X^2} I_m; \quad (3.16)$$

$$\operatorname{tg} \varphi = \frac{X}{R}, \quad \varphi = \operatorname{arctg} \frac{X}{R}. \quad (3.17)$$

Величина $Z = \sqrt{R^2 + X^2}$ называется **полным сопротивлением цепи**.

Выводы:

– если по участку цепи с последовательным соединением RLC - элементов протекает синусоидальный ток, то напряжение на этом участке также будет синусоидальным, но фаза напряжения будет отличаться от фазы тока на величину $\phi = \varphi_U - \varphi_i$, т.е. синусоиды тока и напряжения будут сдвинуты друг относительно друга на угол ϕ ;

– если $\phi > 0$, $x > 0$, то напряжение u опережает ток i (см.рис.1.3.8.а), если $\phi < 0$, $x < 0$ – напряжение u отстает по фазе от тока i .(рис.1.3.8,б);

– ток совпадает по фазе с напряжением при $\phi = 0$, т.е. когда $X = X_L - X_C = 0$ (рис.1.3.8, в). Такой режим работы электрической цепи называется резонансным, напряжение на индуктивности и емкости компенсируют друг друга, и в цепи имеет место резонанс напряжений.

Временные и векторные диаграммы цепи RLC для трех случаев приведены на рис. 1.3.8.

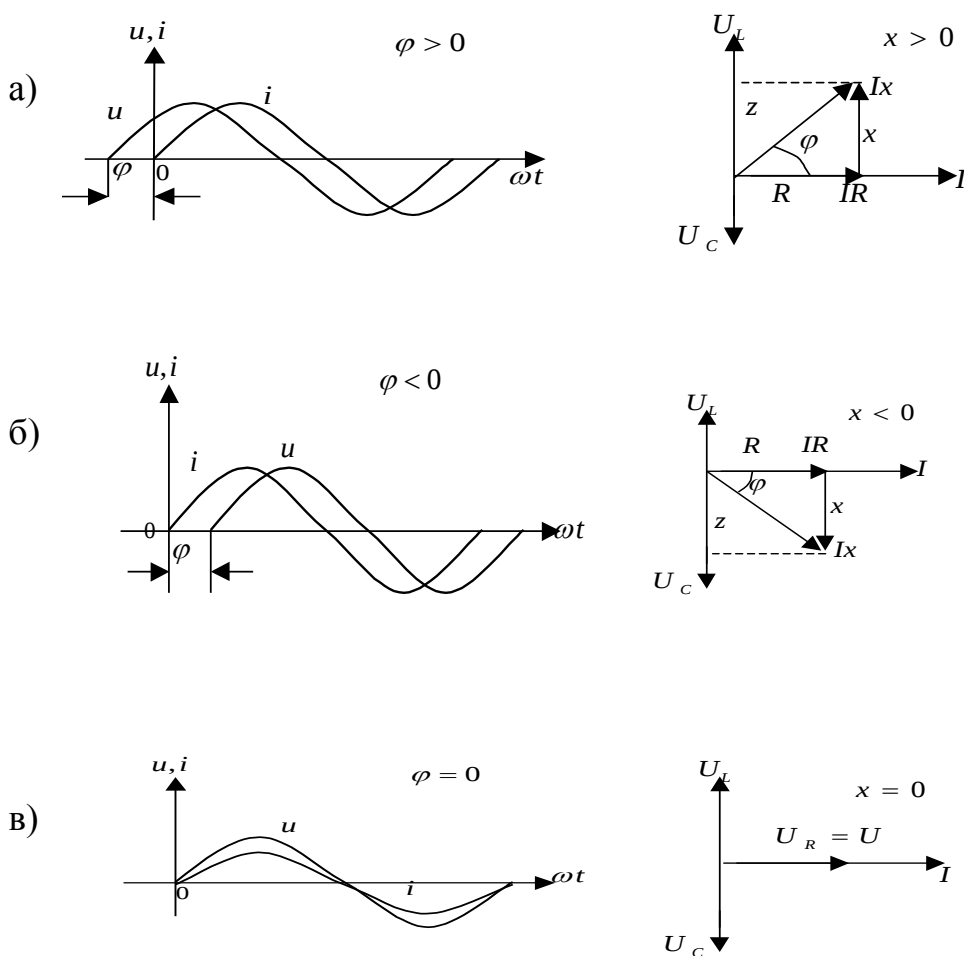


Рис. 1.3.8.

Вопросы для самоконтроля

1. Какие напряжения (токи) называют гармоническими?
2. Как связаны частота (f) и период (T) гармонических сигналов?
3. Что называют фазой и начальной фазой гармонического напряжения (тока)? Нарисуйте кривые гармонических сигналов, сдвинутые относительно друг друга по фазе. Объясните, какие кривые являются опережающими и какие отстающими?
4. Как строят векторные диаграммы гармонических напряжений (токов)?
5. Для каких значений гармонических напряжений и токов выполняются законы Ома?
6. Чем объясняется наличие фазового сдвига между напряжением и током в индуктивности и емкости?
7. Объясните изменение мгновенной мощности на элементах цепи.

1.4. СИМВОЛИЧЕСКИЙ МЕТОД РАСЧЕТА ЦЕПЕЙ ГАРМОНИЧЕСКОГО ТОКА

Метод, основанный на символическом изображении синусоидальных функций времени комплексными величинами, называют символическим (комплексным) методом или методом комплексных амплитуд.

1.4.1. Символическое изображение синусоидальных функций комплексными величинами

Любую гармоническую функцию $f(t) = A_m \sin(\omega t + \phi)$ можно изобразить в виде вектора (рис.1.4.1, а), а каждому вектору можно поставить в соответствие комплексное число (рис. 4.1, б).

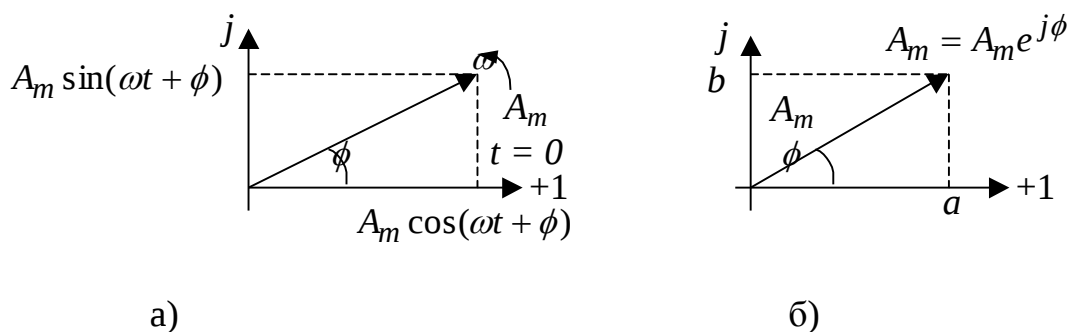


Рис.1.4.1.

Существуют три формы записи комплексного числа

1. $A = Ae^{j\phi}$ - показательная (A - модуль комплексного числа, ϕ - его аргумент);
2. $A = A \sin \phi + jA \cos \phi$ - тригонометрическая;
3. $A = a + jb$ - алгебраическая (a - вещественная часть, b - мнимая часть).

Переход от одной формы записи к другой можно осуществить с помощью формул:

$$\begin{aligned} A &= \sqrt{a^2 + b^2}; \quad \phi = \arctg \frac{b}{a}; \\ a &= A \cos \phi; \quad b = A \sin \phi. \end{aligned} \quad (4.1)$$

Необходимо запомнить:

$$j = \sqrt{-1}; \quad j^2 = -1; \quad j = e^{j90^\circ}; \quad \frac{1}{j} = -j = e^{-j90^\circ}. \quad (4.2)$$

Комплексной амплитудой $\dot{I}_m = I_m e^{j\phi}$ называется комплексная

величина, модуль которой равен амплитуде синусоидального тока, а аргумент - начальной фазе.

В $\sqrt{2}$ раз меньшую величину называют комплексным действующим значением - комплексным током.

$$\dot{I} = \frac{\dot{I}_m}{\sqrt{2}} = \frac{I}{\sqrt{2}} e^{j\varphi i} = I e^{j\varphi i} \quad (4.3)$$

Аналогично

$\dot{U}_m = U_m e^{j\varphi u}$ - комплексная амплитуда напряжения;

$\dot{U} = U e^{j\varphi u}$ - комплексное напряжение.

Составим новое комплексное число

$$\dot{I}_m e^{j\omega t} = I_m e^{j\varphi i} e^{j\omega t} = I_m e^{j(\omega t + \varphi i)}, \quad (4.4)$$

которое называется **вращающимся вектором тока**.

Разложим $\dot{I}_m e^{j\omega t}$ по формуле Эйлера:

$$\dot{I}_m e^{j\omega t} = I_m e^{j(\omega t + \varphi i)} = I_m \cos(\omega t + \varphi i) + j I_m \sin(\omega t + \varphi i). \quad (4.5)$$

Следовательно, синусоидальный ток является мнимой частью вращающегося вектора, т.е.

$$i = I_m \sin(\omega t + \varphi i),$$

где j - знак мнимой части.

Часто величины i , u , называют **оригиналами**, а $\dot{I}_m, \dot{U}_m$ - их **комплексными изображениями**. **Примеры:**

$$1) i(t) = 0.2 \sin(\omega t + \frac{\pi}{3}) \rightarrow \dot{I}_m = 0.2 e^{j\frac{\pi}{3}};$$

$$2) u(t) = 2 \sin(\omega t - \frac{\pi}{2}) \rightarrow \dot{U}_m = 2 e^{-j\frac{\pi}{2}};$$

$$3) e(t) = 10 \sin(\omega t - 30^\circ) \rightarrow \dot{E}_m = 10 e^{-j30^\circ}.$$

1.4.2. Изображение производной и интеграла от синусоидальной функции

Пусть $i(t) \cong \dot{I}_m e^{j\omega t}$, где $\cong$ знак соответствия,

Тогда

$$\frac{du(t)}{dt} = \frac{d}{dt} [\dot{I}_m e^{j\omega t}] = j\omega \dot{I}_m e^{j\omega t}, \text{ т.е.}$$

$$\frac{d..}{dt} \cong j\omega$$

Операция дифференцирования синусоидальной функции соответствует умножению функции на оператор ($j\omega$) ее комплексного изображения.

Пример: С производной мы встречаемся при определении напряжения на индуктивности

$$u_L = L \frac{di}{dt}$$

При $i = I_m \sin(\omega t + \varphi_i) \Rightarrow \dot{I}_m e^{j\omega t}$ - для вращающихся векторов получим:

$$\sqrt{2} \dot{U}_L e^{j\omega t} = L \frac{d}{dt} [\sqrt{2} \dot{I}_m e^{j\omega t}] = j\omega L \dot{I}_m e^{j\omega t},$$

откуда имеем $\dot{U}_L = j\omega L \dot{I}_m e^{j\omega t}$.

При этом получаем **комплексное сопротивление индуктивности** $Z_L = j\omega L = jX_L$, как чисто мнимое число.

$$\text{При } \int i(t) dt \cong \int \dot{I}_m e^{j\omega t} dt = \frac{\dot{I}_m}{j\omega} e^{j\omega t}, \quad (4.7)$$

т.е. $\int .. dt \cong \frac{1}{j\omega}$ - операция интегрирования синусоидальной функции

соответствует делению на оператор ($j\omega$) ее комплексного изображения.

Пример: С интегралом мы встречаемся при определении напряжения на емкости

$$u_C = \frac{1}{C} \int i dt.$$

Для вращающихся векторов получим

$$\dot{U}_C e^{j\omega t} = \frac{1}{C} \int \sqrt{2} \dot{I}_m e^{j\omega t} dt = \frac{1}{j\omega C} \dot{I}_m e^{j\omega t},$$

откуда имеем, $\dot{U}_C = \frac{1}{j\omega C} \dot{I}$

$$Z_C = \frac{1}{j\omega C} = -j \frac{1}{\omega C} = -jX_C - \text{комплексное сопротивление емкости} \quad (4.8)$$

Пример: Рассмотрим цепь RLC (рис.4.2.).

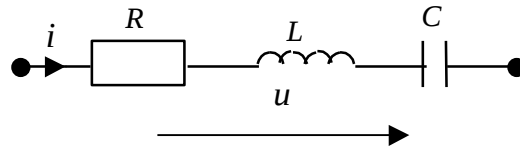


Рис. 1.4.2.

Уравнение цепи для мгновенных значений напряжений имеет вид:

$$Ri + L \frac{di}{dt} + \frac{1}{C} \int i dt = u$$

При $i = I_m \sin(\omega t + \varphi_i)$ для комплексных изображений получим

$$\dot{I}R + j\omega L\dot{I} + \frac{1}{j\omega C}\dot{I} = \dot{U}.$$

1.4.3. Комплексные сопротивления и проводимость

Комплексным сопротивлением называется отношение комплексного напряжения $\dot{U}$ к комплексному току $\dot{I}$:

$$\underline{Z} = \frac{\dot{U}}{\dot{I}} = \frac{Ue^{j\varphi_u}}{Ie^{j\varphi_i}} = Ze^{j(\varphi_u - \varphi_i)} = Ze^{j\varphi} \quad (4.9)$$

Используя формулу Эйлера, получим

$$\underline{Z} = Ze^{j\varphi} = Z \cos \varphi + jZ \sin \varphi = R + jX \quad (4.10)$$

где $Z = \sqrt{R^2 + X^2}$ - модуль комплексного сопротивления, равный полному сопротивлению цепи;

$\varphi = \arctg \frac{X}{R}$ - аргумент комплексного сопротивления;

R и X - активное и реактивное сопротивление цепи.

Комплексной проводимостью называется величина, обратная комплексному сопротивлению

$$\underline{Y} = \frac{1}{\underline{Z}} = \frac{1}{Ze^{j\varphi}} = Ye^{-j\varphi} = Y \cos \varphi - jY \sin \varphi = G - jB; \quad (4.11)$$

$$Y = \sqrt{G^2 + B^2}; \quad \varphi = \arctg \frac{B}{G};$$

Y, G, B — это полная, активная, реактивная проводимость.

Очевидна следующая связь $\underline{Z} \cdot \underline{Y} = 1$, используя которую можно установить зависимость между эквивалентными сопротивлениями и проводимостями ЭЦ. При заданном комплексном сопротивлении некоторого участка цепи можно определить комплексную проводимость того же участка:

$$\underline{Y} = \frac{1}{\underline{Z}} = \frac{1}{R + jx} \cdot \frac{R - jx}{R - jx} = \frac{R}{R^2 + x^2} - j \frac{x}{R^2 + x^2} = G - jB \quad (4.12)$$

Если задана комплексная проводимость некоторого участка ЭЦ, то комплексное сопротивление того же участка равно

$$\underline{Z} = \frac{1}{\underline{Y}} = \frac{1}{G - jB} = \frac{G}{G^2 + B^2} + j \frac{B}{G^2 + B^2} = R + jx. \quad (4.13)$$

1.4.4. Законы Ома и Кирхгофа в комплексной форме

Выражения **закона Ома** в комплексной форме имеют вид

$$\dot{U} = \dot{I} \underline{Z} \quad \text{или} \quad \dot{I} = \dot{U} \underline{Y} \quad (4.14)$$

Первый закон Кирхгофа для мгновенных значений токов, имеющий вид:

$$\sum_{k=1}^n (\pm i_k) = 0,$$

в комплексной форме записываются в виде:

$$\sum_{k=1}^n (\pm \dot{I}_k) = 0,$$

т.е. алгебраическая сумма комплексных токов ветвей в любом узле ЭЦ равна нулю.

Второй закон Кирхгофа для комплексных значений напряжений и ЭДС имеет вид:

$$\sum_{k=1}^n (\pm \dot{U}_k) = \sum_{k=1}^n (\pm \dot{E}_k), \quad (4.16)$$

т.е. алгебраическая сумма комплексных напряжений в любом замкнутом контуре ЭЦ равна алгебраической сумме комплексных ЭДС в том же контуре.

Вывод: законы Ома и Кирхгофа, записанные в комплексной форме, имеют такой же вид, что и для цепей постоянного тока. Поэтому для расчета цепей синусоидального тока символическим методом применимы все методы расчета резистивных цепей, если в них произвести замены

$$I \rightarrow \dot{I}, R \rightarrow \underline{Z}, G \rightarrow \underline{Y}, E \rightarrow \dot{E}, \varphi \rightarrow \phi, U \rightarrow \dot{U}.$$

Расчет ЭЦ символическим методом производится в следующем порядке:

1. От заданных гармонических воздействий переходят к комплексным изображениям;
2. С помощью любого известного метода расчета определяют комплексные токи и напряжения (реакция цепи);
3. От комплексных изображений токов и напряжений переходят к их мгновенным значениям.
- 4.

Пример: Составить уравнения по МКТ и МУН для схемы рис.1.4.3.

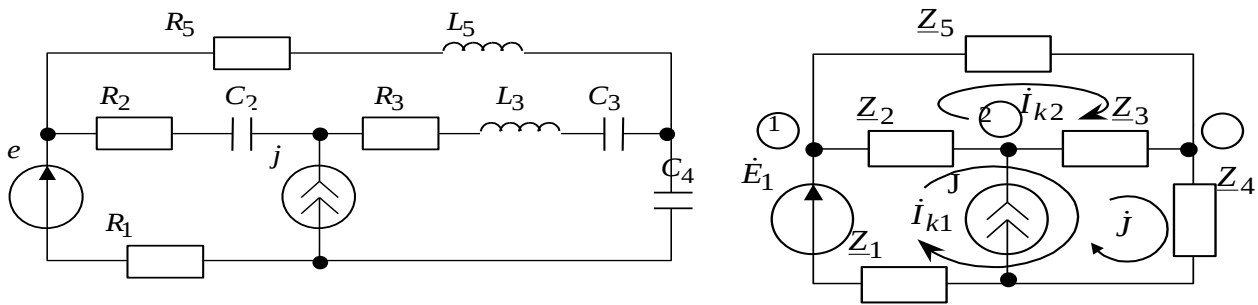


Рис 1.4.3.

$$e = E_m \sin(\omega t + \varphi_e) \rightarrow \dot{E}_1 = \frac{E_m}{\sqrt{2}} e^{j\varphi_e};$$

$$j = I_m \sin(\omega t + \varphi_j) \rightarrow J = \frac{I_m}{\sqrt{2}} e^{j\varphi_j};$$

$$\underline{Z}_1 = R_1; \quad \underline{Z}_2 = R_2 + \frac{1}{j\omega C_2};$$

$$\underline{Z}_3 = R_3 + j\omega L_3 + \frac{1}{j\omega C_3}; \quad \underline{Z}_4 = \frac{1}{j\omega C_4}; \quad \underline{Z}_5 = R_5 + j\omega L_5.$$

Метод контурных токов (МКТ)

$$\left. \begin{array}{l} \text{I.} \quad \dot{I}_{k1}(\underline{Z}_1 + \underline{Z}_2 + \underline{Z}_3 + \underline{Z}_4) - \dot{I}_{k2}(\underline{Z}_2 + \underline{Z}_3) + J(\underline{Z}_3 + \underline{Z}_4) = \dot{E}_1 \\ \text{II.} \quad -\dot{I}_{k1}(\underline{Z}_2 + \underline{Z}_3) + \dot{I}_{k2}(\underline{Z}_2 + \underline{Z}_3 + \underline{Z}_5) - J\underline{Z}_3 = 0 \end{array} \right\}$$

Метод узловых напряжений (МУН)

$$\left. \begin{array}{l} 1) \dot{U}_1 \left(\frac{1}{\underline{Z}_1} + \frac{1}{\underline{Z}_2} + \frac{1}{\underline{Z}_5} \right) - \dot{U}_3 \frac{1}{\underline{Z}_5} = \frac{\dot{E}_1}{\underline{Z}_1}; \\ 2) -\dot{U}_1 \frac{1}{\underline{Z}_2} + \dot{U}_2 \left(\frac{1}{\underline{Z}_2} + \frac{1}{\underline{Z}_3} \right) - \dot{U}_3 \frac{1}{\underline{Z}_3} = j; \\ 3) -\dot{U}_1 \frac{1}{\underline{Z}_5} - \dot{U}_2 \frac{1}{\underline{Z}_3} + \dot{U}_3 \left(\frac{1}{\underline{Z}_3} + \frac{1}{\underline{Z}_4} + \frac{1}{\underline{Z}_5} \right) = 0. \end{array} \right\}$$

1.4.5. Выражение мощности в комплексной форме. Баланс мощностей.

Под комплексной мощностью понимается величина, определяемая по формуле:

$$\underline{S} = \underline{\dot{U}} \dot{I} = U e^{j\psi_u} \cdot I e^{-j\psi_i} = UI e^{j\varphi} = UI \cos \varphi + j UI \sin \varphi = P + jQ, \quad (4.17)$$

где $\underline{\dot{U}}$ - комплексное действующее значение напряжения;

$\dot{I}$ - сопряженный комплексный ток.

Вещественная часть комплексной мощности равна активной мощности $P = UI \cos \varphi$ (измеряется в Вт), мнимая часть - реактивной мощности $Q = UI \sin \varphi$ (измеряется в ВАр). Модуль комплексной мощности равен полной мощности $S = UI$ (измеряется в ВА).

Связь между активной, реактивной и полной мощностями

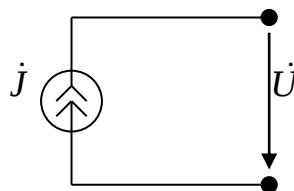
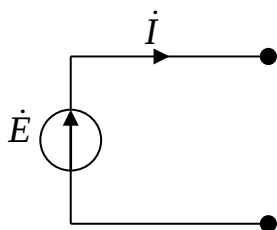
$$S = \sqrt{P^2 + Q^2} \quad (4.18)$$

Из закона сохранения энергии следует, что в любой ЭЦ соблюдается баланс как мгновенных, так и активных мощностей:

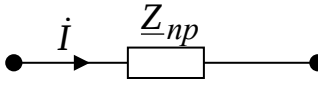
Сумма отдаваемых источниками мгновенных (активных) мощностей равна сумме потребляемых цепью мгновенных (активных) мощностей. Баланс выполняется также для реактивных и для комплексных мощностей,

$$\text{т.е.} \quad \sum P_{ист} = \sum P_{пр}; \quad \sum Q_{ист} = \sum Q_{пр}; \quad \sum S_{ист} = \sum S_{пр} \quad (4.19)$$

Комплексная мощность, отдаваемая источником ЭДС, определяется по формуле: $\underline{S}_E = \dot{E} \dot{I}$, а источником тока $\underline{S} = \dot{U} \dot{I}$.



$\sum S_{np}$ - комплексная мощность, потребляемая всеми сопротивлениями (приемниками) цепи, где

$$S_{np} = |\dot{I}|^2 Z_{np} \rightarrow$$


1.4.6. Условие передачи максимальной мощности от источника в нагрузку.

В системах передачи сигналов часто требуется получить максимальное значение активной мощности в нагрузке. Режим, при котором обеспечивается передача максимальной мощности, называется режимом согласования (**режим согласования нагрузки**).

Рассмотрим, при каких условиях от генератора с внутренним сопротивлением $Z_{\Gamma} = R_{\Gamma} + jx_{\Gamma}$ в нагрузку $Z_H = R_H + jx_H$ передается максимальная активная мощность (рис. 1.4.4)

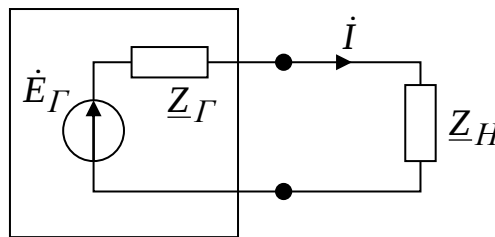


Рис.1.4.4.

Активная мощность, выделяемая в нагрузке, равна

$$P = I^2 R_H = \frac{E_{\Gamma}^2}{(R_{\Gamma} + R_H)^2 + (x_{\Gamma} + x_H)^2} R_H \quad (4.20)$$

Для получения максимума этой мощности необходимо: чтобы $x_{\Gamma} + x_H = 0$, т.е. $x_{\Gamma} = -x_H$, при этом мощность P будет равна

$$P = \frac{E_{\Gamma}^2}{(R_{\Gamma} + R_H)^2} R_H \quad (4.21)$$

Максимум мощности P получается при $R_{\Gamma} = R_H$, так как

$$\frac{dP}{dR_H} = \frac{E_G^2(R_G + R_H)^2 - E_G^2 R_H 2(R_G + R_H)}{(R_G + R_H)^2} = 0 \rightarrow R_H = R_G, \text{ тогда}$$

$$P_{\max} = \frac{E_G^2}{4R_H}. \quad (4.22)$$

Вывод: для передачи максимальной мощности в нагрузку необходимо, чтобы $\underline{Z}_H = \underline{Z}_G$, т.е. сопротивление нагрузки должно быть равно сопряженному внутреннему сопротивлению генератора.

Вопросы для самоконтроля

1. Чем отличаются комплексные значения величины от ее модуля?
2. Как записать уравнение мгновенных значений напряжений (токов) по их комплексной форме записи?
3. Запишите комплексное число $2e^{-j60^\circ}$ в алгебраической и тригонометрической форме.
4. Что такое комплексное сопротивление, полное сопротивление и аргумент комплексного сопротивления?
5. Что такое комплексная проводимость и полная проводимость?
6. Запишите выражения комплексных напряжений на R, L, C элементах.
7. Сформулируйте закон Ома и законы Кирхгофа в комплексной форме.
8. Для произвольно выбранной цепи составьте уравнение по методам контурных токов и узловых напряжений в символической форме.
9. Как определяется комплексная мощность в цепи?
10. При каких условиях от источника в нагрузку передается максимальная активная мощность?

1.5. ПРОСТЕЙШИЕ ЧАСТОТНО-ИЗБИРАТЕЛЬНЫЕ ЦЕПИ

1.5.1. Комплексная передаточная функция

Любая ЭЦ может быть представлена в виде пассивного четырехполюсника

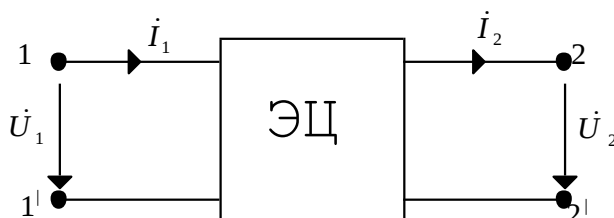


Рис. 1.5.1.

При анализе ЛЭЦ вместо расчетов токов и напряжений часто требуется находить лишь их отношение в определенных точках, рассматривая так называемые характеристики передачи цепи. Для нахождения таких характеристик в схеме выделяются точки, называемые входом и выходом.

Напряжение и ток, действующие на входе цепи называются **воздействием**, а на выходе – **реакцией** (откликом) ЭЦ.

Комплексной передаточной функцией (КПФ) называется отношение реакции к воздействию.

$$H(j\omega) = \frac{F_2(j\omega)}{F_1(j\omega)} = H(\omega)e^{j\varphi(\omega)}. \quad (5.1)$$

В зависимости от того, что рассматривается под воздействием и реакцией - ток или напряжение, комплексная передаточная функция может быть либо безразмерной, либо иметь размерность проводимости или сопротивления.

$$H_U(j\omega) = \frac{\dot{U}_2}{\dot{U}_1} \text{ - КПФ по напряжению.}$$

$$H_I(j\omega) = \frac{\dot{I}_2}{\dot{I}_1} \text{ - КПФ по току.}$$

$$H_Z(j\omega) = Z_{12}(j\omega) = \frac{\dot{U}_2}{\dot{I}_1} \text{ - передаточное сопротивление.}$$

$$H_Y(j\omega) = Y_{12}(j\omega) = \frac{\dot{I}_2}{\dot{U}_1} - \text{передаточная проводимость.}$$

Амплитудно-частотной характеристикой (АЧХ) называется частотная зависимость модуля КПФ $H(\omega)$.

Фазо-частотной характеристикой (ФЧХ) называется частотная зависимость аргумента КПФ $\varphi(\omega)$.

АЧХ и ФЧХ не зависят от значений амплитуд и начальных фаз воздействий, а определяется числом, характером, значениями и видом соединения друг с другом ее элементов.

Частотные характеристики линейных электрических цепей имеют важное значение, т.к. позволяют наглядно судить о том, колебания каких частот пропускаются цепью, а какие «подавляются».

Пример. Найти КПФ РС (рис. 1.5.1.а). Постройте графики АЧХ и ФЧХ.

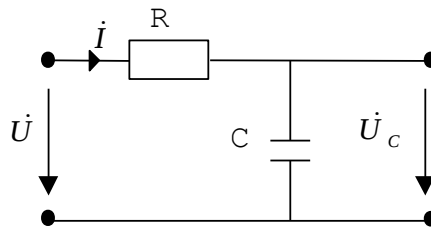


Рис.1. 5.1.а

Решение:

$$H(j\omega) = \frac{\dot{U}_C}{\dot{U}}; \quad \dot{U}_C = \dot{I} \frac{1}{j\omega C}; \quad \dot{U} = \dot{I} \left(R + \frac{1}{j\omega C} \right);$$

$$\Rightarrow H(j\omega) = \frac{\frac{1}{j\omega C}}{R + \frac{1}{j\omega C}} = \frac{1}{1 + j\omega RC} = \frac{e^{-j \arctg \omega RC}}{\sqrt{1 + (\omega RC)^2}};$$

$$\Rightarrow H(\omega) = \frac{1}{\sqrt{1 + (\omega RC)^2}}; \quad \varphi(\omega) = -\arctg \omega RC.$$

График АЧХ и ФЧХ цепи РС показаны на рис. 1.5.2.

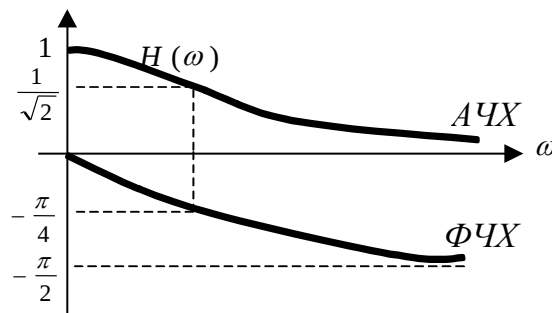


Рис.1.5.2.

1.5.2. Явление резонанса и его значение в радиотехнике и электросвязи.

Явление значительного возрастания амплитуды гармонической реакции цепи по мере приближения частоты внешнего гармонического воздействия к частоте собственных колебаний цепи называется резонансом. Резонанс представляет собой такой режим ЭЦ, содержащей индуктивности и емкости, при которых реактивное сопротивление и реактивная проводимость цепи равны нулю, а входное напряжение и ток совпадают по фазе. Различают резонанс напряжений и резонанс токов.

Резонанс напряжений наблюдается в ЭЦ с последовательным соединением элементов R, L, C . Такую цепь называют **последовательным колебательным контуром**.

Резонанс токов наблюдается в ЭЦ с **параллельным колебательным контуром**.

Явление резонанса и колебательные контуры широко используются в технике связи. Резонансные цепи применяются в электросвязи и являются неотъемлемой частью любого радиотехнического устройства. Многие устройства, предназначенные для формирования и обработки сигналов, содержат колебательные контуры или их электронные аналоги.

При решении различных инженерных задач, связанных с передачей сигналов, требуются цепи, способные выделять из спектра воздействия колебания отдельных группы частот. Такие цепи называются **селективными** и **избирательными**. Частотные характеристики (ЧХ) таких цепей имеют немонотонный характер. Такие ЧХ можно получить с помощью резонансных контуров.

1.5.3. Последовательный колебательный контур.

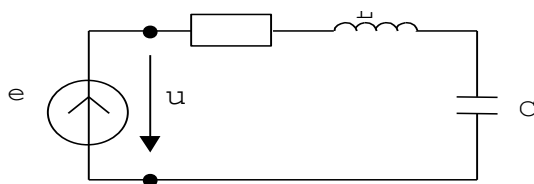


Рис.1. 5.3.

Комплексное сопротивление контура зависит от частоты:

$$\underline{Z} = R + j\left(\omega L - \frac{1}{\omega C}\right)$$

Резонанс напряжений наступает при частоте ω_0 , когда

$$\omega_0 L - \frac{1}{\omega_0 C} = X_{L0} - X_{C0} = 0$$

и $\varphi = 0$ (условие резонанса напряжения) (5.2)

Из равенств (5.2) определяется **резонансная частота** контура

$$\omega_0 = \frac{1}{\sqrt{LC}}; \text{ или } f_0 = \frac{1}{2\pi\sqrt{LC}}. \quad (5.3)$$

Сопротивление контура на резонансной частоте

$$\underline{Z_0} = R + jX = R - \text{ чисто активное}$$

Ток контура при резонансе достигает наибольшего значения, равного

$$I_0 = \frac{U}{Z_0} = \frac{U}{R} \quad (5.4)$$

Сопротивление индуктивности и емкости на резонансной частоте называют **характеристическими** (волновыми) **сопротивлением** контура и обозначают

$$\rho = R_C = \omega_0 L = \frac{1}{\omega_0 C} = \sqrt{\frac{L}{C}} \quad (5.5)$$

Напряжения на индуктивности и емкости при резонансе равны друг другу

$$U_{L0} = U_{C0} = I_0 \rho = \frac{U}{R} \rho = UQ, \quad (5.6)$$

$$\text{отношение } Q = \frac{U_{L0}}{U} = \frac{U_{C0}}{U} = \frac{\rho}{R}, \quad (5.7)$$

называют **добротностью** контура. Добротностью Q определяет усилительные свойства контура.

Величина, обратная добротности контура, называется **затуханием** и обозначается

$$d = \frac{1}{Q} \quad (5.8)$$

1.5.4. Виды расстроек контура.

Абсолютной расстройкой Δf ($\Delta\omega$) называют разность между данной частотой и резонансной:

$$\begin{aligned} \Delta f &= f - f_0; \\ \Delta\omega &= \omega - \omega_0 \end{aligned} \quad (5.9)$$

Относительной расстройкой называется отношение $\frac{\Delta f}{f_0}$ или $\frac{\Delta \omega}{\omega_0}$

$$\delta = \frac{\Delta f}{f_0} = \frac{\Delta \omega}{\omega_0}. \quad (5.10)$$

Обобщенной расстройкой называется отношение реактивного сопротивления контура к активному

$$\xi = \frac{X}{R} = \operatorname{tg} \varphi = Q \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right). \quad (5.11)$$

При резонансе все расстройки равны нулю, при $\omega < \omega_0$ - отрицательны, при $\omega > \omega_0$ - положительны.

Если частота генератора, подключенного к контуру, равна резонансной частоте этого контура, то говорят, контур построен на частоту источника, а если частота генератора отличается от резонансной частоты, то расстроен. Настроить контур в резонансе можно:

- 1) путем изменения частоты генератора;
- 2) путем изменения индуктивности или емкости контура.

1.5.5. Частотные характеристики последовательного колебательного контура

Входное сопротивление контура равно:

$$\begin{aligned} \underline{Z} &= R + j \left(\omega L - \frac{1}{\omega C} \right) = R + jX = R \left(1 + j \frac{X}{R} \right) = R(1 + j\xi) = \\ &= R \sqrt{1 + \xi^2} e^{j \operatorname{arctg} \xi} = Ze^{j\varphi}, \end{aligned}$$

$Z = R \sqrt{1 + \xi^2}$ - частотная характеристика модуля входного сопротивления

$\varphi = \operatorname{arctg} \xi$ - ФЧХ контура.

При построении ЧХ удобно пользоваться относительными единицами, т.к. при этом сокращается число параметров, и становится возможным пользоваться стандартными кривыми. Так:

$$\begin{aligned} \frac{Z}{R} &= \sqrt{1 + \xi^2} = \sqrt{1 + Q^2 \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)^2}, \\ \varphi &= \operatorname{arctg} \xi = \operatorname{arctg} Q \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right). \end{aligned} \quad (5.13)$$

На рис.1.5.4. показана частотная зависимость относительного сопротивления контура а) и его ФЧХ б).

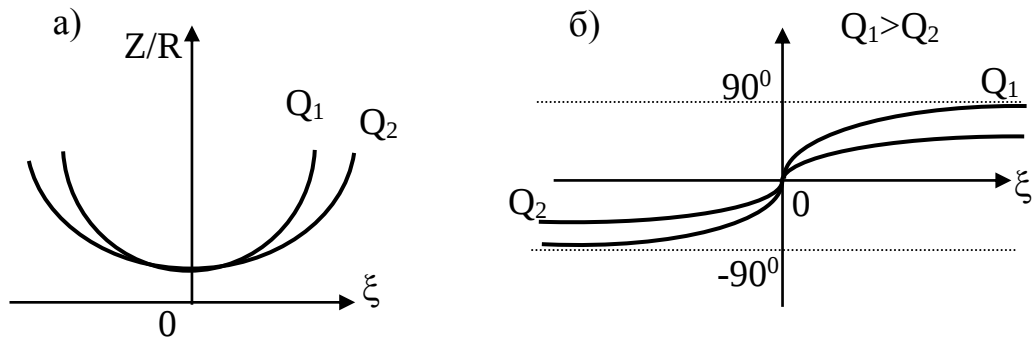


Рис. 1.5.4.

Частотная зависимость действующего значения тока называется **резонансной кривой тока** или его АЧХ (рис.1.5.5):

$$I = \frac{U}{Z} = \frac{U}{R\sqrt{1+\xi^2}} = \frac{I_0}{\sqrt{1+\xi^2}} \quad \text{или} \quad \frac{I}{I_0} = \frac{1}{\sqrt{1+\xi^2}} = \frac{1}{\sqrt{1+Q^2\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)^2}} \quad (5.14)$$

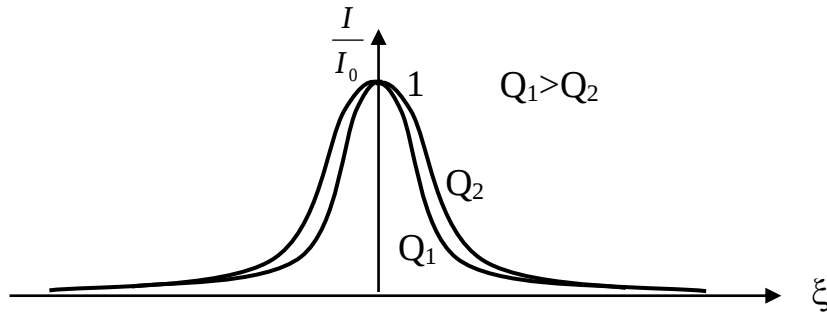


Рис. 1.5.5.

Как видно из выражений 1.5.13 и 1.5.14 с увеличением добротности увеличивается крутизна характеристик (рис.1. 5.4,1. 5.5).

1.5.6. Полоса пропускания.

Полосой пропускания называется диапазон частот, на границах которого ток уменьшается в $\sqrt{2}$ раз относительно резонансного значения I_0 (рис.1.5.6)

$$\frac{I_{\text{ср}}}{I_0} = \frac{1}{\sqrt{2}}. \quad (5.15)$$

Полосу пропускания ещё характеризуют как полосу частот, границы которой соответствуют половине мощности, расходуемой при резонансе.

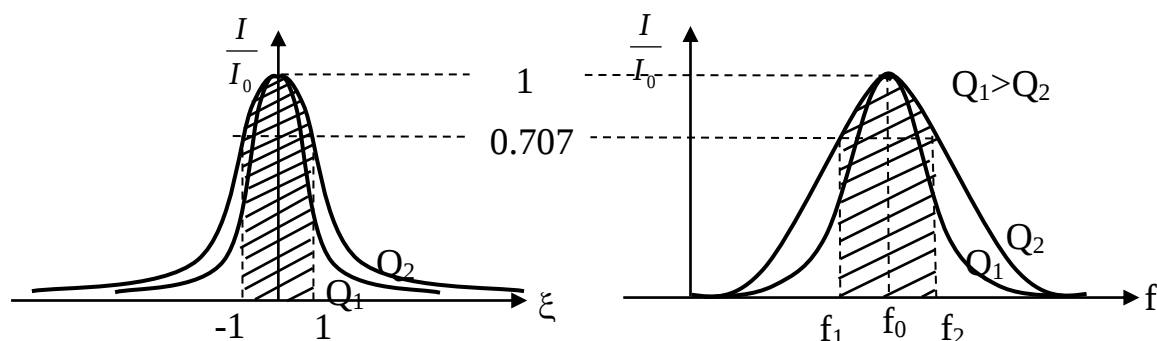


Рис. 1.5.6.

$$S_A = f_2 - f_1 = \frac{f_0}{Q} \text{ - абсолютная ПП} \quad (5.16)$$

С увеличением добротности контура (5.16) происходит сужение ПП и увеличение избирательности контура. На границах ПП контур обладает следующими свойствами: $\varphi_{гр} = \pm 45^\circ$, $\xi = \pm 1$, $R = |X|$.

Вопросы для самоконтроля :

1. Дайте определение комплексной передаточной функции электрической цеп.
2. Как определяются амплитудно-частотная и фазо-частотная характеристика цепи?
3. Как можно определить реакцию цепи, если известны воздействия и комплексная передаточная функция?
4. Какие электрические цепи называются колебательными?
5. Какие виды резонансов Вы знаете?
6. Укажите условие резонанса напряжений
7. Почему на резонансной частоте сопротивление колебательного контура резистивное?
8. Что такое абсолютная, относительная и обобщенная расстройка?
9. Что называется полосой пропускания колебательного контура?
10. Как изменится полоса пропускания контура, если уменьшить в 2 раза:
 - а) индуктивность L ;
 - б) ёмкость C ;
 - в) сопротивление R ?

1.6. ПЕРЕХОДНЫЕ ПРОЦЕССЫ В ЛЭЦ

1.6.1. Понятие о переходном процессе.

Переходным процессом называется процесс перехода от одного режима работы ЭЦ к другому, возникающий в результате коммутации в цепи.

Коммутацией называется процесс замыкания или размыкания рубильников, выключателей, в результате которого происходит изменение параметров цепи, её конфигурации, подключение или отключение источников. Будем считать, что коммутация производится мгновенно в момент $t=0$.

Изучение переходных процессов даёт возможность установить, как деформируются по форме и амплитуде сигналы при прохождении их через усилители, фильтры и другие устройства, позволяет выявить возможные превышения напряжения и токов на отдельных участках цепи, которые могут в десятки раз превышать их установившиеся значения.

1.6.2. Законы коммутации

Первый закон. В начальный момент времени после коммутации ток в индуктивности остаётся таким же, каким он был непосредственно перед коммутацией, а затем плавно изменяется.

$$i_L(-0) = i_L(0) = i_L(+0) \quad (6.1)$$

Невозможность скачкообразного изменения тока следует из того, что в противном случае на индуктивности появилось бы бесконечно большое напряжение $u_L = L \frac{di}{dt} = \infty$, что лишено физического смысла.

Второй закон. В начальный момент времени после коммутации напряжение на ёмкости остаётся таким же, каким было до коммутации, а затем плавно изменяется.

$$u_C(-0) = u_C(0) = u_C(+0) \quad (6.2)$$

Невозможность скачкообразного изменения напряжения на ёмкости следует из того, что в противном случае через ёмкость проходил бы бесконечно большой ток $i_C = C \frac{du_C}{dt} = \infty$, что также лишено физического смысла.

Следует отметить, что скачкообразно могут изменяться:

1. токи в сопротивлениях и емкостях;
2. напряжения на сопротивлениях и индуктивностях.

Значения токов в индуктивности и напряжение на ёмкости в момент коммутации называют **независимыми начальными условиями**.

1.6.3. Классический метод расчёта переходных процессов

Классический метод расчёта основан на решении неоднородных дифференциальных уравнений, выражающих законы Кирхгофа для мгновенных значений токов и напряжений.

Например, переходный процесс в цепи, состоящей из последовательно соединённых R, L, C элементов при включении в неё источника ЭДС $e(t)$, описывается уравнением:

$$Ri + L \frac{di}{dt} + \frac{1}{C} \int i dt = e \quad \text{или} \quad L \frac{d^2 i}{dt^2} + R \frac{di}{dt} + \frac{i}{C} = \frac{de}{dt} \quad (6.3)$$

Решение уравнения (6.3) ищется в виде

$$i = i_{np} + i_{св},$$

где i_{np} - частное решение неоднородного уравнения

$$L \frac{d^2 i_{np}}{dt^2} + R \frac{di_{np}}{dt} + \frac{i_{np}}{C} = \frac{de}{dt}, \quad (6.4)$$

$i_{св}$ - общее решение однородного дифференциального уравнения

$$L \frac{d^2 i_{св}}{dt^2} + R \frac{di_{св}}{dt} + \frac{i_{св}}{C} = 0. \quad (6.5)$$

Функция i_{np} зависит от вида воздействия и называется **принужденной составляющей** реакции цепи. Она может быть найдена любым методом расчёта установившегося процесса.

Функция $i_{св}$ не зависит от внешнего воздействия, определяется характером цепи, её начальными условиями и называется **свободной составляющей** реакции цепи (свободная составляющая тока).

В зависимости от параметров элементов цепи и соответственно вида корней характеристического уравнения, общее решение однородного дифференциального уравнения, приведенного в примере, ищется в виде:

1)

1. корни характеристического уравнения действительные

$$i_{CB} = A_1 e^{p_1 t} + A_2 e^{p_2 t}, \quad (6.6)$$

где A_1, A_2 – постоянные интегрирования, определяемые из начальных условий; p_1, p_2 – корни характеристического уравнения.

В этом случае i_{CB} изменяется по экспоненциальному закону (рис. 1.6.1а)

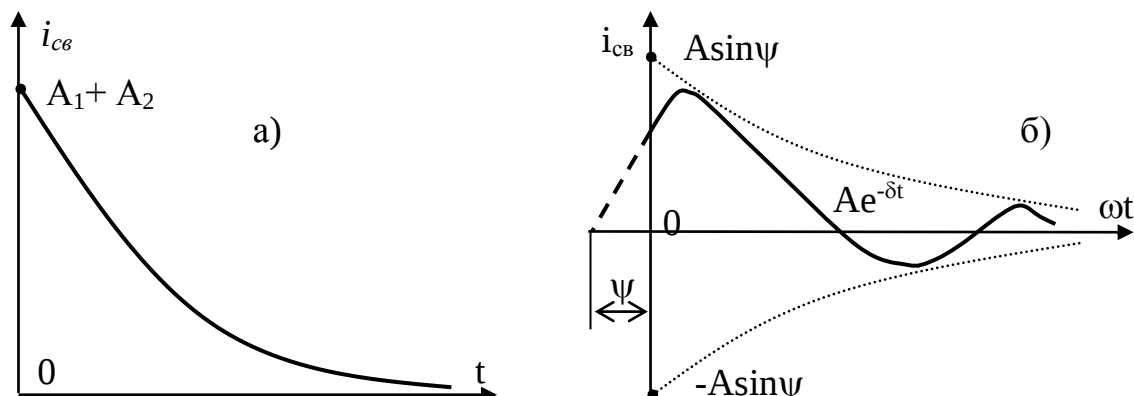


Рис.1.6.1. Временная зависимость свободной составляющей тока в случае а) действительных корней характеристического уравнения б) комплексно-сопряженных корней.

2. Корни характеристического уравнения комплексно-сопряженные $p_{1,2} = \delta \pm j\omega$

$$i_{CB} = A e^{-\delta t} \sin(\omega t + \Psi)$$

Свободная составляющая изменяется по гармоническому закону с частотой ω и начальной фазой ψ , с амплитудой уменьшающейся по экспоненциальному закону (рис.1.6.1, б)

1.6.4. Способы составления характеристического уравнения

Существует два способа составления уравнений:

1. В однородных дифференциальных уравнениях, составленных для мгновенных значений токов и напряжений по законам Кирхгофа, произвести замену $\frac{di_{CB}}{dt} \Rightarrow p i_{CB}$ или $\frac{du_{CB}}{dt} \Rightarrow p u_{CB}$, $\int i_{CB} dt \Rightarrow \frac{i_{CB}}{p}$ или

$$\int u_{CB} dt \Rightarrow \frac{u_{CB}}{p}.$$

Найти главный определитель полученной после замены системы уравнений и приравнять его к нулю. $\Delta=0$. Полученное уравнение является характеристическим.

2. Записать комплексное входное сопротивление цепи относительно любой из её ветвей. Произвести замену $j\omega$ на p и полученное выражение приравнять к нулю.

$$Z(p)=Z(j\omega)|_{j\omega=p}=0.$$

1.6.5. Порядок расчёта переходных процессов классическим методом

1. Определяются независимые начальные условия.
2. Составляются уравнения по законам Кирхгофа для цепи после коммутации.
3. Определяются принужденные составляющие токов и напряжений.
4. Составляется и решается характеристическое уравнение.
5. Определяются постоянные интегрирования.
6. Определяются переходные токи и напряжения.

1.6.6. Включение цепи RL на постоянное напряжение

В момент $t=0$ цепь рис. 6.2 включается на постоянное напряжение. Рассчитаем переходной ток в цепи

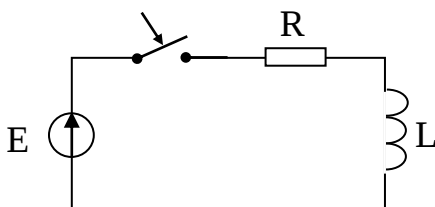


Рис.1.6.2. Включение цепи RL на постоянное напряжение.

До коммутации цепь не была подключена к источнику, поэтому $i(-0)=0$

Дифференциальное уравнение, составленное по второму закону Кирхгофа для цепи после коммутации, имеет вид $L \frac{di}{dt} + iR = E$. Решение этого уравнения ищется в виде $i = i_{np} + i_{св}$.

Принужденная составляющая равна $i_{np} = \frac{E}{R}$, т.к. в установившемся режиме в цепи будет протекать постоянный ток, а сопротивление индуктивности в этом случае равно нулю.

Однородное дифференциальное уравнение имеет вид $L \frac{di_{CB}}{dt} + i_{CB}R = 0$.

Перейдём к характеристическому уравнению:

$$Lp i_{CB} + i_{CB}R = 0 \Rightarrow i_{CB}(pL + R) = 0 \Rightarrow pL + R = 0 \Rightarrow p = -\frac{R}{L}.$$

Свободная составляющая тока равна $i_{CB} = Ae^{pt}$.

$$i = i_{ПП} + i_{CB} = \frac{E}{R} + Ae^{pt}.$$

При $t=0$ имеем

$$i(0) = \frac{E}{R} + A.$$

По первому закону коммутации $i(0)=i(-0)=0$, тогда

$$0 = \frac{E}{R} + A \Rightarrow A = -\frac{E}{R}.$$

Окончательно имеем

$$i = \frac{E}{R} - \frac{E}{R} e^{-\frac{R}{L}t}.$$

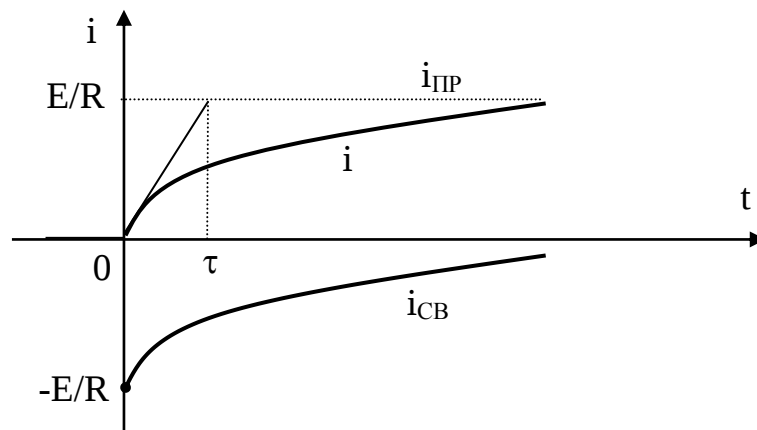


Рис. 1.6.3. Временная зависимость переходного тока.

Мерой длительности переходного процесса является постоянная времени

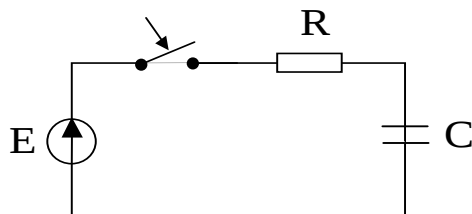
$$\tau = \frac{1}{|p|}.$$

Постоянная времени равна промежутку времени, в течение которого свободная составляющая тока убывает в e раз.

Графически постоянная времени определяется длиной подкасательной к кривой тока при любом значении t .

Теоретически переходной процесс длится бесконечно долго, практически он заканчивается за время $t=(4\div 5)\tau$

1.6.7. Включение цепи RC на постоянное напряжение



Определим переходное напряжение на ёмкости при подключении цепи RC в момент $t=0$ к источнику постоянного напряжения (рис. 1.6.4).

Расчёт будем вести в соответствии с вышеизложенным порядком расчёта (см. 6.5, 6.6).

1. $U_C(-0)=0$

2. $Ri + u_C = E \Rightarrow RC \frac{dU_C}{dt} + u_C = E$

$u_C = u_{Cпр} + u_{Cсв}$

3. $u_{Cпр} = E$

4. $RC \frac{du_{CCB}}{dt} + u_{CCB} = 0 \Rightarrow RCp + 1 = 0 \Rightarrow p = -\frac{1}{RC}$

5. $u_{CCB} = Ae^{-\frac{1}{RC}t} \quad u_C = E + Ae^{-\frac{1}{RC}t}$

При $t=0$ $u_C(0)=E+A$. По второму закону коммутации $u_C(-0)=u_C(0)=0$, $0=E+A \Rightarrow A=-E$.

6. $u_C = E - Ee^{-\frac{1}{RC}t}$

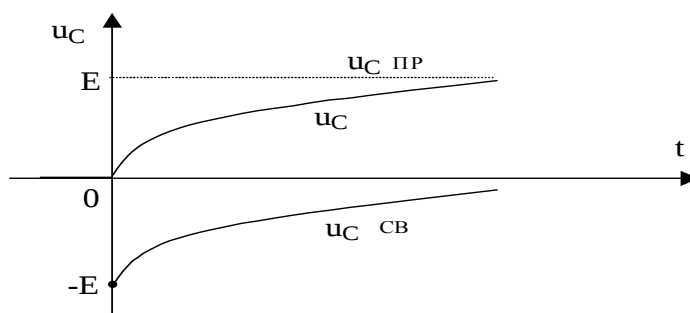


Рис. 1.6.5. Временная зависимость переходного напряжения на ёмкости.

Вопросы для самоконтроля

1. Какой процесс в ЭЦ называется переходным?
2. Сформулируйте законы коммутации и поясните их физический смысл
3. Какова сущность классического метода анализа переходных процессов?
4. Какой физический смысл имеет свободный режим?
5. Какой физический смысл имеет принужденный режим?
6. Как рассчитываются токи и напряжения ЭЦ в свободном и установившемся режимах?
7. Какова последовательность расчёта переходного процесса классическим методом?

1. 7. ОПЕРАТОРНЫЙ МЕТОД РАСЧЁТА ПЕРЕХОДНЫХ ПРОЦЕССОВ

1.7.1. Преобразования Лапласа

Расчёт переходных процессов классическим методом сводится к решению дифференциальных уравнений. При этом основные трудности решения заключаются в определении постоянных интегрирования. По мере усложнения ЭЦ и соответственно повышения порядка дифференциальных уравнений эти трудности увеличиваются.

Более удобным является метод решения линейных дифференциальных уравнений, при котором заданные начальные условия включаются в исходные уравнения и не требуется определять постоянные интегрирования. Таким методом является операторный метод.

В основе операторного метода лежит преобразование Лапласа, которое позволяет перенести решение из области функций действительного переменного t в область функции комплексного переменного $p=c+j\omega$, где операции принимают более простой вид: вместо интегродифференциальных уравнений получаются алгебраические уравнения (7.1) (7.2)

Различают прямое и обратное преобразование Лапласа. Функция $f(t)$ определена при $t \geq 0$ и при $t < 0$ $f(t)=0$

$$F(p) = \int_0^{\infty} f(t)e^{-pt} dt \quad (7.1)$$

$$f(t) = \frac{1}{2\pi j} \int_{c-j\infty}^{c+j\infty} F(p)e^{pt} dp \quad (7.2)$$

Функция $f(t)$ называется **оригиналом**, $F(p)$ - её **изображением**. Фразу «оригинал $f(t)$ имеет своим изображением $F(p)$ » будем заменять символически с помощью знака соответствия $\Leftrightarrow$

$$f(t) \Leftrightarrow F(p) \text{ или } F(p) \Leftrightarrow f(t).$$

1.7.2. Некоторые свойства преобразования Лапласа

1. Изображение постоянной величины:

$$F(p) = \int_0^{\infty} A e^{-pt} dt = \frac{A}{p}. \quad (7.3)$$

Пример:

$$E \Leftrightarrow \frac{E}{p}, J \Leftrightarrow \frac{J}{p}$$

2. Свойство линейности

$$\sum_{k=1}^n a_k f_k(t) \Leftrightarrow \sum_{k=1}^n a_k F_k(p) \quad (7.4)$$

Пример:

$$i_1 \Leftrightarrow I_1(p); i_2 \Leftrightarrow I_2(p); i_1 R_1 + i_2 R_2 \Leftrightarrow I_1(p) R_1 + I_2(p) R_2$$

3. Дифференцирование оригинала $f(t)$

$$f'(t) \Leftrightarrow pF(p) - f(0) \text{ - при ненулевых начальных условиях} \quad (7.5)$$

$$f'(t) \Leftrightarrow pF(p) \text{ - при нулевых начальных условиях}$$

Пример: $i \Leftrightarrow I(p)$

$$u_L = L \frac{di}{dt} \Leftrightarrow pLI(p) - Li(0) = U_L(p).$$

4. Интегрирование оригинала

$$\int_0^t f(t) dt \Leftrightarrow \frac{F(p)}{p} \quad (7.6)$$

Пример: $i \Leftrightarrow I(p)$

$$u_C = u_C(0) + \frac{1}{C} \int i dt \Leftrightarrow \frac{u_C(0)}{p} + \frac{1}{pC} I(p) = u_C(p).$$

1.7.3. Законы Ома и Кирхгофа в операторной форме.

Благодаря линейности преобразования Лапласа, законы Ома и Кирхгофа можно написать для изображений токов и напряжений

$$\text{Закон Ома:} \quad I(p) = \frac{E(p) + Li(0) - \frac{U_C(0)}{p}}{Z(p)}, \quad (7.7)$$

где $Z(p) = R + Z_L(p) + Z_C(p)$ - операторное сопротивление цепи;

$Z_L(p) = pL$ - операторное сопротивление индуктивности;

$Z_C(p) = \frac{1}{pC}$ - операторное сопротивление ёмкости;

$E(p)$ - изображение ЭДС;

$Li(0)$ и $\frac{U_c(0)}{p}$ - расчётные напряжения, характеризующие запасенную энергию в индуктивности и ёмкости к моменту коммутации.

$$\text{Первый закон Кирхгофа: } \sum_{k=1}^n I_k(p) = 0 \quad (7.8)$$

$$\text{Второй закон Кирхгофа: } \sum_{k=1}^n U_k(p) = \sum_{i=1}^m E_i(p) \quad (7.9)$$

Т.к. для изображений справедливы законы Кирхгофа, то для нахождения изображений токов и напряжений и цепи можно использовать все методы расчёта ЭЦ. При этом удобно пользоваться эквивалентными операторными схемами (рис. 7.1), составленными на основании (7.3-7.6)

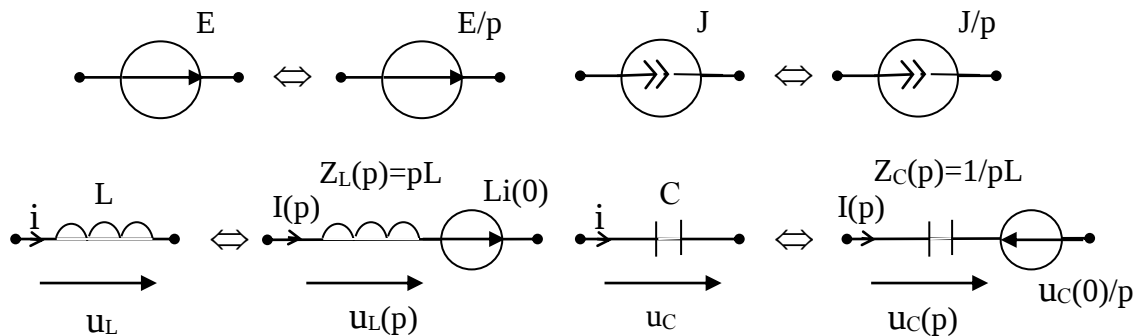


Рис. 1.7.1. Операторные схемы замещения элементов ЭЦ.

1.7.4. Определение оригинала функции по его изображению

Существуют три способа определения оригинала искомой функции по его изображению:

1. с помощью обратного преобразования Лапласа;
2. с помощью таблиц;
3. по теореме разложения.

Если изображение $F(p)$ получено в виде рациональной дроби $F(p) = \frac{F_1(p)}{F_2(p)}$, то оригинал определяется по теореме разложения. В зависимости от вида корней уравнения $F_2(p)=0$, существуют следующие виды записи теоремы разложения:

1. корни вещественны и различны

$$f(t) = \sum_{k=1}^n \frac{F_1(p_k)}{F_2'(p_k)} e^{p_k t}, \text{ где } p_k - \text{ корни функции} \quad (7.10)$$

$F_2(p)=0$; n -число корней;

$$F_2'(p_k) = \left. \frac{dF_2(p)}{dp} \right|_{p=p_k}.$$

2. при наличии нулевого корня

$$F(p) = \frac{F_1(p)}{F_2(p)} = \frac{F_1(p)}{pF_3(p)} \Leftrightarrow \frac{F_1(0)}{F_3(0)} + \sum_{k=1}^n \frac{F_1(p_k)}{p_k F_3'(p_k)} e^{p_k t} \quad (7.11)$$

Пример: Определить оригинал функции $F(p) = \frac{p+1}{p^2+2p}$.

$$F(p) = \frac{F_1(p)}{F_2(p)} = \frac{p+3}{p^2+2p}; \quad F_2(p) = p^2+2p = p(p+2) = pF_3(p) = 0$$

$$p_1 = -2; p_2 = 0$$

$$F_1(0)=3; F_3(0)=2; F_1(p_1)=-2+3=1; F_3'(p_1)=2$$

$$f(t) = \frac{3}{2} + \frac{1}{-2 \cdot 2} e^{-2t} = 1.5 - 0.25e^{-2t}.$$

1.7.5. Порядок расчёта переходных процессов операторным методом

Расчёт производится в следующем порядке:

1. Определение независимых начальных условий;
2. Составление эквивалентной операторной схемы цепи после коммутации;
3. С помощью любого из методов расчёта определить изображение искомых величин;
4. По полученному изображению определить оригинал искомой функции;

Пример: Определить переходной ток в цепи рис.1.7.2,а операторным методом.

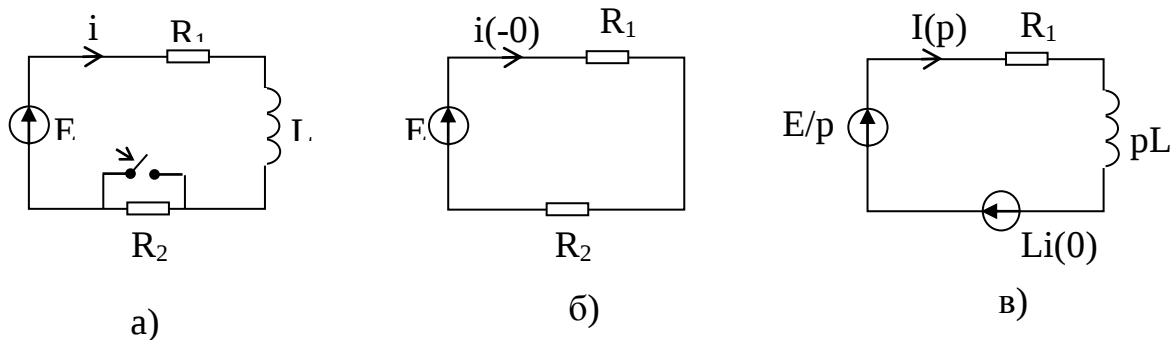


Рис.1.7.2.

Независимые начальные условия определяются по схеме рис. 1.7.2,б.

$$i(-0) = i(0) = \frac{E}{R_1 + R_2}.$$

Эквивалентная операторная схема приведена на рис. 1.7.2,в

По закону Ома
$$I(p) = \frac{\frac{E}{p} + Li(0)}{R_1 + pL} = \frac{E + pLi(0)}{p(R_1 + pL)} = \frac{F_1(p)}{pF_3(p)}$$

Определим оригинал тока:

1 способ - с помощью таблицы «оригинал-изображение»

$$I(p) = \frac{E + pLi(0)}{p(R_1 + pL)} = \frac{E}{pL(p + \frac{R_1}{L})} + \frac{i(0)}{(p + \frac{R_1}{L})}$$

По таблице $\frac{1}{p(p+a)} \Leftrightarrow \frac{1}{a}(1 - e^{-at}); \quad \frac{1}{p+a} \Leftrightarrow e^{-at}$

$$i = \frac{E}{R_1}(1 - e^{-\frac{R_1}{L}t}) + i(0)e^{-\frac{R_1}{L}t} = \frac{E}{R_1}(1 - e^{-\frac{R_1}{L}t}) + \frac{E}{R_1 + R_2}e^{-\frac{R_1}{L}t} = \frac{E}{R_1} - \frac{ER_2}{R_1(R_1 + R_2)}e^{-\frac{R_1}{L}t}$$

2 способ - по теореме разложения (7.11)

$$F_3(p) = R_1 + pL = 0 \Rightarrow p = -\frac{R_1}{L};$$

$$F_1(0)=E; F_3(0)=R_1; F_3'(p)=L;$$

$$F_1(p) = E - \frac{R_1 E}{R_1 + R_2} = \frac{ER_2}{R_1 + R_2},$$

$$i = \frac{F_1(0)}{F_3(0)} + \frac{F_1(p)}{pF_3'(p)}e^{pt} = \frac{E}{R_1} + \frac{ER_2}{(R_1 + R_2)(-R_1)}e^{-\frac{R_1}{L}t} = \frac{E}{R_1} - \frac{ER_2}{R_1(R_1 + R_2)}e^{-\frac{R_1}{L}t}.$$

1.7.6. Операторная передаточная функция

Важную роль в методах анализа и синтеза ЭЦ играет **операторная передаточная функция** $H(p)$, равная отношению изображения реакции цепи и изображению воздействия при нулевых начальных условиях. Различают следующие виды передаточных функций:

$$H(p) = \frac{U_2(p)}{U_1(p)}; \quad H_I(p) = \frac{I_2(p)}{I_1(p)}; \quad H_Z(p) = \frac{U_2(p)}{I_1(p)}; \quad H_Y(p) = \frac{I_2(p)}{U_1(p)}.$$

Операторная передаточная функция представляет собой дробно-рациональную функцию с вещественными коэффициентами

$$H(p) = \frac{M(p)}{N(p)} = \frac{b_0 p^m + b_1 p^{m-1} + \dots + b_m}{p^n + a_1 p^{n-1} + \dots + a_n}. \quad (7.12)$$

Степени полиномов числителя и знаменателя зависят от числа реактивных элементов цепи и её схемы.

Устойчивыми называются ЭЦ, у которых при произвольных начальных условиях свободные колебания стремятся к нулю с неограниченным ростом времени, т.е. переходные процессы будут затухающими.

Цепь будет устойчивой, если все полюсы передаточной функции (корни уравнения $N(p)=0$) располагаются в левой полуплоскости комплексной переменной p . Они могут быть вещественными или комплексно-сопряженными. Для этого необходимо, чтобы полином $N(p)$ содержал вещественные коэффициенты, т.е. являлся полиномом Гурвица.

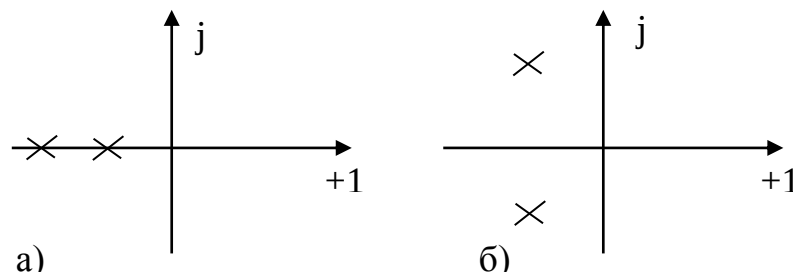


Рис. 1.7.3. Расположение полюсов устойчивой цепи в случае
а) действительных корней; б) комплексно-сопряженных корней.

Зная операторную передаточную функцию, можно найти изображение реакции, а по нему и реакцию цепи на заданное воздействие.

Пример: Определить $u_2(t)$ цепи рис. 7.4а

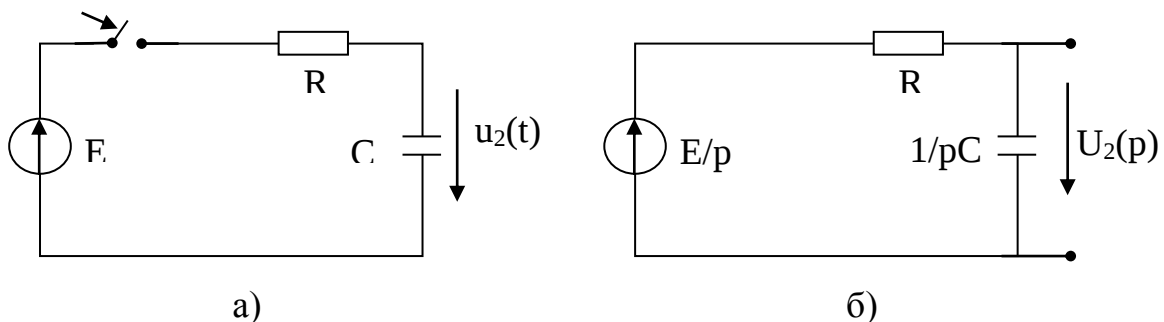


Рис. 1.7.4. Исходная схема а) и её операторная схема замещения б).

$$H(p) = \frac{U_2(p)}{E(p)} = \frac{1/pC}{R + \frac{1}{pC}} = \frac{1}{pRC + 1};$$

$$U_2(p) = H(p) * E(p) = \frac{1}{pRC + 1} * \frac{E}{p} = \frac{E}{RCp(p + \frac{1}{RC})}.$$

По таблице определим оригинал $u_2(t)$

$$u_2(t) = \frac{E}{1} (1 - e^{-\frac{1}{RC}t}) = E(1 - e^{-\frac{1}{RC}t}).$$

Вопросы для самоконтроля

1. Какова сущность операторного метода расчёта переходных процессов?
2. Что такое оригинал функции?
3. Что такое изображение функции?
4. Разберите основные свойства преобразования Лапласа.
5. Как составляются эквивалентные операторные схемы?
6. Как можно найти оригинал функции по известному изображению?
7. Какова последовательность расчёта электрической цепи операторным методом?
8. Дайте определение операторной передаточной функции. Каковы её свойства?

8. АНАЛИЗ ЛЭЦ ПРИ ИМПУЛЬСНЫХ ВОЗДЕЙСТВИЯХ

1.8.1. Единичная и импульсная функции.

Единичной ступенчатой функцией $1(t)$ называется скачкообразное изменение напряжения от 0 до 1 (рис. 8.1б). Физически подключение цепи к источнику постоянного напряжения 1 В есть воздействие в виде единичной функции $1(t)$ (рис. 8.1а)

$$1(t) = \begin{cases} 0 & \text{при } t < 0 \\ 1 & \text{при } t \geq 0 \end{cases} \quad (8.1)$$

Единичной импульсной функцией $\delta(t)$ (дельта - функцией) называется бесконечно большой импульс бесконечно малой продолжительности, площадь которого равна 1 (рис. 1.8.1, в)

$$\delta(t) = \begin{cases} 0 & \text{при } t < 0 \text{ и } t > 0 \\ \infty & \text{при } t = 0 \end{cases} \quad (8.2)$$

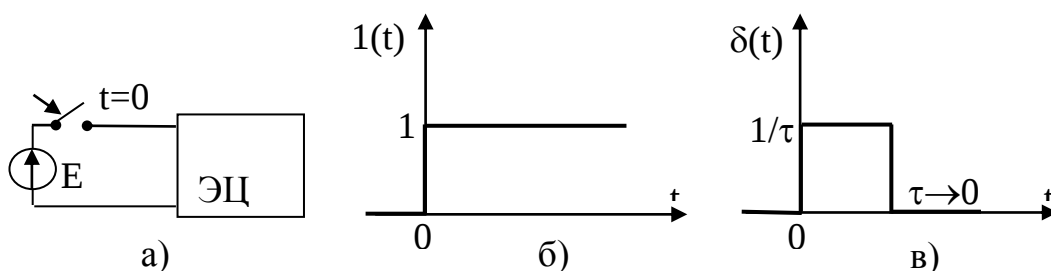


Рис.1.8.1.

Эти функции представляют собой идеализации, облегчающие приближенное математическое описание реальных сигналов. Они связаны между собой соотношением:

$$\delta(t) = \frac{d1(t)}{dt} \quad (8.3)$$

1.8.2. Переходная и импульсная характеристики.

Переходной характеристикой $h(t)$ называется реакция цепи на воздействие в форме единичной ступенчатой функции $1(t)$.

Импульсной характеристикой $g(t)$ называется реакция цепи в форме единичной импульсной функции $\delta(t)$.

Операторная передаточная функция и переходная и импульсная характеристики связаны между собой:

$$h(t) \Leftrightarrow \frac{H(p)}{p}; g(t) \Leftrightarrow H(p) \quad (8.4)$$

Пример: Определить переходную и импульсную характеристики цепи (рис. 1.8.2а)

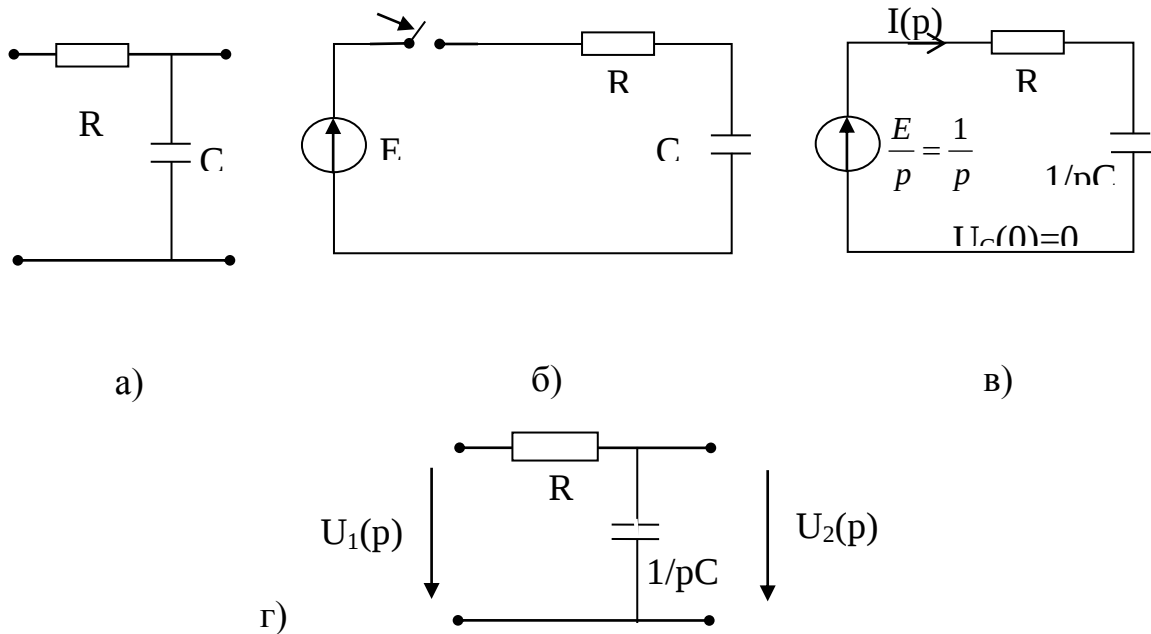


Рис. 1.8.2.

Расчёт можно произвести тремя методами:

1. Классический метод расчёта (рис.1.8.2, б)

$$u_C(0)=0; u_C(t)=u_{Cnp}+u_{Cсв}; u_{Cnp}=E;$$

$$Z(p) = R + \frac{1}{pC} = 0 \Rightarrow p = -\frac{1}{RC}; \quad u_{Cсв} = Ae^{pt};$$

$$u_C(t) = E + Ae^{pt}; \text{ при } t=0 \quad u_C(0)=E+A=0 \Rightarrow A=-E;$$

$$h(t) = u_C(t) = E - Ee^{-\frac{1}{RC}t} = 1 - 1e^{-\frac{1}{RC}t};$$

$$g(t) = \frac{dh(t)}{dt} = \frac{1}{RC} e^{-\frac{1}{RC}t}.$$

2. Операторный метод расчёта.

Эквивалентная операторная схема приведена на рис.1. 8.2, в

$$I(p) = \frac{E/p}{R + 1/pC} = \frac{EC}{RpC + 1};$$

$$U_c(p) = I(p) * \frac{1}{pC} = \frac{EC}{pC(RpC + 1)} = \frac{E}{RCp(p + 1/RC)};$$

$$h(t) = u_c(t) = E(1 - e^{-\frac{1}{RC}t}) = 1 - e^{-\frac{1}{RC}t}$$

3. С помощью операторной передаточной функции (рис. 8.2г)

$$H(p) = \frac{U_2(p)}{U_1(p)} = \frac{1/pC}{R + 1/pC} = \frac{1}{RpC + 1} = \frac{1}{RC(p + 1/RC)};$$

$$h(t) \Leftrightarrow \frac{H(p)}{p} = \frac{1}{RC} * \frac{1}{(p + 1/RC)} \Leftrightarrow \frac{1}{RC} * \frac{RC}{1} (1 - e^{-\frac{1}{RC}t}) = 1 - e^{-\frac{1}{RC}t}.$$

1.8.3. Временной метод анализа ЛЭЦ.

Временной метод анализа применяется для определения реакции цепи на сложное воздействие при нулевых начальных условиях. Использование понятий переходной и импульсной характеристик позволяет свести расчёт реакции цепи на сложное воздействие к определению реакции на простейшее воздействие типа единичной $1(t)$ или импульсной функции $\delta(t)$, с помощью которых аппроксимируется исходное воздействие. При этом результирующая реакция находится как сумма реакций цепи на элементарные воздействия.

Если известна переходная характеристика цепи, то сложное воздействие $f_1(t)$ аппроксимируется ступенчатыми функциями, возникающими через равные промежутки времени $\Delta\tau$ (рис. 1.8.3)

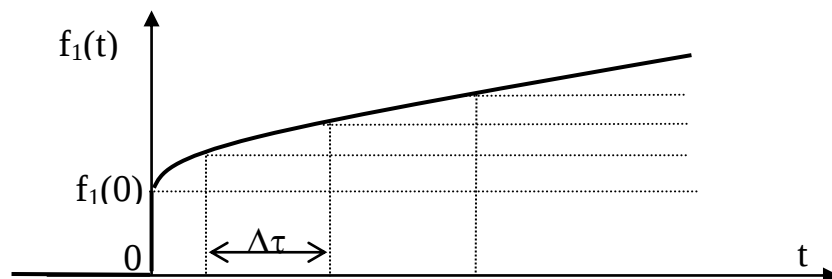


Рис. 1.8.3 Представление сложной функции ступенчатой функцией.

В этом случае реакция цепи определяется при помощи **интеграла Дюамеля**.

$$f_2(t) = f_1(0) \cdot h(t) + \int_0^t f_1'(\tau) \cdot h(t - \tau) d\tau \quad (8.5)$$

Если известна или легко определяется импульсная характеристика цепи, то сложное воздействие $f_1(t)$ аппроксимируется последовательностью прямоугольных импульсов (рис. 1.8.4)

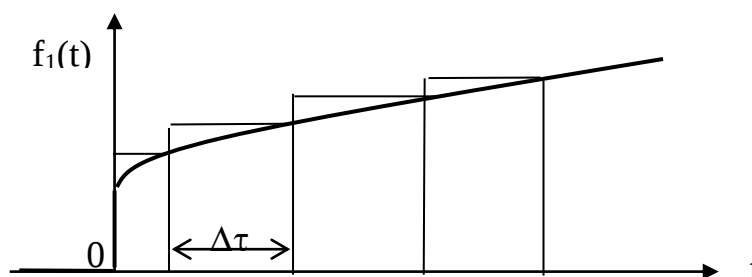


Рис. 1.8.4. Представление сложной функции последовательностью прямоугольных импульсов.

В этом случае реакция цепи $f_2(t)$ определяется при помощи **интеграла наложения**.

$$f_2(t) = \int_0^t f_1(\tau) \cdot g(t - \tau) d\tau. \quad (8.6)$$

Расчёт ЭЦ временным методом производится в следующем порядке:

1. Определение переходной $h(t)$ или импульсной $g(t)$ характеристики цепи.
2. Определение переходной $h(t - \tau)$ или импульсной $g(t - \tau)$ характеристики путём замены t на $t - \tau$.
3. Определение производной от входного напряжения $u_1(t)$ по времени.
4. Определение реакции с помощью интеграла Дюамеля или наложения.

Пример: Определить $u_2(t)$ цепи рис. 8.5.

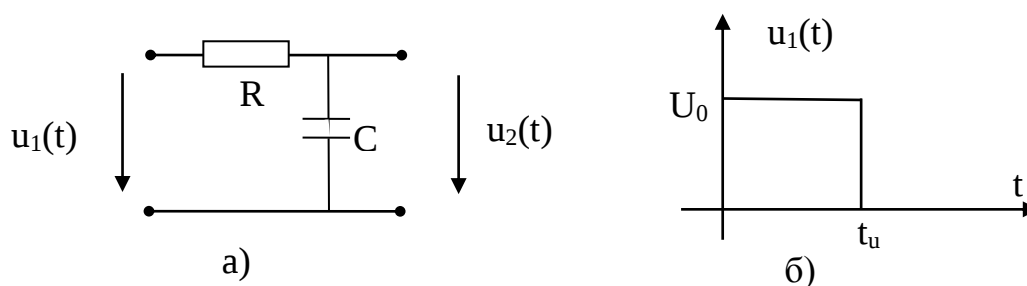


Рис. 8.5. Исходная схема а) и вид воздействия б).

$$u_2(t) = u_1(0) \cdot h(t) + \int_0^t u_1'(\tau) \cdot h(t - \tau) d\tau;$$

$$u_1(0)=U; h(t) = 1 - 1e^{-\frac{1}{RC}t}; u_1'(\tau)=U_0'=0;$$

$$h(t - \tau) = 1 - 1e^{-\frac{1}{RC}(t - \tau)}$$

При $0 \leq t \leq t_U$

$$u_2(t) = U(1 - 1e^{-\frac{1}{RC}t}).$$

При $t \geq t_U$

$$\begin{aligned} u_2(t) &= u_1(0) \cdot h(t) + \int_0^{t_U} u_1'(\tau) \cdot h(t - \tau) d\tau - U \cdot h(t - t_U) + \int_{t_U}^t u_1'(\tau) \cdot h(t - \tau) d\tau = \\ &= U(1 - 1e^{-\frac{1}{RC}t}) - U(1 - 1e^{-\frac{1}{RC}(t - t_U)}) = \\ &= Ue^{-\frac{1}{RC}t} (e^{\frac{1}{RC}t_U} - 1). \end{aligned}$$

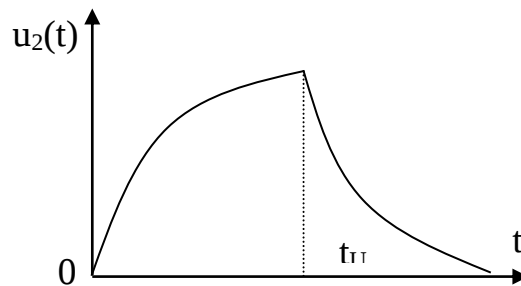


Рис.1.8.6. Временная зависимость выходного напряжения.

1.8.4. Частотный метод анализа ЛЭЦ.

При передаче информации по каналам связи в процессе преобразования сигналов в различных устройствах используют периодические несинусоидальные и непериодические (импульсные) воздействия.

Методы анализа цепей, находящихся под воздействием таких сигналов, базируются на спектральном (частотном) представлении этих сигналов.

Спектральное представление воздействий — это разложение воздействий на сумму гармонических составляющих с различными частотами.

Периодические несинусоидальные воздействия представляются в виде ряда Фурье

$$f(t) = A_0 + \sum_{k=1}^{\infty} A_{km} \sin(k\omega_1 t + \Psi_k). \quad (8.7)$$

Слагаемые ряда Фурье представляют собой гармонические колебания с частотами $k\omega_1 (k=1, 2, \dots)$. Поэтому периодическое несинусоидальное воздействие – это результат наложения бесконечно большого числа гармонических колебаний с частотами $\omega_1, 2\omega_1, 3\omega_1, \dots$ с амплитудами $A_{1m}, A_{2m}, A_{3m}, \dots$ и начальными фазами ψ_1, ψ_2, ψ_3

Совокупность частотных параметров A_{km} образует амплитудный спектр АЧС (рис.1.8.7, а), ψ_k – фазовый спектр ФЧС (рис. 8.7, б). Спектры периодических несинусоидальных воздействий – **дискретные (линейчатые)**.

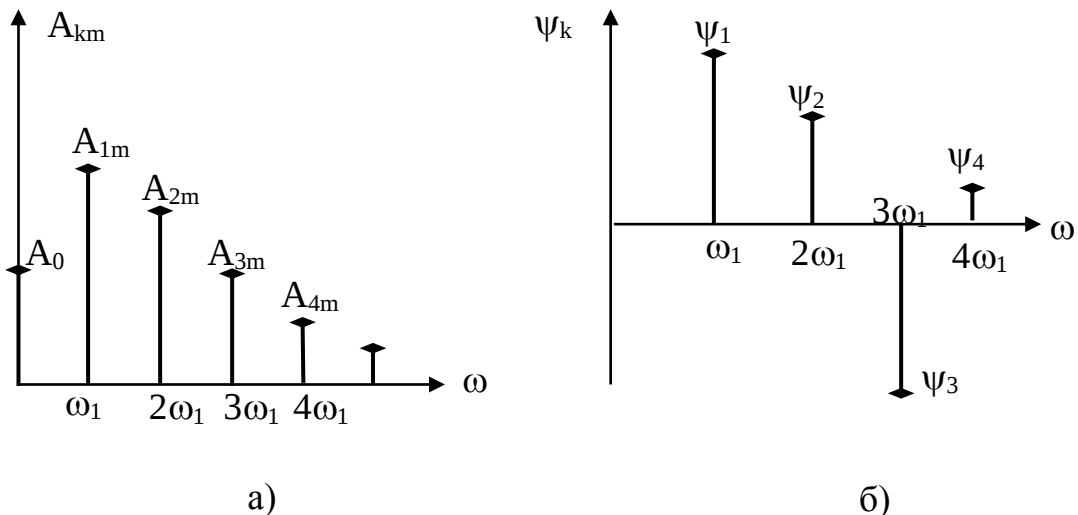


Рис. 1.8.7. Амплитудный а) и фазовый б) спектры периодических несинусоидальных сигналов.

Непериодические воздействия могут быть представлены в виде наложения гармонических составляющих с помощью интеграла Фурье

$$f(t) = \frac{1}{2\pi} \int_0^{\infty} F(j\omega) e^{j\omega t} d\omega, \quad (8.8)$$

где

$$F(j\omega) = \int_{-\infty}^{\infty} f(t) e^{-j\omega t} dt.$$

С помощью интеграла Фурье непериодические воздействия представляются как результат наложения бесконечно большого числа

бесконечно близких по частоте гармонических колебаний с бесконечно малыми амплитудами.

Функцию $F(j\omega) = F(\omega)e^{j\varphi(\omega)}$ называют **спектром неперiodического воздействия**, $F(\omega)$ - спектральной плотностью амплитуд (амплитудный спектр) (рис. 8.8а), $\varphi(\omega)$ - спектром фаз (рис. 8.8б)

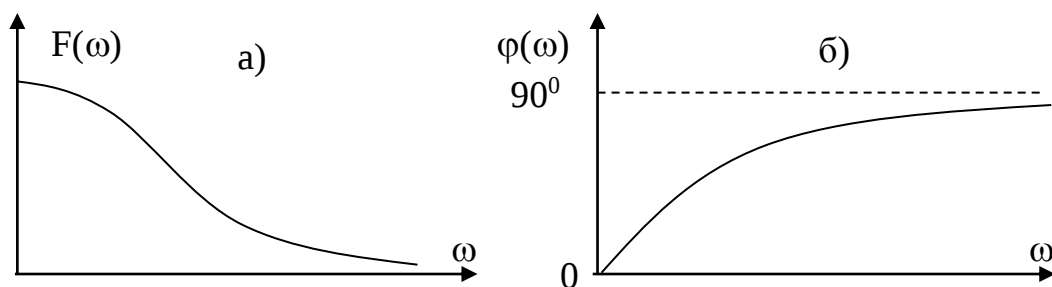


Рис.1.8.8. Пример амплитудного а) и фазового б, спектров неперiodического сигнала.

Представление периодических несинусоидальных и неперiodических воздействий в виде суммы гармонических колебаний позволяет применять к спектрам все методы расчёта установившихся синусоидальных процессов в ЛЭЦ.

В основе частотного метода анализа ЛЭЦ лежит использование свойств комплексного коэффициента передачи цепи. Расчёт ведётся в следующем порядке:

1. Определяем спектр воздействия
2. Определяется комплексная передаточная функция цепи $H(j\omega)$
3. Определяется спектр реакции
4. По найденному спектру определяется оригинал реакции.

Пример: Определить $u_2(t)$ цепи рис.1.8.9, а частотным методом

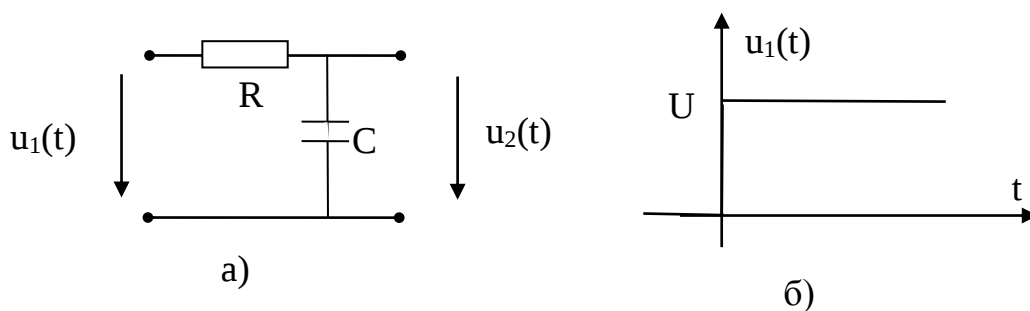


Рис.1.8.9. Исходная схема а) и вид воздействия б).

$$U_1(j\omega) = \int_0^{\infty} u_1(t)e^{-j\omega t} dt = \int_0^{\infty} Ue^{-j\omega t} dt = \frac{U}{-j\omega} e^{-j\omega t} \Big|_0^{\infty} = \frac{U}{j\omega};$$

$$H(j\omega) = \frac{\frac{1}{j\omega C}}{R + \frac{1}{j\omega C}} = \frac{1}{1 + jR\omega C} = \frac{U_2(j\omega)}{U_1(j\omega)};$$

$$U_2(j\omega) = U_1(j\omega) \cdot H(j\omega) = \frac{U}{j\omega(1 + jR\omega C)} = \frac{U}{RC} \cdot \frac{1}{j\omega(j\omega + \frac{1}{RC})}.$$

По таблице «оригинал- изображение» при $p=j\omega$ находим

$$\frac{1}{j\omega(j\omega + a)} \Leftrightarrow \frac{1}{a}(1 - e^{-at});$$

$$u_2(t) = \frac{U}{RC} \cdot RC(1 - e^{-\frac{1}{RC}t}) = U(1 - e^{-\frac{1}{RC}t}).$$

Вопросы для самоконтроля

1. Что такое единичная ступенчатая и единичная импульсная функции?
2. Объясните физический смысл переходной и импульсной характеристик
3. Какова связь между переходной и импульсной характеристиками?
4. Какова последовательность расчёта ЭЦ временным методом?
5. Что понимается под спектром периодического несинусоидального воздействия?
6. Как определяются спектральные характеристики непериодического воздействия?
7. Как определить спектр на выходе цепи?

1. 9. ЭЛЕКТРИЧЕСКИЕ ФИЛЬТРЫ

1.9.1. Назначение и классификация электрических фильтров.

Электрическим фильтром (ЭФ) называется четырёхполюсник, пропускающий без ослабления колебания одних частот и пропускающий колебания других частот с большим ослаблением.

Полоса частот, при которых ослабление мало, называется **полосой пропускания (ПП)**, а остальная область частот называется **полосой задерживания (ПЗ)**. По взаимному расположению ПП и ПЗ различают 4 типа фильтров (рис.1.9.1):

- а) фильтры нижних частот (ФНЧ) (рис.1. 9.1, а);
- б) фильтры верхних частот (ФВЧ) (рис.1. 9.1, б);
- в) полосовые фильтры (ПФ) (рис. 1.9.1, в);
- г) режекторные фильтры (РФ) (рис.1. 9.1, г);

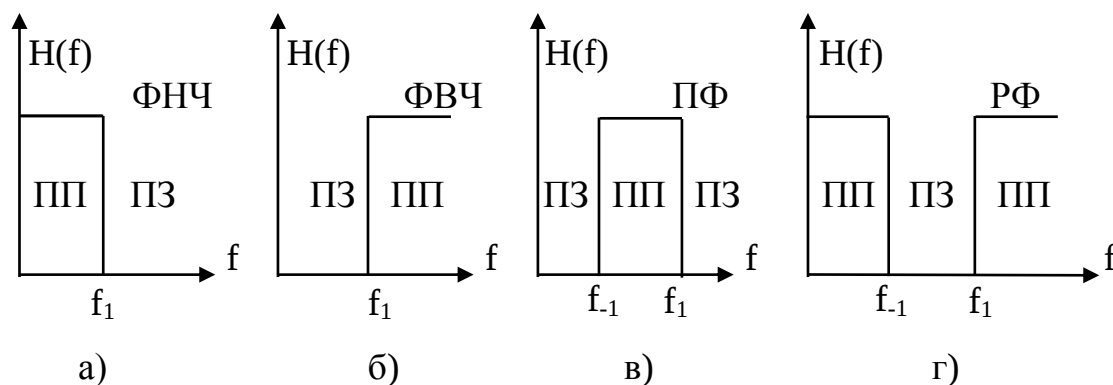


Рис. 1.9.1. Амплитудно-частотные передаточные характеристики идеальных фильтров.

1.9.2. Рабочие характеристики электрических фильтров.

АЧХ передаточной функции идеального ФНЧ определяется выражением

$$|H(j\omega)|^2 = \begin{cases} 1 & 0 < \omega < \omega_c \\ 0 & \omega > \omega_c \end{cases} \quad (9.1)$$

Ослабление фильтра равно

$$A(\omega) = 10 \lg \frac{1}{|H(j\omega)|^2} = 20 \lg \frac{1}{|H(j\omega)|} \quad (9.2)$$

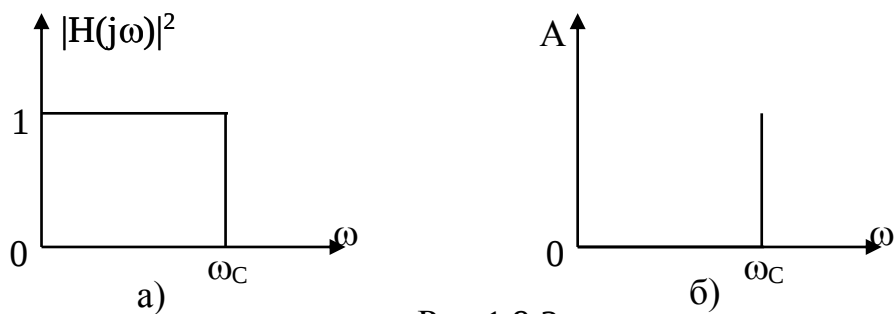


Рис.1.9.2.

Реальные фильтры имеют АЧХ отличные от идеальных фильтров. Требования к характеристикам фильтров задаются в виде допустимых пределов их изменения:

ΔA - максимально допустимое ослабление в ПП;

A_S - минимально допустимое ослабление в ПЗ;

f_1 - граничная частота ПП (для ПФ и РФ задаются f_{-1} и f_1);

f_S - граничная частота ПЗ (для ПФ и РФ задаются f_{S1} и f_{S2}).

Требования по ослаблению для всех типов фильтров показаны на рис. 1.9.3. Между ПП и ПЗ расположена переходная область (ПО).

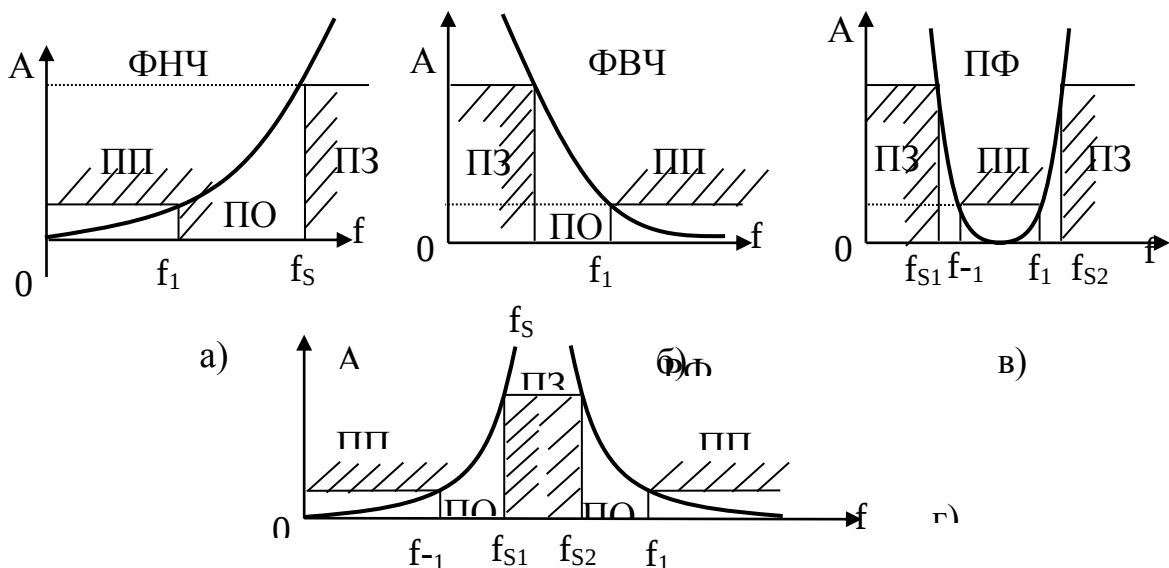


Рис. 1.9.3. Частотные характеристики ослабления фильтров.

1.9.3. Полиномиальные фильтры.

Идеальные частотные характеристики фильтра (рис.1.9.2) заведомо нереализуемы физической цепью с конечным числом элементов. АЧХ реальных фильтров (рис.1.9.3) могут лишь приближаться к ним с той или иной степенью точности в зависимости от сложности схемы фильтра.

Поэтому необходимо решить задачу аппроксимации, т.е. найти такую функцию, достаточно точно воспроизводящую требуемую характеристику.

На практике эта задача решается с помощью:

1. полиномов Баттерворта – получают фильтры с максимально плоскими характеристиками ослабления (фильтры Баттерворта);
2. полиномов Чебышева – получают фильтры с равноволновыми характеристиками ослабления в ПП (фильтры Чебышева).

Фильтром Баттерворта (ФБ) называется фильтр, у которого ослабление монотонно возрастает и на границах ПП $\Delta A = 3\text{дБ}$. Передаточная функция ФБ определяется выражением

$$H(p) = \frac{1}{B_n(p)} = \frac{1}{p^n + a_{n-1}p^{n-1} + \dots + a_1p + 1}, \quad (9.3)$$

где $B_n(p)$ -полином Баттерворта порядка n ;

$a_n, \dots, a_{n-1}$ - положительные вещественные числа.

$$|H(j\omega)| = \frac{1}{\sqrt{1 + \Omega^{2n}}}, \text{ где } \Omega = \frac{f}{f_1}$$

$$A(\Omega) = 10 \lg(1 + \Omega^{2n}). \quad (9.4)$$

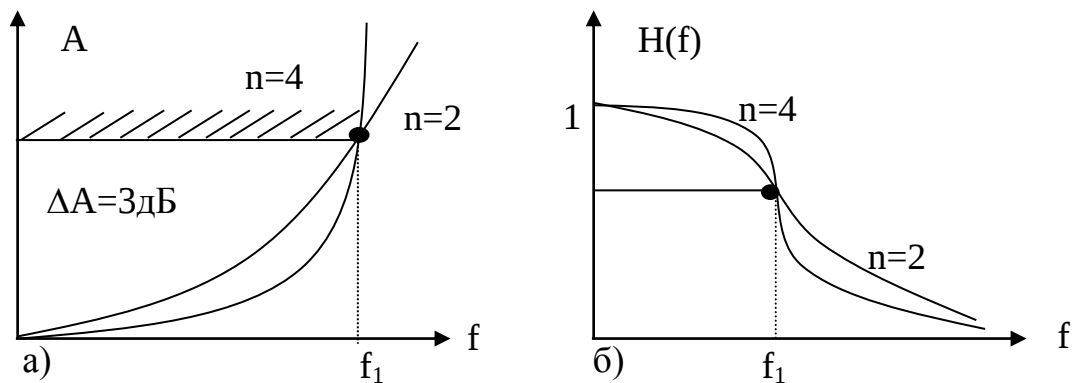


Рис. 1.9.4. Амплитудно-частотные характеристики ФНЧ Баттерворта

Крутизна частотных характеристик ФБ зависит от степени n (порядка фильтра). Чем выше порядок фильтра, определяемый числом реактивных элементов, тем круче идёт характеристика в ПЗ и тем меньше ослабление в ПП.

Фильтром Чебышева (ФЧ) называется фильтр, у которого ослабление в ПП имеет колебательный характер с амплитудой, не

превышающей $\Delta A = 0,01 \div 2$ дБ, а в ПЗ монотонно возрастает с крутизной, большей чем у ФБ такого же порядка.

Передаточная функция ФЧ определяется выражением

$$H(p) = \frac{1}{T_n(p)} = \frac{1}{2^{n-1} \sqrt{10^{0,1\Delta A} - 1} (p^n + b_{n-1}p^{n-1} + \dots + b_1p + b_0)} \quad (9.5)$$

где $T_n(p)$ - полином Чебышева порядка n

$$|H(j\omega)|^2 = \frac{1}{1 + (10^{0,1\Delta A} - 1) \cdot T_n^2(\omega)} \quad (9.6)$$

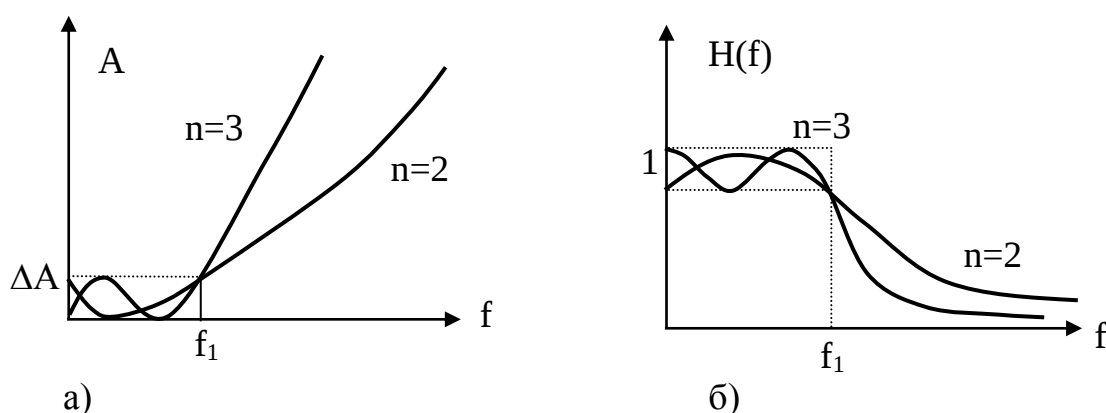


Рис.1.9.5. Амплитудно-частотные характеристики ФНЧ Чебышева: а) ослабления, б) модуля передаточной функции.

Число экстремальных точек в ПП у ФЧ равно порядку фильтра. Схемы ФБ и ФЧ порядка n одинаковы, но различаются значениями элементов.

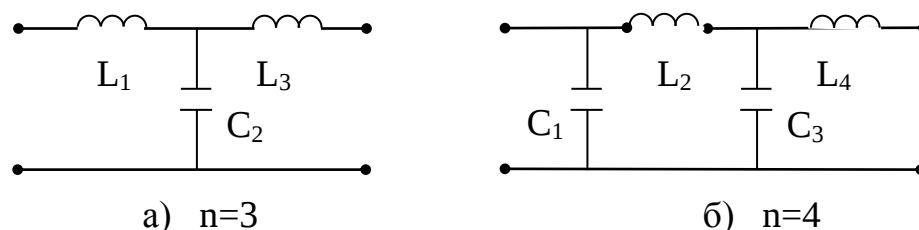


Рис.1.9.6. Схемы ФНЧ Баттерворта и Чебышева а) с Т-образным входом б) с П-образным входом.

1.9.4. Расчёт полиномиальных фильтров.

Полиномиальные фильтры в зависимости от особенностей их применения могут быть реализованы в виде пассивных LC – фильтров или активных RC - фильтров. Рассмотрим расчёт пассивных LC - фильтров.

При расчёте фильтров по рабочим параметрам применяется нормирование элементов рассчитываемой схемы. Нормирование осуществляется относительно сопротивления нагрузки и граничной частоты ПП, т.е. $\hat{Z} = \frac{Z}{R_n}$ и $\Omega = \frac{\omega}{\omega_1}$.

В настоящее время общепризнанной является методика расчёта фильтров заключающаяся в том, что требования к заданному фильтру преобразуются в требования к нормированному ФНЧ - прототипу.

ФНЧ – прототипом называется ФНЧ с нормированными значениями сопротивления и частоты, равными единице. Расчёт фильтров можно выполнить аналитическим и табличным методами.

Для сложных фильтров большого порядка расчёт аналитическим методом очень трудоёмок. Для наиболее часто используемых фильтров составлены подробные таблицы, упрощающие расчёт. В них приведены схемы и значения элементов для ФНЧ – прототипа $n=3 \div 10$.

1.9.5. Табличный метод расчёта фильтров.

Рассмотрим порядок расчёта фильтров табличным методом:

1. Нахождение нормирующей частоты фильтра

Тип фильтра	ФНЧ	ФВЧ	ПФ	РФ
f_0	f_1	f_1	$\sqrt{f_1 \cdot f_{-1}}$	$\sqrt{f_1 \cdot f_{-1}}$

2. Нахождение нормированной граничной частоты полосы задерживания

Тип фильтра	ФНЧ	ФВЧ	ПФ	РФ
Ω_s	f_0	f_0	$K(\frac{f_{s_2}}{f_0} - \frac{f_0}{f_{s_2}})$	$\frac{1}{K(\frac{f_{s_2}}{f_0} - \frac{f_0}{f_{s_2}})}$

$$K = f_0 / (f_1 - f_{-1})$$

3. Нахождение порядка ФНЧ – прототипа

Тип фильтра	Фильтр Баттерворта	Фильтр Чебышева
$n \geq$	$\frac{A_s - 10 \lg(10^{0.1 \Delta A} - 1)}{20 \lg \Omega_s}$	$\frac{A_s + 6 - 10 \lg(10^{0.1 \Delta A} - 1)}{20 \lg(\Omega_s + \sqrt{\Omega_s^2 - 1})}$

Порядок n можно также определить по справочнику [5], исходя из требований: на частоте Ω_S $A \geq A_S$, а $\Delta A \leq \Delta A$ заданного при $\Omega=1$

4. Нахождение по таблицам [5] нормированных значений элементов ФНЧ - прототипа и его схемы. Порядок фильтра совпадает с числом реактивных элементов.

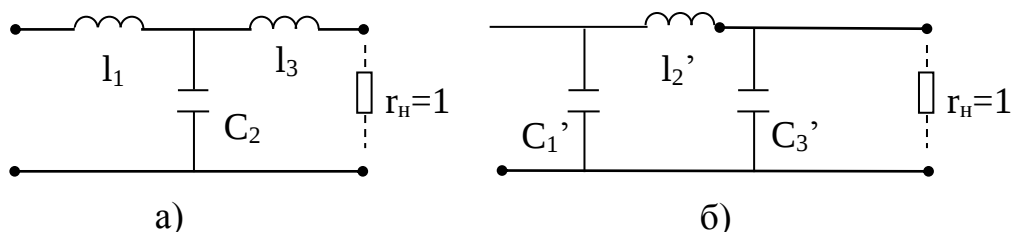


Рис. 1.9.7. Схемы ФНЧ- прототипа а) с Т-образным входом б) с П-образным входом.

5. Нахождение коэффициентов денормирования по формулам

$$K_L = \frac{R_H}{2\pi f_0}; K_C = \frac{1}{R_H 2\pi f_0}.$$

6. Переход от схемы ФНЧ - прототипа к схеме заданного фильтра и определение значений его элементов.

Подробные примеры расчёта фильтров приведены в [8].

ФНЧ- прототип	ФНЧ	ФВЧ	ПФ	РФ
Li 	$K_L li$ 	$\frac{K_C}{li}$ 	$KK_L li$ $\frac{K_C}{Kli} $ 	$\frac{K_L li}{K}$ $\frac{K_C K}{li}$
Ci 	$K_C Ci$ 	$\frac{K_L}{Ci}$ 	$\frac{K_L}{KCi}$ $KK_C Ci$ 	$\frac{K_L K}{Ci}$ $\frac{K_C Ci}{K}$

Вопросы для самоконтроля

1. Дайте определение электрического фильтра.
2. Приведите классификацию фильтров по диапазону пропускаемых частот.
3. Что называется порядком фильтра?
4. Что означает нормирование по частоте, по сопротивлению? Как оно используется при расчёте фильтров?
5. Дайте определение полиномиального фильтра, приведите примеры их схем.
6. Как влияет увеличение порядка фильтра на его частотную характеристику ослабления?

ГЛАВА 2.ОСНОВЫ ПОЛУПРОВОДНИКОВОЙ ЭЛЕКТРОНИКИ

Основой современных полупроводниковых приборов является кремний или германий. Чтобы полупроводниковый элемент был пригоден для создания электронного устройства, в него необходимо добавить примесь. Существует два типа полупроводников с примесями: n–типа и p–типа. Для получения полупроводника n–типа в него добавляют донорную примесь (например, мышьяк, сурьма), которая обеспечивает появление в межатомном пространстве свободных электронов, а в кристаллической решетке появляется такое же количество неподвижных положительных ионов донора-дырок (*Дырка* – это место в кристаллической решетке полупроводника, где недостает электрона). Для получения полупроводника p–типа в него добавляют акцепторную примесь (индий или галлий), которая обеспечивает появление в межатомном пространстве свободных дырок, а в кристаллической решетке появляется такое же количество неподвижных отрицательных ионов акцептора. Положительный ион – это атом, потерявший электрон, а отрицательный ион – это атом, получивший электрон. В твердых телах атомы неподвижны, т.к. закреплены в узлах кристаллической решетки. В полупроводниках n–типа ток переносят отрицательно заряженные частицы – электроны, а в полупроводниках p–типа – положительно заряженные частицы – дырки. Перемещение дырок – это перемещение мест с отсутствующими электронами в результате движения электронов.

2.1.ПОЛУПРОВОДНИКОВЫЕ ДИОДЫ

2.1.1. Принцип работы диода

Основой полупроводникового диода является двухслойная структура, созданная на основе кристалла полупроводника, имеющего две области. В одну область кристалла вводится донорная примесь (n- область), а в другую – акцепторная (p- область). Структура полупроводникового диода имеет вид, показанный на рис.2.1.1.

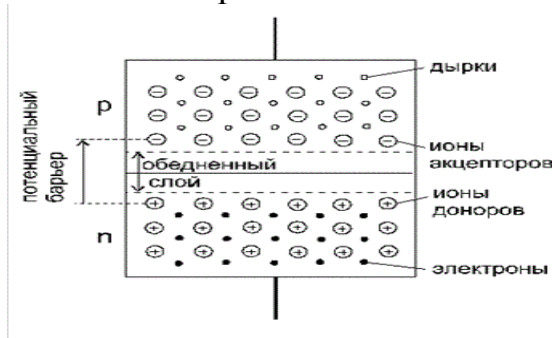


Рис.2.1.1

Граница раздела двух областей с различной проводимостью называется *p-n переходом*. Из-за встречной *диффузии* через p-n переход

дырок (из p в n- область) и электронов (из n в p- область) в тонком слое вблизи p-n перехода происходит *рекомбинация* (взаимная компенсация) дырок и электронов (дырки заполняются электронами). В результате между p и n- областями образуется так называемый *обедненный слой*, который имеет очень мало свободных носителей заряда. Как только электроны покидают n- область, в ней начинает действовать суммарный заряд лишних положительных ионов, который будет тянуть свободные электроны обратно и препятствовать их движению в сторону p-n перехода. Точно также, когда дырки покидают p- область, в ней начинает действовать суммарный заряд лишних отрицательных ионов, который будет тянуть свободные дырки обратно и препятствовать их движению в сторону p-n перехода. Заряды неподвижных ионов примесей оказываются не скомпенсированы и создадут по обе стороны p-n перехода область объемного заряда – рис.1. Этот объемный заряд образует *потенциальный барьер*. Энергия носителей зарядов оказывается недостаточной, чтобы преодолеть этот барьер, поэтому их диффузия прекращается. Если к полупроводниковому диоду приложить внешнее напряжение так, чтобы его положительный потенциал присоединен к p-слою, то дырки и электроны будут как бы отталкиваются источником внешнего напряжения в сторону p-n перехода. Потенциальный барьер уменьшается, переход зарядов через границу и их взаимная компенсация возрастают, следовательно, через диод будет протекать ток. Источник будет поставлять в n-слой новые электроны, а в p-слое создавать новые дырки.

При противоположном знаке напряжения электроны притягиваются к положительному потенциалу источника, а дырки - к отрицательному, потенциальный барьер в области p-n перехода увеличивается, переход зарядов через границу и, следовательно, ток через диод может прекратиться.

Полупроводниковый диод – это своеобразный **конденсатор**: области n и p можно рассматривать как обкладки конденсатора, а p-n переход – как изолятор между обкладками. Различают диффузионную (при прямом приложенном напряжении) и барьерную (при обратном напряжении) емкости диода. Емкость полупроводникового диода – это бесплатное приложение к его основному свойству – к односторонней проводимости. Во многих случаях это свойство является вредным, т.к. ухудшает работу диода на высоких частотах, в импульсных режимах и обуславливает его инерционность.

Изображение диода на электрической схеме показано на рис. 2.1.2. Вывод p-

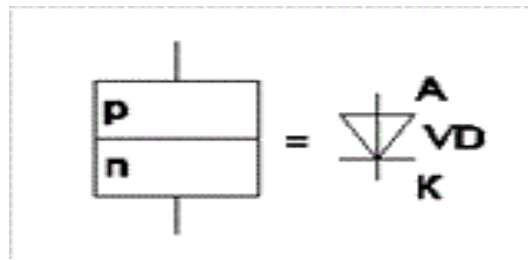


Рис.2.1.2

слоя называется **анодом** (А). Вывод n-слоя называется **катодом** (К). Включение диода в простейшую электрическую цепь показано на рис. 2.1.3, 2.1.4.

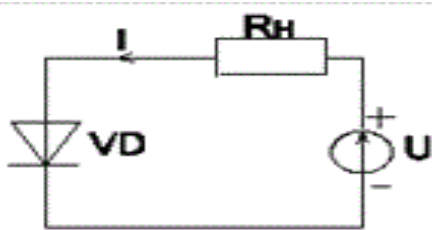


Рис.2.1.3

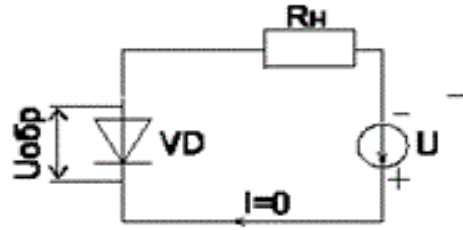


Рис.2.1.4

На рис.2.1.3 диод является проводником, поэтому в цепи должен быть элемент, ограничивающий ток. Таким элементом является резистор R_n . Ток через него равен: $I = (U + U_{пр}) / R_n$. $U_{пр} = 0$, поэтому $I = U / R_n$; $U_{Rn} = IR_n = U$. При обратном включении диода через него протекает незначительный обратный ток. Для диодов на малые токи обратный ток может составлять десятки нА, у больших диодов - десятки мА. Схема при обратном включении диода представлена на рис.2.1.4. Для нее $U = U_{Rn} + U_{обр}$, $U_{Rn} = I_{обр} R_n = 0$, т.к. $I_{обр} = 0$, поэтому $U = U_{обр}$. Часто диод включен в схему, где приложенное напряжение является переменным. Виды этих напряжений: синусоидальное (рис.2.1.5), прямоугольное (рис.2.1.6), треугольное, экспоненциальное и т.д.

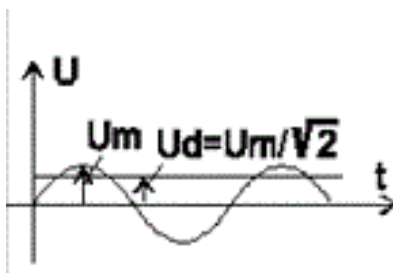


Рис.2.1.5

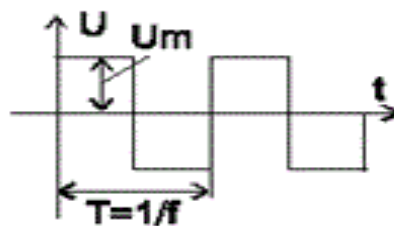
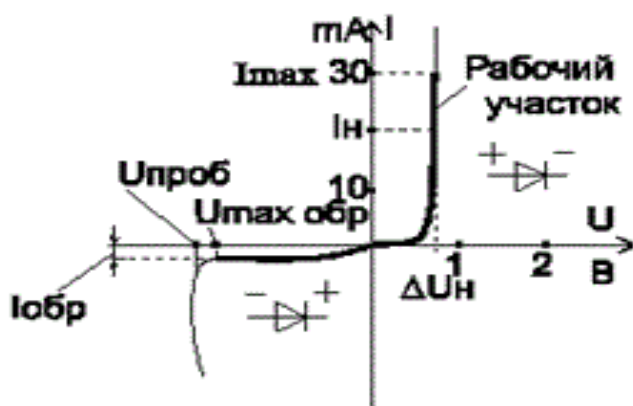


Рис.2.1.6

2.1.2. Вольт-амперная характеристика диода

Свойства диода определяются его вольт-амперной характеристикой (ВАХ). Вольт-амперная характеристика диода показана на рис.2.1.7.



7. Рис.2.1.7

Приближенно она может быть описана уравнением:

$$I = I_0(e^{U/m\varepsilon_T} - 1),$$

(2.1.1)

где I_0 – ток насыщения обратного смещенного перехода (обратный тепловой ток); U – напряжение на р-п переходе; $\varepsilon_T = kT/q$ – тепловой потенциал, равный контактной разности потенциалов ε_k на границе р-п перехода при отсутствии внешнего напряжения; $k = 1,38 \cdot 10^{-23}$ Дж/К – постоянная Больцмана; T – абсолютная температура; $q = 1,6 \cdot 10^{-19}$ Кл – заряд электрона; m – поправочный коэффициент, учитывающий отклонение от теории. При комнатной температуре $T = 300$ К, $\varepsilon_T = 0,026$ В. На ВАХ различают две ветви: **прямая ветвь**, которая находится в первом квадрате и **обратная ветвь** в третьем квадрате. Уравнение (2.1.1) хорошо описывает характеристику реального диода в прямом направлении и для небольших токов. В соответствии с (1) сопротивление диода является нелинейным. В случае линейного сопротивления ВАХ была бы прямая линия.

На прямой ветви реальной ВАХ имеется резкий загиб, который характеризуется **напряжением включения**. Для германиевых диодов напряжение включения $\approx 0,3$ В, для кремниевых $\approx 0,6$ В.

Значение обратного тока на обратной ветви примерно постоянно в широком диапазоне напряжения. При превышении определенного значения обратного напряжения, называемого напряжением пробоя $U_{проб}$, начинается лавинообразный процесс нарастания обратного тока, соответствующий электрическому пробое р-п перехода. Если в этот момент ток не ограничить, то электрический пробой перейдет в тепловой. Тепловой пробой обусловлен ростом числа носителей в р-п переходе. При этом мощность, выделяющаяся в диоде $U_{обр} \cdot I_{обр}$, не успевает отводиться от перехода, его температура растет, растет обратный ток и, следовательно, продолжает расти мощность. Тепловой пробой необратим, т.к. разрушает р-п переход.

У любого диода оговаривается несколько **основных параметров**:

- номинальный прямой ток;
- максимальное обратное напряжение;
- прямое падение напряжения;
- постоянный обратный ток;
- максимальный прямой ток (для него оговаривается режим работы, например, время проводимости).

Преобладают кремниевые диоды, так как имеют более высокую предельную рабочую температуру (150°C против 75°C для германиевых), допускают большую плотность прямого тока ($60\ldots 80\text{A}/\text{cm}^2$ по сравнению с $20\ldots 30\text{A}/\text{cm}^2$), обладают меньшими обратными токами (примерно на порядок) и большими допустимыми обратными напряжениями ($1500\ldots 2800\text{В}$ по сравнению с $600\ldots 800\text{В}$). Однако кремниевые диоды имеют большее прямое падение напряжения. Прямое падение напряжения при прямом номинальном токе обозначается $U_{\text{пр}}$. $U_{\text{пр}}=0,3\ldots 0,4\text{В}$ для германиевых диодов, $U_{\text{пр}}=0,6\ldots 1,2\text{В}$ для кремниевых диодов.

Работоспособность диода определяется выделяемой на нем мощностью $P=U \cdot I$. U и I относятся к определенной точке ВАХ. Мощность определяет нагрев. Рабочий участок диода на ВАХ рис.2.1.7 отмечен жирной линией. Если диод начинает работать на не рабочих участках ВАХ, он выходит из строя. На не рабочих участках мощность превышает допустимую, нагрев превышает допустимый. При нагреве, превышающем допустимый, диод разрушается.

Зависимость ВАХ от температуры показана на рис. 2.1.8.

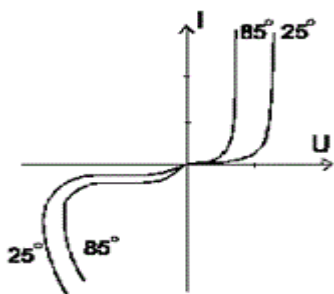


Рис.2.1.8.

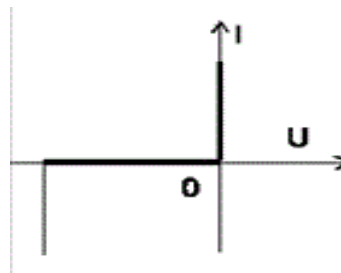


Рис.2.1.9

При рассмотрении режимов работы схем с диодами их часто представляют в виде идеализированных приборов, которые являются идеальными проводниками в прямом направлении и идеальными изоляторами в обратном направлении. **Идеализированная** ВАХ представлена на рис.2.1.9.

По назначению различают следующие типы диодов: выпрямительные, импульсные, высокочастотные, стабилитроны и стабилитроны.

Диоды различают также по мощности и по частотным свойствам.

2.1.3. Выпрямительные диоды.

Эти диоды предназначены для работы при напряжениях частоты до нескольких кГц и при некрутых фронтах питающего напряжения. Они не предназначены для прямоугольного питающего напряжения. Для выпрямительных диодов оговариваются два основных параметра: Ток прямой номинальный (среднее значение); Напряжение обратное максимальное (мгновенное).

Диоды выпускаются на ток $10\text{mA} \div 1000\text{A}$. Обратное напряжение находится в пределах от 10В до нескольких кВ. Для мощных диодов ($\text{ток} \geq 10\text{A}$) обратное напряжение определяют классом диода. Класс диода - это 100В, умноженное на цифру класса. Цифра класса от 1 до 20. Например: Д50-12, здесь 50 - ток прямой номинальный в А; 12 - класс. Класс - это параметр, используемый для мощных диодов и характеризующий обратное напряжение. У мощных диодов номинальный прямой ток допустим только при установке диода на радиатор и при принудительном охлаждении со скоростью воздуха 12м/с. Без принудительного охлаждения воздухом (имеется только радиатор) допустимый ток составляет около 30% от номинального. У современных диодов распространены следующие обозначения: ДХХХУ или КДХХХУ, где КД - кремниевый диод, ХХХ - цифры, У - буква. Первая цифра говорит о виде диода (выпрямительные - 1,2). Буква определяет обратное напряжение.

Второстепенные параметры:

- максимальный обратный ток $I_{\text{обр.макс}}$ (от десятков нА до десятков мА).
- прямое падение напряжения $U_{\text{пр}}$ (0,3...1,2В).
- максимальная рабочая частота, до которой обеспечиваются заданные ток, напряжение и мощность.
- время восстановления запирающих свойств диода.

Диод не проводит (или запирается) при приложении обратного напряжения. Запирание- это переход от проводящего к непроводящему состоянию. При приложении прямоугольного обратного напряжения диод ведет себя как показано на рис.2.1.10. Интервал I - время рассасывания

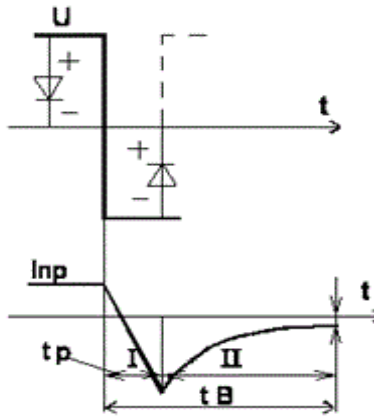


Рис.2.1.10

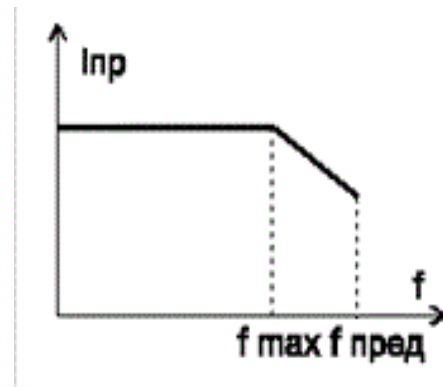


Рис.2.1.11

носителей, интервал II –бросок обратного тока. Он связан с наличием барьерной емкости диода. Интервал t_B - время восстановления, т.е. время перехода от проводящего состояния до момента установления обратного тока на ВАХ. Из-за не идеальности диода ограничивается предельная частота его работы. При очень высокой частоте диод перестает выполнять свои функции.

2.1.4. Высокочастотные диоды

Для них оговариваются те же параметры (основные и второстепенные), но они могут работать при высокой частоте и обладают малым временем восстановления (по сравнению с выпрямительными). Для них приводится график прямого тока в зависимости от частоты. График представлен на рис.2.1.11.

2.1.5. Импульсные диоды

Оговариваются те же основные параметры, что и для рассмотренных выше диодов, и приводится еще важный второстепенный параметр - импульсный ток за оговоренное время.

2.1.6. Стабилитроны и стабисторы

Рабочей частью ВАХ у стабилитронов является обратная ветвь. Прямая ветвь такая же, как у обычных диодов, тоже может использоваться. ВАХ стабилитрона представлена на рис. 2.1.12. Для стабилитронов указывается два основных параметра:

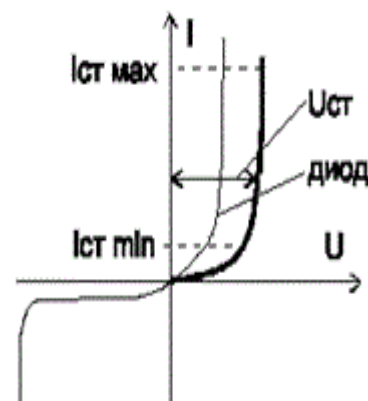
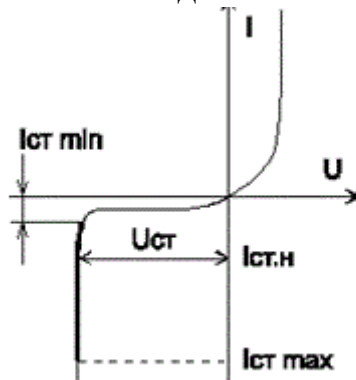


Рис.2.1.12.

Рис.2.1.13

$U_{ст}$ - напряжение стабилизации стабилитрона;
 $I_{ст.н}$ – номинальный ток стабилитрона.

$U_{ст}=3,3...170В$. Для $U_{ст}$ указывается разброс в процентах или в вольтах, а также изменение $U_{ст}$ при изменении температуры. У маломощных стабилитронов $I_{ст.мин}=1...3mA$, $I_{ст. макс}=30mA$. $I_{ст.н}$ у мощных стабилитронов составляет несколько сот мА.

Стабисторы - это стабилитроны, у которых используется прямая ветвь ВАХ. ВАХ стабистора показана на рис. 2.1.13. Такая ВАХ создается технологически. Стабистор- диод с большим падением напряжения, которое постоянно при изменении тока. Стабилитроны и стабисторы могут соединяться последовательно, но не параллельно. Они используются в стабилизаторах и ограничителях напряжения.

Вопросы для самоконтроля

- 1.Классификация твёрдых тел по электропроводности.
- 2.Что такое зона проводимости и запрещённая зона?
- 3.Дырочная и электронная электропроводность в полупроводниках.
- 4.Донорная и акцепторная примесь в полупроводниках?
- 5.Электронно-дырочный переход и его вольт-амперная характеристика.
- 6.Диффузный и дрейфовый ток в полупроводниках.
- 7.Прямой и обратный ток р-п-перехода.
- 8.Тепловой пробой р-п-перехода.
- 9.Вольт -амперная характеристика р-п-перехода с указанием масштабов.
- 10.Что называется п/п диодом?
- 11.Режимы работы п/п диода.
- 12.Классификация диодов по материалу, по назначению и физической природе процессов, протекающих в них.
- 13.Что называется углом отсечки тока, проходящего через диод?

2.2. БИПОЛЯРНЫЕ ТРАНЗИСТОРЫ

2.2.1. Принцип работы транзистора

Биполярные транзисторы - это приборы на основе *трехслойной* структуры. Существуют две структуры, которые представлены на рис. 2.2.1а, б. Структура транзистора имеет три области с тремя чередующимися

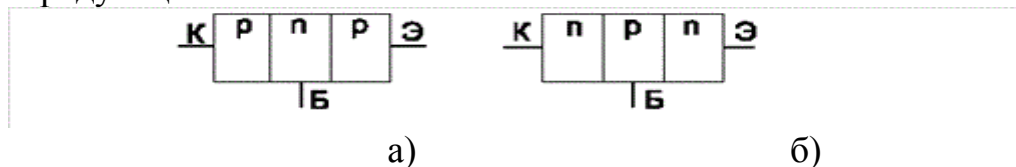


Рис.2.2.1

типами проводимости. В зависимости от порядка чередования областей различают транзисторы р-п-р- и n-р-n типа. Они имеют два р-п перехода.

Биполярный транзистор является *управляемым прибором*. Управляющим выводом является *база (Б)*, который делается от среднего слоя. Другие два вывода называются *эмиттер (Э)* и *коллектор (К)*. Управляющей цепью является переход база-эмиттер Б-Э. Этот переход является диодным и ток через него может протекать только по направлению проводимости диодного перехода. Цепь коллектор-эмиттер К-Э является управляемой цепью. С помощью тока через переход Б-Э можно управлять током через переход К-Э. Принцип работы транзистора поясняется с помощью рис. 2.2.2.

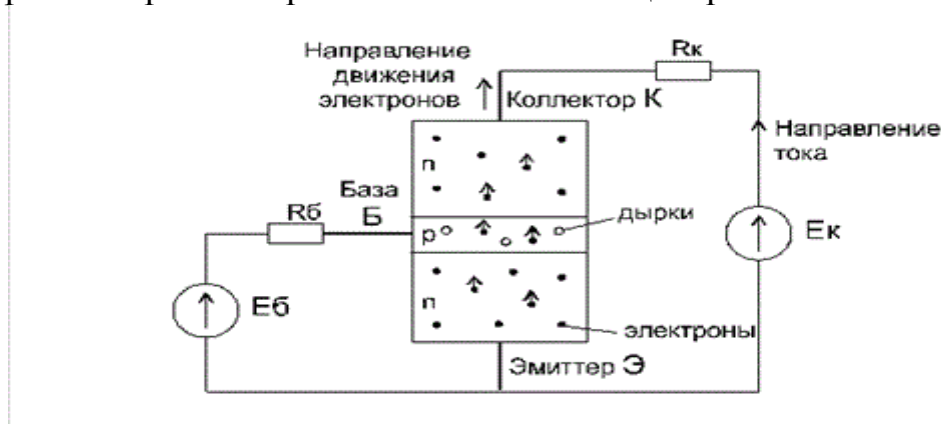


Рис.2.2.2

Переход база-эмиттер (эмиттерный переход) за счет источника E_b смещен в прямом направлении, а переход коллектор-база (коллекторный переход) за счет источника E_k смещен в обратном направлении. Переход база-эмиттер – это диод, включенный в прямом направлении. Переход коллектор-база – это диод, включенный в обратном направлении. Благодаря смещению перехода база-эмиттер в прямом направлении электроны из эмиттера n-типа переходят в базу р-типа и движутся по направлению к обедненному слою на переходе база-коллектор. Эти электроны, являющиеся неосновными носителями в области базы, достигнув обедненного слоя, затягиваются полем объемного заряда коллекторного перехода и стремятся к минусу источника E_k , создавая тем самым в транзисторе коллекторный ток. Лишь малая часть электронов в базе р-типа в процессе движения в сторону коллектора рекомбинирует с дырками. Дело в том, что база делается слабо легированной, т.е. с низкой концентрацией дырок, и очень тонкой. Когда электрон рекомбинирует в базе, происходит кратковременное нарушение равновесия, т.к. база приобретает отрицательный заряд. Равновесие восстанавливается с приходом дырки из базового источника E_b . Этот источник является поставщиком дырок для

компенсации рекомбинирующих в базе, и эти дырки образуют базовый ток транзистора. Благодаря базовому току в базе не происходит накопления отрицательного заряда и переход база-эмиттер поддерживается смещенным в прямом направлении, а это, в свою очередь, обеспечивает протекание коллекторного тока. Если коллекторную цепь разорвать, то все электроны циркулировали бы в цепи база-эмиттер. При наличии коллекторной цепи большая часть электронов устремляется в коллектор.

Таким образом, транзистор является прибором, который **управляется током**. Уменьшение потока электронов через коллекторный переход по сравнению с их потоком через переход эмиттер-база характеризуется **коэффициентом передачи** тока эмиттера $\alpha = I_K / I_E$. Обычно $\alpha = 0,9 \dots 0,995$. Отношение тока коллектора к току базы называется **коэффициентом усиления тока** базы в рассматриваемой схеме включения транзистора (она называется схемой с общим эмиттером). Этот коэффициент обозначают $h_{21Э}$. Он равен $h_{21Э} = I_K / I_B \gg 1$. Обычно $h_{21Э} = 10 \dots 300$.

Физически в работе транзистора принимают участие заряды двух типов (электроны и дырки), поэтому он называется **биполярным**. При рассмотрении смещенного в прямом направлении перехода база-эмиттер мы учитывали только электроны, пересекающие этот переход. Такой подход оправдан тем, что область эмиттера n-типа специально легируется очень сильно, чтобы обеспечить большое количество свободных электронов. В тоже время область базы легируется очень слабо, что дает настолько мало дырок, что ими можно пренебречь при рассмотрении тока через переход база-эмиттер.

Транзистор является **усилительным прибором**. В зависимости от схемы включения он может обеспечивать усиление по току, напряжению или по мощности. Возможно одновременное усиление и по току, и по напряжению, и по мощности. Обозначения транзисторов типа p-n-p и n-p-n на электрических схемах показаны на рис. 2.2.3, 2.2.4.

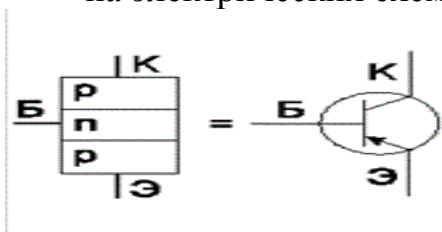


Рис.2.2.3

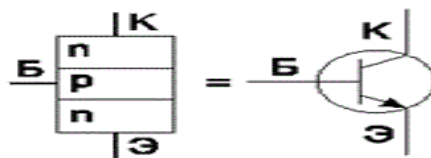


Рис.2.2.4

2.2.2. Основные параметры транзистора:

1. Коэффициент усиления по току ($h_{21Э}$)

Обычно используется коэффициент усиления $h_{21Э}$ в схеме с общим эмиттером:

$$h_{21Э} = I_K / I_Б \gg 1,$$

где $I_Б$ - ток базы; I_K - ток коллектора.

Транзистор является как бы узлом цепи, как показано на рис.2.2.5, поэтому

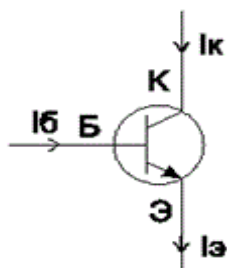


Рис.2.2.5

$$I_Э = I_Б + I_K.$$

Токи коллектора и эмиттера связаны соотношением:

$$I_K / I_Э = \alpha < 1.$$

Найдем связь α и $h_{21Э}$.

$$\alpha = I_K / (I_Б + I_K) = 1 / (I_Б / I_K + 1) = 1 / (1 / h_{21Э} + 1) = h_{21Э} / (1 + h_{21Э})$$

-это очень близко к 1. Аналогично находим:

$$h_{21Э} = I_K / I_Б = \alpha / (1 - \alpha).$$

Коэффициент усиления $h_{21Э}$ зависит от частоты, на которой работает транзистор, и от тока коллектора. С увеличением частоты $h_{21Э}$ падает. Это связано с проявлением его инерционных свойств в основном из-за наличия емкости коллекторного перехода. Для большинства транзисторов указывается граничная частота, при которой коэффициент усиления равен единице. Зависимость $h_{21Э}$ от тока коллектора представлена на рис. 2.2.6.

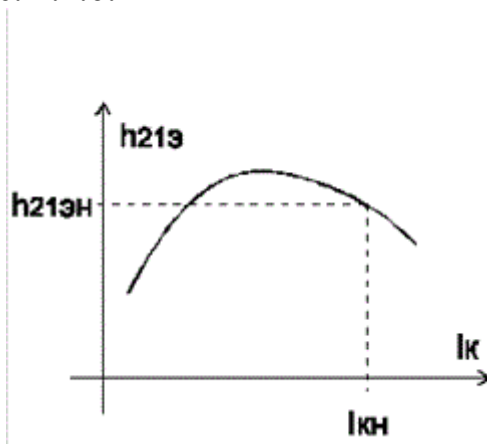


Рис.2.2.6

Любое включение, отличное от нормального, называется инверсным. Инверсия - изменение знака. Инверсное включение транзистора показано на рис.2. 2.7. При этом $h_{21Э}$ сильно падает и прибор перестает быть усилителем, хотя и остается управляемым.

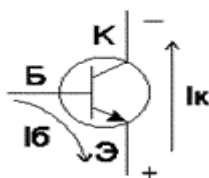


Рис.2.2.7

2. Напряжение коллектор-эмиттер максимальное ($U_{кэ\max}$)

Указывается при отключенной (оборванной) базе или при конечном значении сопротивления $R_{бэ}$, которое включается как показано на рис.2.2.8. $U_{кэ}$ при

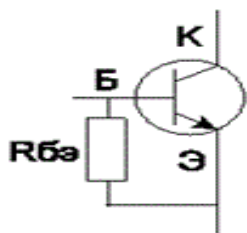


Рис.2.2.8

оборванной базе меньше, чем $U_{кэ}$ при наличии $R_{бэ}$. Величина $R_{бэ}$ обычно указывается в справочнике. В настоящее время выпускаются транзисторы на напряжение до 1500 В.

3. Ток коллектора максимальный ($I_{к\max}$)

4. Ток коллектора импульсный за определенное время ($I_{ки} > I_{к\max}$)

5. Частотные свойства транзистора.

Различают: низкочастотные, среднечастотные, высокочастотные и сверхвысокочастотные (СВЧ). Есть также импульсные или переключательные транзисторы.

Обозначения транзисторов: КТ XXX А, Б..., где XXX – цифры; буквы А, Б... характеризуют особенности электрических параметров. Например, КТ 908- импульсный, КТ 315 - очень распространен. ГТ XXX - германиевый транзистор. Чем больше значения цифр, тем выше частотные

свойства и мощность транзистора. Изменение свойств транзисторов, в зависимости от значений цифр, иллюстрируется с помощью таблицы 1. В настоящее время существует большое количество транзисторов с четырьмя цифрами в обозначении.

Таблица 1

Мощность P_k Граничная частота	Маломощные $P_k < 0,3 \text{ Вт}$	Средней мощности $0,3 \text{ Вт} < P_k < 3 \text{ Вт}$	Большой мощности $P_k > 3 \text{ Вт}$
Низкочастотные $f_{гр} < 9 \text{ МГц}$	101...199	401...499	701...799
Средней частоты $f_{гр} < 30 \text{ МГц}$	201...299	501...599	801...899
Высокочастотные $f_{гр} > 30 \text{ МГц}$	301...399	601...699	901...999

2.2.3. Схемы включения транзисторов

В зависимости от того, какой из трех выводов является общим для входной и выходной цепи, различают *три* основные схемы включения транзисторов: *схема с общим эмиттером, схема с общим коллектором, схема с общей базой.*

2.2.3.1. Схема с общим эмиттером

Схема с общим эмиттером используется наиболее часто. Схема представлена на рис.2.2.9.

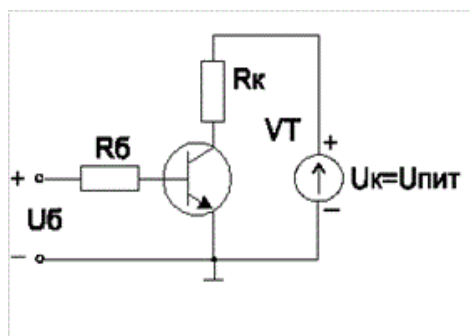


Рис.2.2.9

Взаимосвязь токов и напряжений в транзисторе устанавливают **входные и выходные характеристики**. Входные и выходные характеристики представлены соответственно на рис.2.2.10, 2.2.11. Входная характеристика повторяет уже знакомую нам вольт-амперную

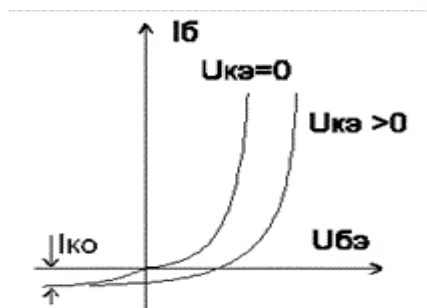


Рис.2.2.10

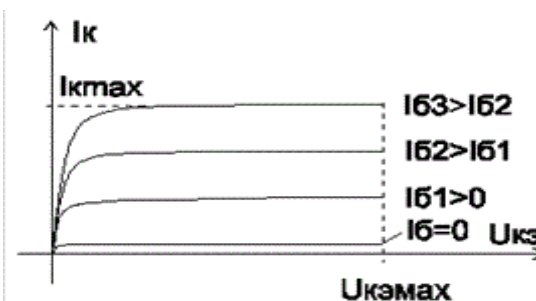


Рис.2.2.11

характеристику диода. При изображении выходной характеристики необходимо помнить, что коллекторный переход работает в режиме диода, включенного в обратном направлении. Поэтому **выходная характеристика – это обратная ветвь вольт-амперной характеристики диода, перенесенная в первый квадрант**.

Выходных характеристик целое **семейство**, т.к. они изображаются для разных значений токов базы. При $I_Б = 0$ через транзистор протекает тепловой ток $I_{К0}$ обратного смещенного коллекторного перехода.

Коэффициент усиления входного тока базы схемы с общим эмиттером $h_{21Э} = I_К / I_Б$. Схема обеспечивает также усиление по напряжению и по мощности. Схема включения применяется как усилительная так и ключевая.

Ключевой режим работы. Этот режим применяется как каскад промежуточного усиления, каскад сигнализации, как схема питания электромагнитного реле. Такой каскад является основой интегральных логических элементов.

Для объяснения работы используются выходные характеристики, которые представлены на рис. 2.2.12. А и В (возможные рабочие точки. В точке А

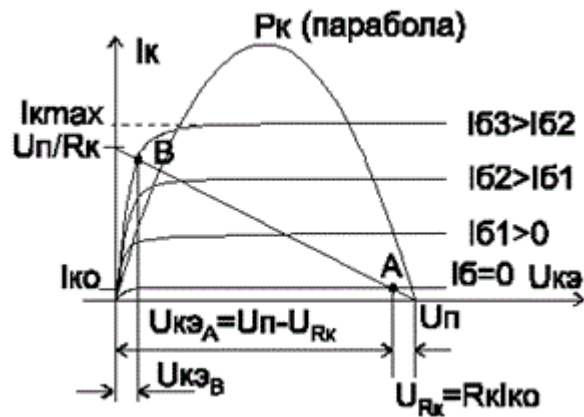


Рис.2.2.12

транзистор выключен (или ключ разомкнут), в точке В транзистор включен (ключ замкнут). Чтобы получить точку В, необходимо обеспечить соответствующий ток базы.

$$\begin{aligned} \text{В точке А:} \quad & U_{КЭ} = U_{П} - R_K I_{К0}; \quad I_K = I_{К0}. \\ \text{В точке В:} \quad & U_{КЭ} = 0,1B; \quad I_K = (U_{П} - U_{КЭ})/R_K. \end{aligned}$$

В расчетах обычно пренебрегают величинами $I_{К0}=0$, $U_{БЭ}=0,6B$ и $U_{КЭ}=0,1B$. Диаграмма работы транзистора в ключевом режиме представлена на рис.2.2.13.

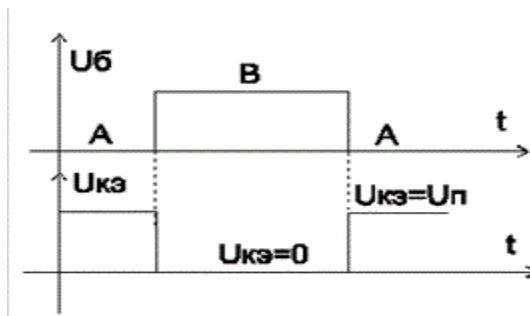


Рис.2.2.13

Обычно в открытом состоянии транзистора ток I_K задан. Требуемый ток базы $I_Б = I_K/h_{21Э}$ обеспечивается базовой цепью

$$\begin{aligned} I_Б &= (U_Б - U_{БЭ})/R_Б. \\ U_{БЭ} &= 0,6B, \text{ тогда} \quad R_Б = (U_Б - 0,6)/I_Б; \quad I_K = (U_{П} - U_{КЭ})/R_K; \quad U_{КЭ} = 0,1B. \end{aligned}$$

Т. к. $h_{21Э}$ может меняться от значений I_K , от температуры, от времени, то ток базы $I_Б$ приходится задавать с запасом. Вводят понятие **коэффициента насыщения**, который характеризует превышение реального базового тока

над требуемым. При расчете I_b исходят из величины $h_{21Э\min}/(1,5...2)$. Число 1,5... 2- это коэффициент насыщения.

Работу транзистора в точках А и В принято характеризовать следующими терминами:

- точка А - состояние *отсечки* (отсечен ток коллектора);
 - точка В - состояние *насыщения* (транзистор открыт полностью).
- Переход из состояния в состояние происходит скачком.

Усилительный режим работы транзистора. Рассмотрим мощность, выделяемую на транзисторе в двух возможных режимах: ключевом и усилительном. График мощности P_k представлен на рис.2.2.12. Нагрузочная прямая определяет возможные рабочие точки транзистора. В ключевом режиме мощность, выделяемая на транзисторе, соответствует точке А или В, т.е. всегда меньше максимальной возможной мощности. В усилительном режиме, когда возможно существование любых рабочих точек на нагрузочной прямой, мощность P_k может принимать и максимальное значение.

В усилительном режиме в общем случае входной сигнал может быть знакопеременным, например, синусоидальным. Переход база-эмиттер является диодным р-п переходом. Чтобы входная цепь транзистора могла работать с сигналом переменного тока, необходимо переход база-эмиттер сместить в прямом направлении, т.е. задать в базовой цепи рабочую точку по постоянному току. Относительно этого постоянного тока можно подавать в базовую цепь сигнал переменного тока, который будет усиливаться. Схема включения транзистора с общим эмиттером и диаграммы его работы в режиме усиления гармонического сигнала представлены соответственно на рис.2.2.14 и 15, где $I_{см}$ - постоянный ток смещения базы. Постоянный ток смещения базы будет определять постоянную составляющую

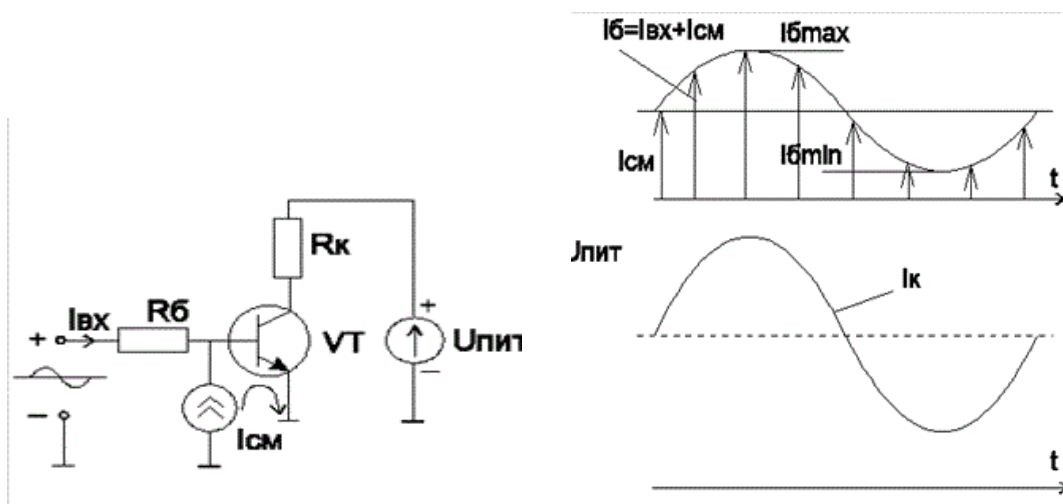


Рис.2.2.14

Рис 2.2.15

тока коллектора в соответствии с соотношением $I_k = I_6 h_{21Э}$. В усилительном режиме возможные рабочие точки находятся на нагрузочной прямой между точками А и В на рис.2.2.16. Ток смещения должен выводить рабочую точку коллектора транзистора по постоянному току на середину отрезка А'В', чтобы напряжение на коллекторе могло изменяться от этой середины как в сторону источника питания, так и в сторону общей точки.

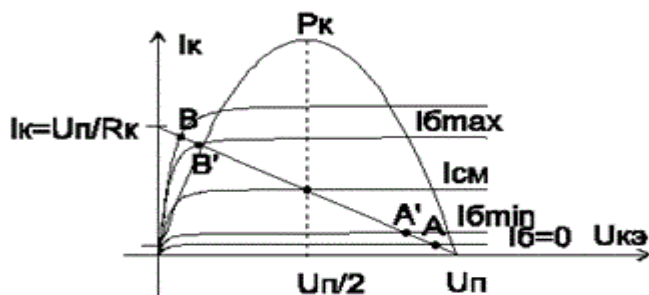


Рис.2.2.16

1 ВАРИАНТ. Схема представлена на рис. 2.2.17.

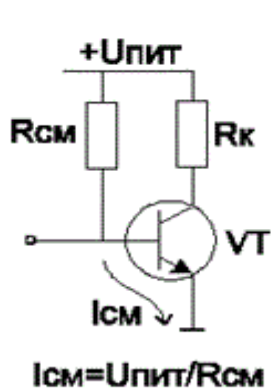


Рис.2.2.17

$$I_{см} = (U_{пит} - U_{бэ}) / R_{см}$$

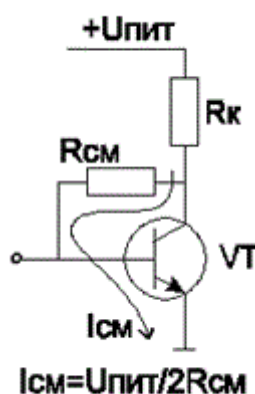


Рис.2.2.18

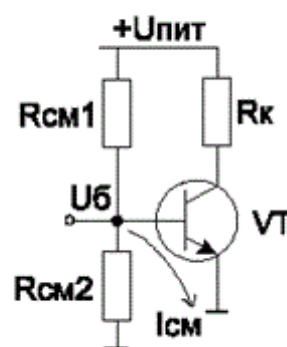


Рис.2.2.19

Схема отличается простотой, но имеет существенный недостаток: рабочая точка по постоянному току не стабильна. При изменении $R_{см}$, например, из-за температуры, $I_{см}$ изменяется. Рабочая точка на коллекторе $I_k = I_{см} h_{21Э}$ также может изменяться из-за изменения коэффициента усиления транзистора $h_{21Э}$.

2 ВАРИАНТ. Схема представлена на рис. 2.2.18.

Ток смещения можно определить по соотношению $I_{см} = U_{пит} / 2R_{см}$. Эта схема обладает гораздо большей стабильностью. При изменении по какой-либо причине тока смещения базы будет меняться рабочая точка коллектора. Через цепь обратной связи с коллектора на базу будет соответствующее воздействие на базовую цепь, уменьшающее эти изменения.

3 ВАРИАНТ. Схема представлена на рис. 2.2.19.

Делитель $R_{см1}$, $R_{см2}$ задаёт потенциал базы

$$U_б = U_{пит} R_{см2} / (R_{см1} + R_{см2}).$$

Обычно принимают, что ток $I_{дел}$ через делитель напряжения из резисторов $R_{см1}$ и $R_{см2}$ от источника питания на порядок больше тока $I_{см}$, т.е. задаются $I_{дел} = U_{пит} / (R_{см1} + R_{см2}) \approx 10 I_{см}$. При этом потенциал базы $U_б$ может быть определен по входной характеристике транзистора исходя из требуемого тока смещения. Эта схема является достаточно стабильной. Т.к. в схеме задаётся потенциал базы (относительно общей точки), то при изменении сопротивлений $R_{см1}, R_{см2}$ они изменяются оба одновременно, их отношение меняется мало, поэтому мало изменяется потенциал базы, т.е. ток смещения.

4 ВАРИАНТ. Схема представлена на рис.2.2.20.

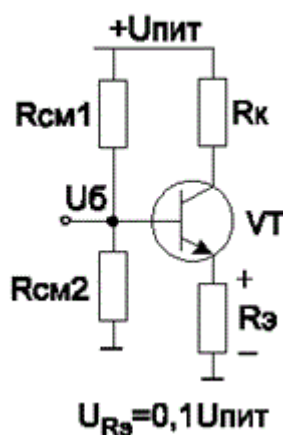


Рис.2.2.20

Эта схема задания рабочей точки обладает очень высокой стабильностью. Увеличение неуправляемых тепловых токов через транзистор приводит к увеличению падения на резисторе $R_э$. Это падение прикрывает транзистор, т.е. уменьшает этот ток. Аналогично схема реагирует на изменение коэффициента усиления $h_{21э}$. Обычно сопротивление резистора $R_э$ выбирают из условия, чтобы падение напряжения на нем от

постоянного тока эмиттера не превышало 10% от напряжения питания $U_{\text{пит}}$.

Чтобы сигнал переменного тока не создавал на R_3 падения и не уменьшал сигнал на нагрузке R_k , резистор R_3 шунтируют конденсатором C_3 , как это показано на рис.2.2.21.

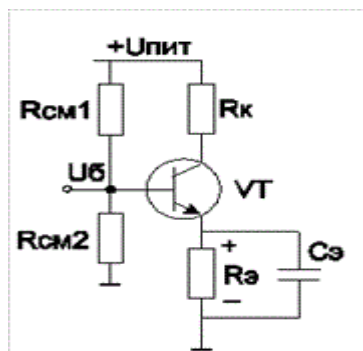


Рис.2.2.21

Должно выполняться соотношение: $X_c = 1/\omega_{\text{max}} C_3 \ll R_3$,

где $\omega_{\text{max}} = 2\pi f_{\text{max}}$ – максимальная частота усиливаемого сигнала.

Из этого выражения определяется емкость конденсатора C_3 . Схема смещения по постоянному току может оказывать влияние на источник входного переменного сигнала. С другой стороны источник входного сигнала может шунтировать схему смещения, если он низкоомный. Для исключения этого источник входного сигнала и цепь смещения отделяют разделительным конденсатором C_{p1} . Схема представлена на рис. 2.2.22.

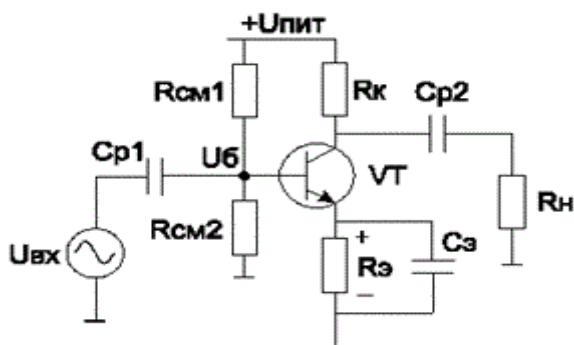


Рис.2.2.22

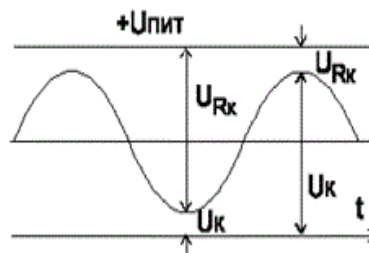


Рис.2.2.23

Для отделения постоянной составляющей в выходной цепи от полезной переменной составляющей, которая усилилась, так же применяется разделительный конденсатор C_{p2} . Графики напряжений представлены на рис.2.2.23.

2.2.3.2. Схема включения транзистора с общим коллектором

Схема показана на рис.2.2.24. Схему с общим коллектором называют также *эмиттерный повторитель* (напряжение на эмиттере $U_э$ повторяет

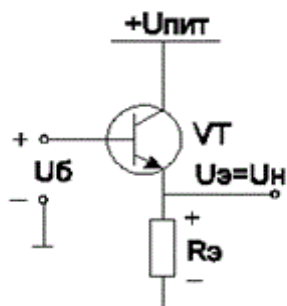


Рис.2.2.24

напряжение $U_б$. Действительно $U_э = U_б - U_{бэ}$, $U_{бэ} = 0,6В = 0$, поэтому $U_э = U_б$.

Соотношения для токов: $I_э = U_э / R_э$; $I_к = I_б(h_{21э})$; $I_э = I_б + I_к = I_б(1 + h_{21э})$.

Таким образом, у схемы имеется усиление по току в $(1 + h_{21э})$ раз. Ток базы для обеспечения требуемого тока эмиттера может быть найден из последнего уравнения $I_б = I_э / (1 + h_{21э})$,

Т.е. для получения заданного $I_э$ требуется в $(1 + h_{21э})$ раз меньший ток базы $I_б$. Схема применяется как усилитель тока при работе на низкоомную нагрузку. У нее отсутствует усиление по напряжению (это повторитель напряжения), но существует усиление по току и мощности.

2.2.3.3. Схема с общей базой

Схема показана на рис.2.2.25 Соотношения для токов:

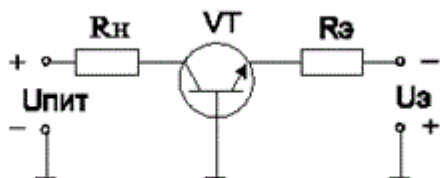


Рис.2.2.25

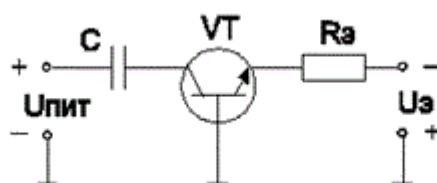


Рис.2.2.26

$I_k = \alpha I_z$. Т.к. α близко 1, то $I_k = I_z$. Из последнего равенства следует, что это **повторитель тока**. Схема обладает усилением по напряжению и по мощности. Схема применяется сравнительно редко. Одно из применений: как источник пилообразного напряжения - рис. 2.2.26. Ток эмиттера: $I_z = U_z / R_z$.

Величины U_z и R_z заданы и постоянны, поэтому $I_z = I_k = \text{const}$. Т.о. конденсатор заряжается постоянным током. Напряжение на конденсаторе $U_c = (1/C) \int i_c dt$.

Т.к. $i_c = I_k = \text{const}$, то $U_c = I_k t / C$ – это прямая линия. Для периодического сброса напряжения на конденсаторе до нуля применяется дополнительный транзисторный ключ, включаемый параллельно конденсатору.

Вопросы для самоконтроля

1. Что называется биполярным транзистором?
2. Структурные схемы и условные обозначения n-p-n и p-n-p транзисторов.
3. Схемы включения транзисторов.
4. Коэффициент усиления по току, по напряжению, по мощности?
5. Параметры и характеристики транзистора.
6. Эквивалентная схема транзистора.
7. Взаимосвязь параметров в биполярных транзисторах?
8. Входные и выходные характеристики транзистора?
9. Статические и динамические характеристики транзистора?
10. Режимы работы биполярного транзистора.
11. Способы задания рабочей точки транзистора.

2.3. ПОЛЕВЫЕ ТРАНЗИСТОРЫ

(или униполярные, или канальные транзисторы)

Биполярные транзисторы управляются током, полевые транзисторы управляются напряжением. Различают следующие типы

полевых транзисторов: полевые транзисторы с управляющим р-п переходом; полевые транзисторы с изолированным затвором.

2.3.1. Полевой транзистор с р-п переходом

Структура полевого транзистора показана на рис.2.3.1. Обозначение выводов: С-сток, З-затвор, И-исток. Обозначение на схеме представлено на рис.2.3.2 а,б. Изображенный на рис.2.3.1 и 2.3.2а транзистор называется полевой транзистор с р-п переходом и каналом n-типа, а на Рис.2.3.2б каналом р- типа. Ток через канал образуется за счет основных носителей. При n-канале за счет электронов, р- канале за счет дырок.

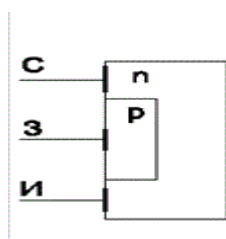


Рис.2.3.1



а

б

Рис.2.3.2

Управляющей цепью является цепь затвор-исток (З-И). Управляемой цепью является сток-исток (С-И). С помощью $U_{зи}$ регулируется ширина канала, его проводимость, ток через него. При подаче отрицательного напряжения на затвор в области р-п перехода образуется обедненный слой (как у диода, смещенного в обратном направлении). Чем шире обедненный слой, тем уже канал, по которому могут проходить электроны от истока к стоку, т.к. обедненный слой, лишенный свободных носителей ведет себя как изолятор.

В отличие от биполярного транзистора ток, текущий через полевой транзистор, образуется только основными носителями, поэтому такой транзистор называют **униполярным**. Он в меньшей степени подвержен влиянию температуры и радиации, т.к. этими факторами определяется концентрация неосновных носителей.

Полевой транзистор с р-п переходом и каналом р-типа показан на рис.2.3.2б.

2.3.1.1. Входные и выходные характеристики полевого транзистора с р-п переходом и каналом n-типа

Характеристики полевого транзистора с каналом n-типа приведены на рис. 2.3.3. При $U_{зи}=0$, $I_c=I_{снач}=I_{max}$; при $|-U_{зи}|=|-U_{отс}|$, $I_c=0$. Здесь $I_{снач}$ – начальный ток стока; напряжение $U_{отс}$ называется (**напряжение отсечки**). $U_{отс}=(0,3...10)V$, $I_{снач}=(1...20)мА$. Запрещается подавать положительное напряжение на затвор, так как на переходе ЗИ возрастает выделяемая мощность (нагрев). При приложении отрицательного управляющего напряжения обратный ток через ЗИ пренебрежительно мал.

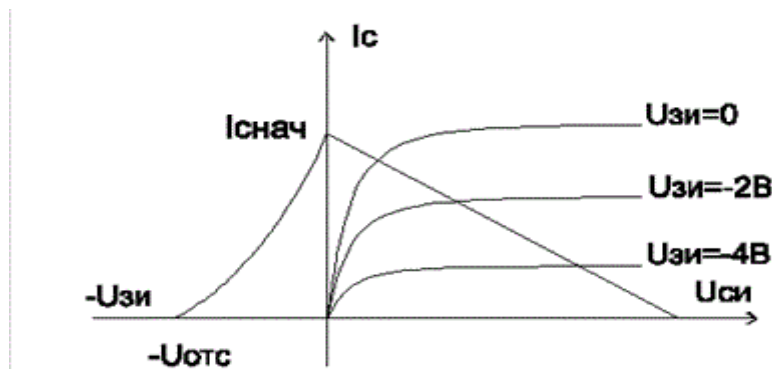


Рис.2.3.3

На выходных характеристиках также может быть проведена нагрузочная прямая. У полевого транзистора управляемой величиной является ток стока I_c . Управление током стока осуществляется путем подачи $U_{зи}$ со знаком, обратным направлению проводимости p-n перехода.

Типы транзисторов с p-n переходом: КП103 - с каналом n -типа, КП 302, КП 303, КП307 - с каналом p -типа.

Полевые транзисторы могут работать как в усилительном, так и в ключевом режимах.

2.3.1.2. Схема ключа на полевом транзисторе с p-n переходом

Схема и диаграммы ключа показаны на рис.2.3.4, 2.3.5.

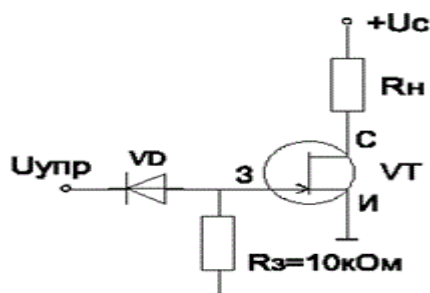


Рис.2.3.4

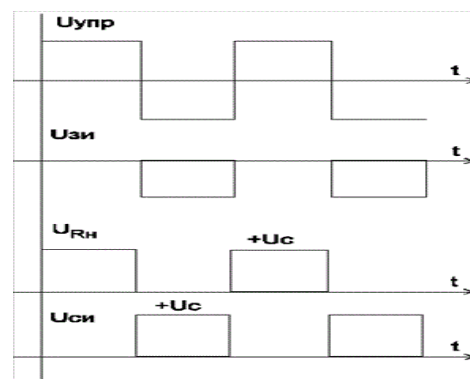


Рис.2.3.5

Состояние I (ключ разомкнут (транзистор не проводит). Состояние II (ключ замкнут (транзистор проводит). Такой ключ может быть применен в генераторе пилообразного напряжения для периодического сброса напряжения на конденсаторе.

2.3.2. Полевые транзисторы с изолированным затвором

Структура такого транзистора представлена на рис.2.3.6. Если в этой структуре окисел заменить на р -слой, то мы возвратимся к транзистору с р-п переходом. Транзистор со структурой, показанной на рис.2.3.6, называется **МОП-транзистор**: М-металл, О-окисел, П-полупроводник. Английское название транзистора: MOSFET-Metal-Oxide-Semiconductor-Field-Effect-Transistor. Вывод П - это подложка, т.е. слой, на который наложен слой п -канала. Вывод подложки снабжают стрелкой, указывающей тип канала. Обычно подложку присоединяют к истоку. Причем иногда это делается внутри транзистора. Ее можно оставить и не присоединенной.



Рис.2.3.6

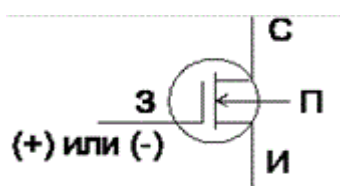


Рис.2.3.7

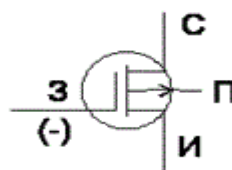


Рис.2.3.8

Существуют МОП-транзисторы с встроенным каналом и с индуцированным каналом. Обозначение на схеме транзистора с встроенным каналом n-типа показано на рис.2.3.7. Таким транзистором является КП 305Х. Х- буква, характеризующая параметры. Обозначение транзистора с каналом р-типа, приведено на рис.2.3.8.

При работе с МОП-транзисторами необходимо соблюдать меры предосторожности. Изоляция затвора в МОП-транзисторе приводит к

тому, что такой транзистор очень **чувствителен к статическим зарядам**, из-за которых может появиться большой потенциал на затворе и произойти пробой изоляции. Поэтому МОП-транзисторы поставляются с выводами, замкнутыми между собой временной перемычкой. Лучше не удалять эту перемычку, пока транзистор не впаян в схему. У некоторых МОП-транзисторов имеются встроенные защитные диоды и поэтому они не боятся статического электричества.

2.3.2.1. Входные и выходные характеристики МОП - транзистора с каналом n -типа (КП 305)

Входные и выходные характеристики показаны на рис. 2.3.9.

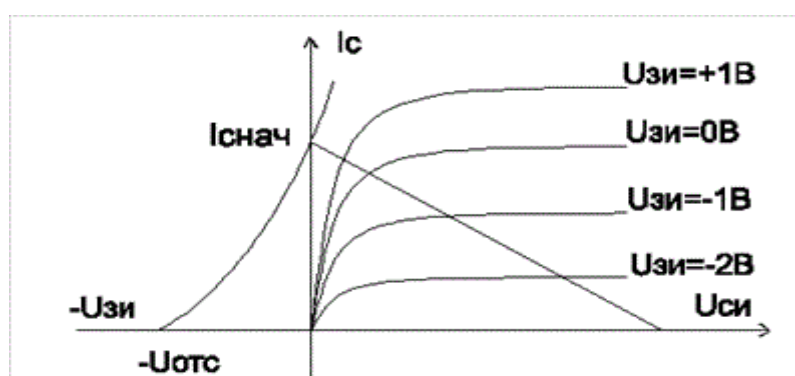


Рис.2.3.9

Недостаток транзистора с такими характеристиками: $U_{зи}=0$, а прибор проводит, т.е. у рассмотренных ранее транзисторов при $U_{зи}=0$ существует ток стока. Иногда желательно, чтобы при $U_{зи}=0$, $I_c=0$. Этим свойством обладают полевые транзисторы с **индуцированным** (наведенным) каналом.

2.3.2.2. МОП - транзисторы с индуцированным каналом

Предыдущие МОП-транзисторы имели встроенный канал (р и n-типа). Эти транзисторы при $U_{зи}=0$ проводят. В полевом транзисторе с индуцированным каналом при $U_{зи}=0$ ток отсутствует.



Рис.2.3.10



Рис.2.3.11

Структура транзистора с индуцированным каналом р-типа представлена на рис.2.3.10. При подаче отрицательного напряжения на затвор его отрицательный потенциал отталкивает электроны в подложке n-типа от затвора, в результате чего вблизи поверхности с изолятором образуется канал р-типа. Изображение на схеме МОП-транзистора с индуцированным каналом р-типа показано на рис.2.3.11. У такого транзистора канал показан в виде прерывистой линии, которая подчеркивает, что собственный проводящий канал между стоком и истоком отсутствует. Типы транзисторов с индуцированным каналом р-типа: КП 301, КП 304.

Входные и выходные характеристики транзистора с каналом р-типа приведены на рис.2.3.12. Транзистор начинает проводить ток при $|U_{зи}| = |U_{пор}|$. Здесь $U_{пор}$ называется - **пороговое напряжение**.

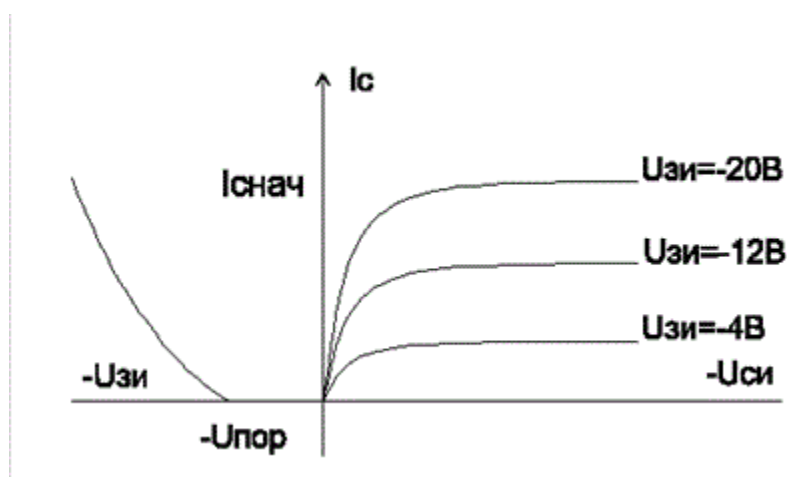


Рис.2.3.12

На рис.2.3.13 показано изображение МОП - транзистор с индуцированным каналом n-типа. Входная характеристика приведена на рис.2.3.14.

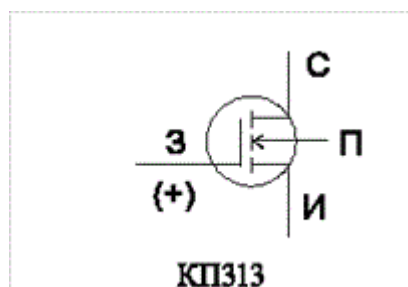


Рис.2.3.13

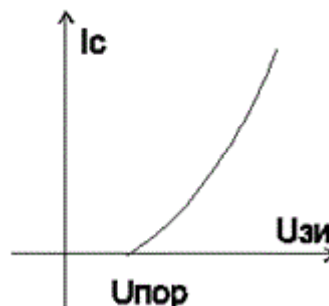


Рис.2.3.14

2.3.2.3. Крутизна

Как можно судить о качестве полевого транзистора? У биполярного транзистора важнейшим параметром является коэффициент усиления по току, который определяется отношением токов. В случае полевого транзистора ток стока I_c управляется напряжением $U_{зи}$ между затвором и истоком. Таким образом, о способности транзистора усиливать можно судить по величине отношения $I_c/U_{зи}$, которое имеет размерность проводимости. Эта величина называется **крутизной**, обозначается буквой S и определяется как отношение

$$S = dI_c / dU_{зи}.$$

Если I_c измеряется в миллиамперах, а $U_{зи}$ - в вольтах, то крутизна S указывается в мА/В или в миллисименсах (мСм).

2.3.2.4. Ключ на КМОП - транзисторах с индуцированным каналом

Буква К обозначает, что в ключе применена пара из двух транзисторов с разным типом проводимости. Такая пара называется **комплементарной**. Схема ключа показана на рис.2.3.15, диаграммы работы - на рис.2.3.16. Интервал I - входной ключ управления переключен вверх, II - на общей точке. Часто наличие на входе напряжения какой-то величины обозначают **единицей**, нулевое напряжение - обозначают **нулем**. $U_{вых}$ рисуется, оценивая состояние каждого полевого транзистора при подаче на вход единичного или нулевого напряжения. Схема замещения для I интервала показана на рис.2.3.17, для II интервала - на рис.61.

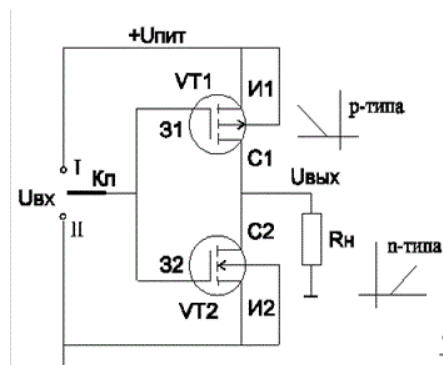


Рис.2.3.15

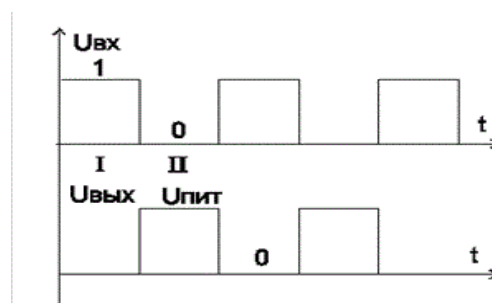


Рис.2.3.16

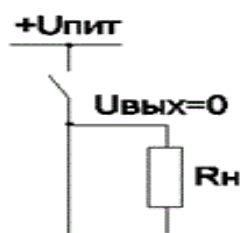


Рис.2.3.17

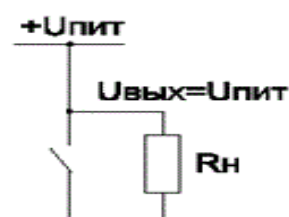


Рис.2.3.18

Состояние ключей определяется по входным характеристикам. Когда состояние выхода ключа противоположно состоянию входа, ключ называется **инвертором**.

В заключение раздела по полевым транзисторам приводим таблицу обозначений и входных характеристик транзисторов - рис.2.3.19.

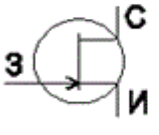
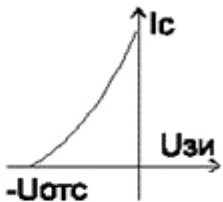
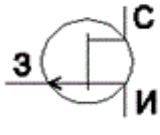
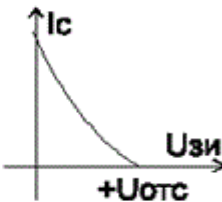
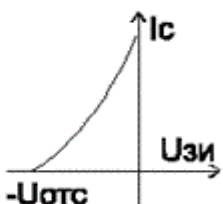
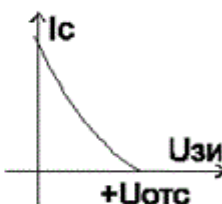
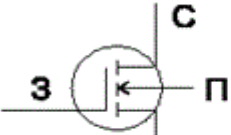
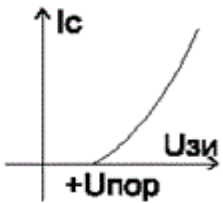
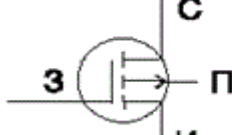
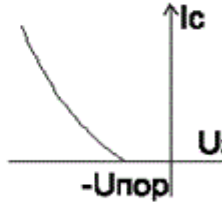
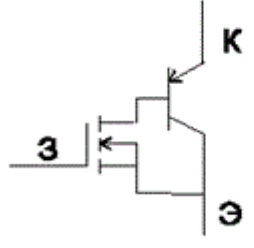
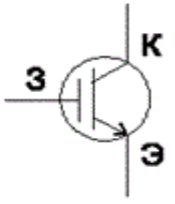
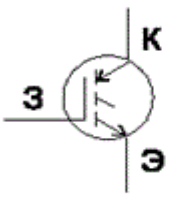
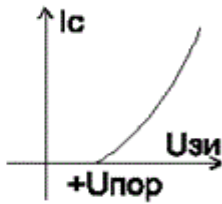
КАНАЛ n - ТИПА		КАНАЛ p - ТИПА	
Обозначение	Характеристика	Обозначение	Характеристика
 КП302, КП303, КП307		 КП103	
 КП305, КП313			
 КП901, КП904		 КП301, КП304	
   			

Рис.2.3.19

В настоящее время выпускаются МОП-транзисторы на напряжение 1000В и токи до сотен ампер при рабочей частоте 30...100кГц, управление от цифровых микросхем с напряжением питания 5В. Разработан составной транзистор из комбинации МОП- транзистора с биполярным транзистором. Название такого транзистора: биполярный транзистор с изолированным затвором (**IGBT** – Insulated Gate Bipolar Transistor). Изображение этого транзистора и его входная характеристика, также показана на рис.2.3.19.

Вопросы для самоконтроля

1. Какие транзисторы называются полевыми, их структура и обозначение ?
2. Типы полевых транзисторов.
3. Исток, сток и затвор полевого транзистора с управляющим р-п переходом
4. Напряжение отсечки полевого транзистора с управляющим р-п переходом.
5. Напряжение насыщения полевого транзистора с управляющим р-п переходом?
6. Выходные характеристики полевого транзистора с управляющим р-п переходом?
7. Крутизна полевого транзистора с управляющим р-п переходом и ее определение.
8. Внутреннее (выходное) сопротивление полевого транзистора с управляющим р-п переходом и его определение.
9. Определение входного сопротивления полевого транзистора с управляющим р-п переходом ?
10. Коэффициент усиления полевого транзистора с управляющим р-п переходом и его определение.
11. Полевой транзистора с изолированным затвором.
12. Входные характеристики полевого транзистора с изолированным затвором.

2.4. ТИРИСТОРЫ

2.4.1. Принцип работы тиристора

Тиристор является **четырёхслойным прибором**. Создается исключительно на основе кремния. Его структура и условно графическое обозначение показано на рис. 2.4.1. Вольт-амперные характеристики тиристора представлены на рис. 2.4.2.

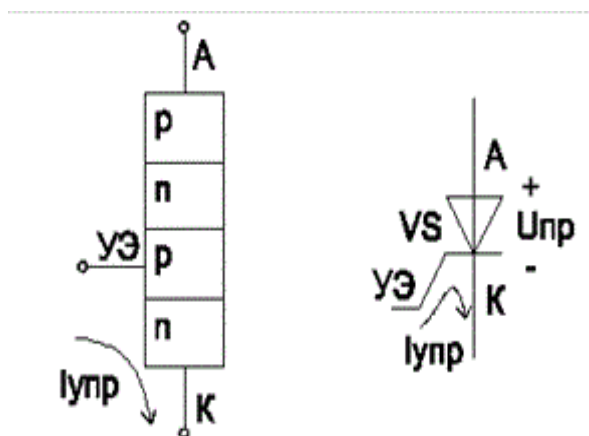


Рис.2.4.1



Рис.2.4.2

Цепь управляющий электрод-катод (УЭ-К) является диодным переходом. В эту цепь допустимо подавать напряжение и управляющий ток только в направлении проводимости этого перехода. При отсутствии тока управления тиристор не проводит при любом знаке напряжения U_{AK} , при условии, что это напряжение не превышает допустимых значений. Допустимые значения оговариваются классом прибора. Обратная ветвь ВАХ такая же, как у диода. Подавая ток управления, прямую ветвь можно изменять. Если подается номинальный ток управления, то прямая ветвь ВАХ превращается в диодную. Тиристор является **полууправляемым прибором**, т.к. снятие тока управления у проводящего тиристора не приводит к восстановлению прямой ветви. Тиристор является **ключевым прибором** и **управляется импульсами тока управления**. Переход с характеристики $I_{упр}=0$ на характеристику $I_{упр.ном}$ происходит очень быстро.

2.4.2. Основные параметры тириستоров

1. Класс.

Так же, как и у диода, класс характеризует максимальное повторяющееся напряжение, которое можно прикладывать к прибору, как в прямом, так и в обратном направлении и при этом он остается в непроводящем состоянии. $U_{кл}=U_{max}/(1,5...2)$, $U_{max}=U_{пр.мах}=U_{обр.мах}$. Классы от 0,5 до 20. $U_{кл}=Кл \cdot 100 В$.

2. Ток прямой номинальный.

Это допустимый средний ток в открытом состоянии. Диапазон токов: 100мА...1000А. Ток оговаривается при естественном и принудительном охлаждении. Принудительное охлаждение потоком воздуха применяется для мощных приборов. При этом оговаривается скорость воздуха.

3. Прямое падение напряжения в открытом состоянии $U_{пр. откр.}$

$U_{пр.откр.}=0,8...1,2V$.

4. Допустимая скорость нарастания напряжения на закрытом тиристоре в прямом направлении du/dt .

Параметр du/dt приводится в справочнике. $du/dt=100...2000V/мкс$. Тиристор имеет паразитные межэлектродные емкости - рис.2.4.3. При приложении крутого фронта прямого напряжения может произойти

самопроизвольное включение тиристора. Для ограничения du/dt параллельно

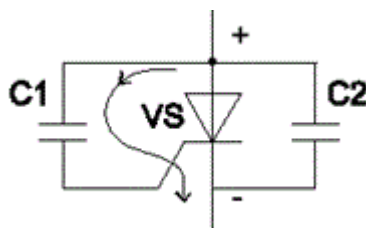


Рис.2.4.3

тиристоры подключают конденсатор определенной емкости.

Вопросы для самоконтроля

- 1.Что называется тиристором?
- 2.Управляющие свойства тиристора.
- 3.Вольт-амперная характеристика тиристора.
- 4.Параметры тиристора.
- 5.Классы тиристоров.
- 6.Прямой номинальный ток.
- 7.Прямое падение напряжение в открытом состоянии.
- 8.Скорость нарастания напряжения.
- 9.Компенсация паразитных емкостей в тиристоре.

2.5. ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ

2.5.1. Общие положения

Понятие (интегральные) означает, что на одном полупроводниковом кристалле с помощью лазерной обработки, напыления, лиггирования и других технологических процессов реализуется большое количество элементов: резисторы, диоды, транзисторы, конденсаторы. Все элементы выполнены на одном основании, поэтому очень велика температурная стабильность работы элементов. Понятие (микросхема) означает, что все элементы имеют очень малые размеры, оперируют малыми напряжениями и токами: (токи - доли mA , напряжения - единицы и десятки V). Очень распространены напряжения питания $5V, 15V$.

Различают *аналоговые и цифровые микросхемы*. Аналоговые: операционные усилители, компараторы, перемножители. Цифровые: логические элементы, элементы с памятью и др. В данном параграфе рассматриваются аналоговые микросхемы.

2.5.2. Аналоговые микросхемы. Операционные усилители

Изображение операционного усилителя (ОУ) показано на рис.2.5.1. V_{x1} -инвертирующий, V_{x2} –неинвертирующий вход. Современное изображение представлено на рис. 2.5.2. На изображении операционного усилителя могут быть отражены еще некоторые выводы: выводы питания, вывод балансировки (установка 0 на выходе ОУ), выводы коррекции частотной характеристики. У некоторых ОУ выводы коррекции могут отсутствовать, т.к.они имеют внутреннюю коррекцию. Обозначение ОУ: КХХХУДУ. ХХХ -три цифры серии, У-разработка в серии. Очень популярный ОУ: К 140 УД 7.

2.5.2.1. Свойства ОУ

1. Коэффициент усиления K_y . $K_y=50000...500000$. $K_y=U_{\text{ВЫХ}}/U_{\text{ВХ}}$.
2. Входное сопротивление $R_{\text{ВХ}}$. $R_{\text{ВХ}}=U_{\text{ВХ}}/I_{\text{ВХ}}$.
- 3.Полоса рабочих частот -бесконечна.
4. Выходное сопротивление $R_{\text{ВЫХ}}=0$.

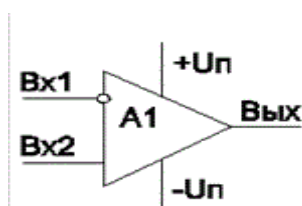


Рис.2.5.1

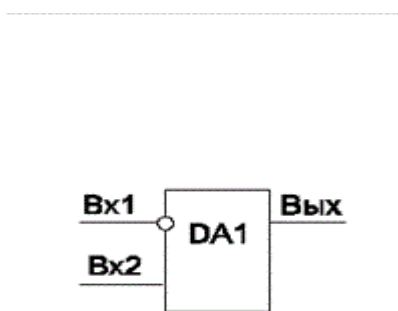


Рис.2.5.2

Практическая трактовка свойств ОУ

1. Обычно $U_{\text{П}}=15\text{ В}$, $U_{\text{ВЫХ}}=U_{\text{П}}$. При $U_{\text{П1,2}}=15\text{ В}$: $U_{\text{ВЫХ.макс}}=10\text{--}12\text{ В}$. Тогда $U_{\text{ВХ}}=U_{\text{ВЫХ}}/K_y=10/(100000)=0,0001\text{ В}=100\text{ мкВ}\approx 0$.

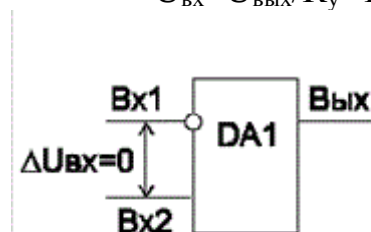


Рис.2.5.3

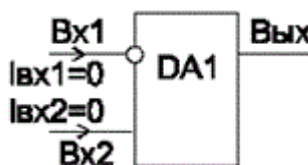


Рис.2.5.4

Это означает, что напряжение между входами ОУ близко к нулю (рис.2.5.3). Примечание: это свойство справедливо, пока ОУ находится в линейном режиме, т.е. $U_{\text{ВЫХ}}=U_{\text{ВЫХ.макс}}=12...13\text{ В}$.

2. $I_{\text{вх}} = U_{\text{вх}} / R_{\text{вх}} = 0 / R_{\text{вх}} = 0$, т.е. входные выводы ОУ тока не потребляют: $I_{\text{вх1}} = I_{\text{вх2}} = 0$. (рис.2.5.4).
3. ОУ является безинерционным устройством.
4. Выходное напряжение ОУ не зависит от нагрузки.

2.5.2.2. Основы схемотехники ОУ

Современные операционные усилители имеют не менее трех каскадов усиления.

Входной дифференциальный каскад

Основой его является усилительная схема на двух транзисторах. Схема входного дифференциального каскада показана на рис.2.5.5.

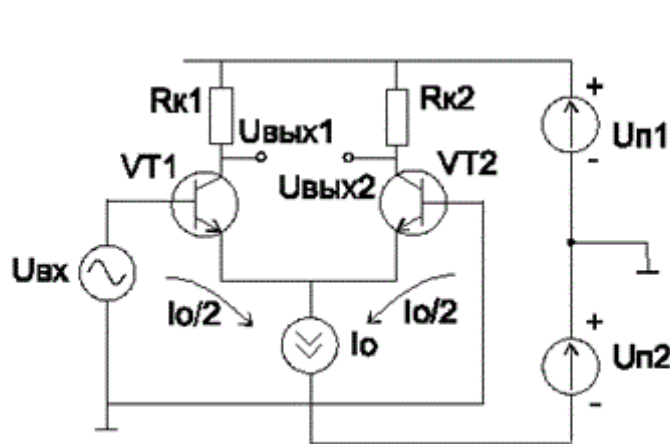


Рис.2.5.5

Реализация источника тока I_0 представлена на рис.2.5.6. Ввиду полной идентичности транзисторов ток I_0 делится между эмиттерами транзисторов поровну

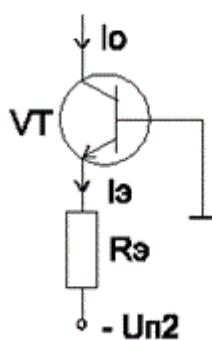


Рис.2.5.6



Рис.2.5.7

Рассмотрим случай при $U_{\text{вх}} = 0$. Т.к. эмиттерные токи VT1 и VT2 равны $I_0/2$, то коллекторные токи также равны $I_0/2$ (пренебрегаем малыми

базовыми токами). График напряжений на элементах схемы представлен на рис. 2.5.7. $U_{\text{ВЫХ}}=U_{\text{ВЫХ1}}=U_{\text{ВЫХ2}}=0$.

При $U_{\text{ВХ}}=0$ график показан на рис.2.5.8. Под действием положительного входного напряжения VT1-открывается, VT2-закрывается. $U_{\text{ВЫХ}}=U_{\text{ВЫХ1}}-U_{\text{ВЫХ2}} \neq 0$ - баланс нарушен.

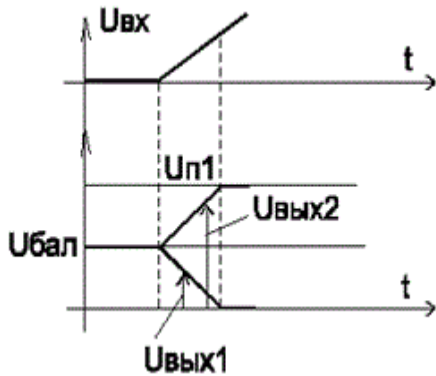


Рис.2.5.8

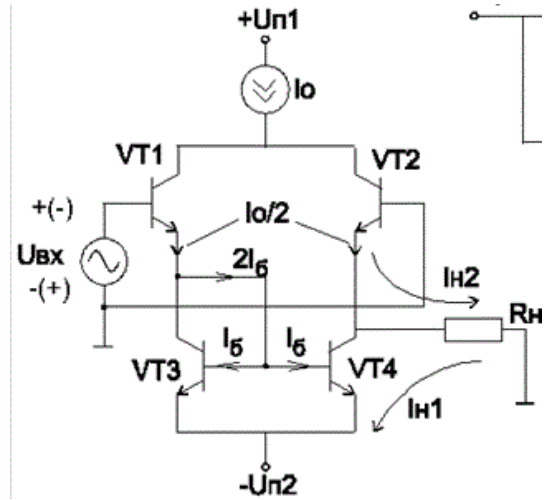


Рис.2.5.9

Недостатки такого дифференциального каскада:

1. Выходное напряжение снимается между коллекторами, т.е. не привязано к общей точке.
2. Низкий коэффициент усиления по напряжению при малом уровне тока I_0 и конечных сравнительно низких номиналах R_{K1} и R_{K2} .

Современный входной дифференциальный каскад

Схема показана на рис.2.5.9. VT1 и VT2 с источником тока I_0 повторяют первую схему. Добавлены VT3 и VT4, образующие повторитель тока эмиттера транзистора VT1. Ток $2I_6$ при больших коэффициентах усиления ≈ 0 . Схема на транзисторах VT3 и VT4 называется «токовое зеркало».

При $U_{\text{ВХ}}=0$: $I_{VT1}=I_0/2$, $I_{VT2}=I_0/2$, $I_{VT4}=I_{VT1}=I_0/2$. Т.к. $I_{VT2}=I_{VT4}$, то $I_H=0$.

При $U_{\text{ВХ}}>0$: VT1-открыт, VT2 -закрит, $I_{VT1}=I_{VT4}=I_0$, $I_{VT2}=0$, поэтому $I_H=I_{H1}=I_0$.

При $U_{\text{ВХ}}<0$: VT1 -закрит, VT2 -открыт, $I_{VT1}=I_{VT4}=0$, $I_{VT2}=I_0$, поэтому $I_H=I_{H2}=I_0$.

Существуют и другие варианты подобных каскадов. Для получения большого коэффициента усиления операционные усилители обычно делаются трехкаскадными. Следующий второй каскад называется промежуточным каскадом.

Промежуточный каскад

Он может быть выполнен: а) как первый входной каскад; б) с общим эмиттером; в) с общим коллектором.

Выходной каскад

Чаще всего применяется реверсивный эмиттерный повторитель на транзисторах разного типа проводимости. Схема его показана на рис.2.5.10.

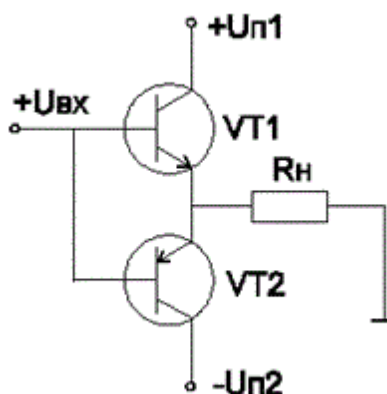


Рис.2.5.10

2.5.2.3. Основные схемы включения ОУ.

Инвертирующее включение. ОУ обычно применяется с обвязывающими цепями. Применение этих цепей позволяет выполнять с помощью его математические операции: алгебраическое суммирование, интегрирование, дифференцирование. Инвертирование - это изменение знака. Одновременно со всеми указанными операциями выполняется усиление входного сигнала. Типовая схема инвертирующего включения представлена на рис. 2.5.11. Схема замещения выходной цепи представлена на рис.2.5.12.

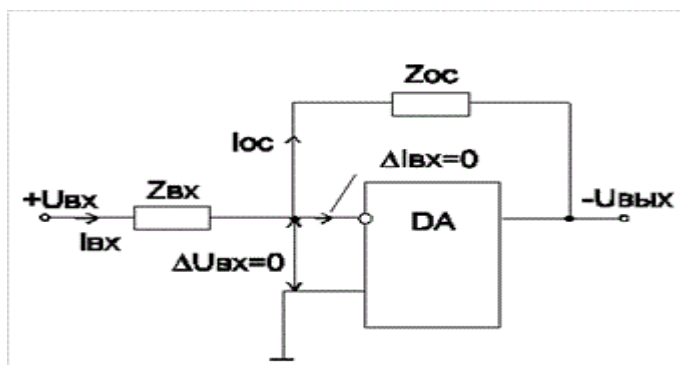


Рис.2.5.11

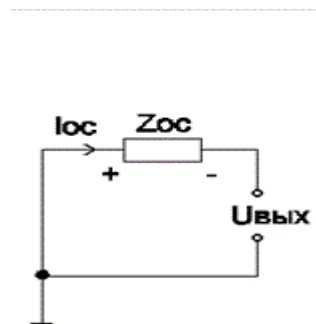


Рис.2.5.12

На основе свойств ОУ можно записать следующие уравнения:

$$I_{BX} = U_{BX} / Z_{BX}; \quad I_{OC} = I_{BX}; \quad I_{OC} = U_{ВЫХ} / Z_{OC}.$$

На основе этих уравнений получаем:

$$U_{ВЫХ} / Z_{OC} = U_{BX} / Z_{BX}; \quad U_{ВЫХ} = U_{BX} Z_{OC} / Z_{BX}; \quad U_{ВЫХ} / U_{BX} = Z_{OC} / Z_{BX},$$

где $Z_{OC} / Z_{BX} = K_y$ - коэффициент усиления схемы.

Отношение $U_{ВЫХ} / U_{BX}$ в случае, если каждая из этих величин записана в преобразовании Лапласа, называется **передаточной функцией схемы**.

Понятие передаточной функции - одно из основополагающих понятий теории управления.

Применение инвертирующего усилителя в качестве интегратора

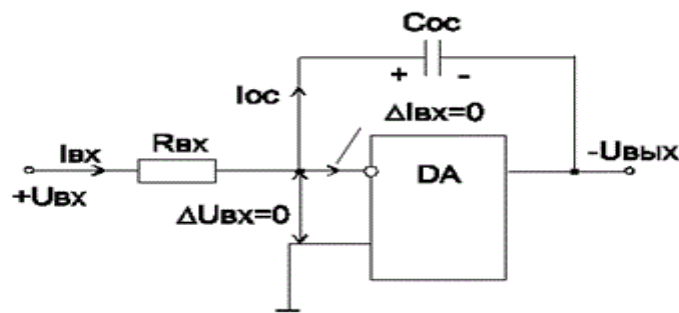


Рис.2.5.13

Схема представлена на рис. 2.5.13. На ней: $Z_{BX} = R_{BX}$; $Z_{OC} = 1/pC_{OC}$. Тогда

$$U_{ВЫХ} / U_{BX} = 1 / (pC_{OC} \cdot R_{BX}) = 1/pT_{и},$$

где $T_{и} = C_{OC} \cdot R_{BX}$ - постоянная интегрирования.

Получение этих же зависимостей с помощью подробного описания на основе двух свойств ОУ:

$$i_{BX} = u_{BX} / R_{BX};$$

$$i_{BX} = i_{OC}.$$

Выходное напряжение ОУ:

$$u_{ВЫХ} = -1/C_{OC} (i_{OC} dt = -1/C_{OC} ((u_{BX} / R_{BX}) dt = -1/(C_{OC} R_{BX}) (u_{BX} dt = -1/(pC_{OC} R_{BX}) \cdot U_{BX}.$$

Диаграмма работы интегратора представлена на рис. 2.5.14.

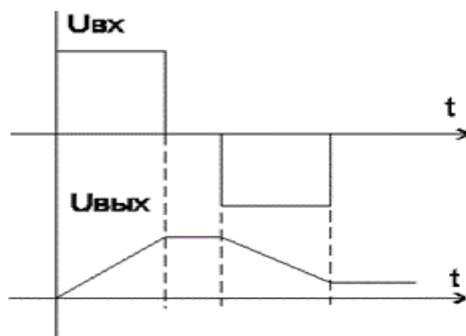


Рис.2.5.14

Схема дифференцирования

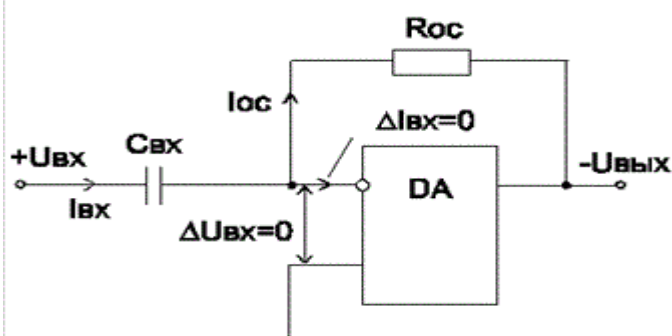


Рис.2.5.15

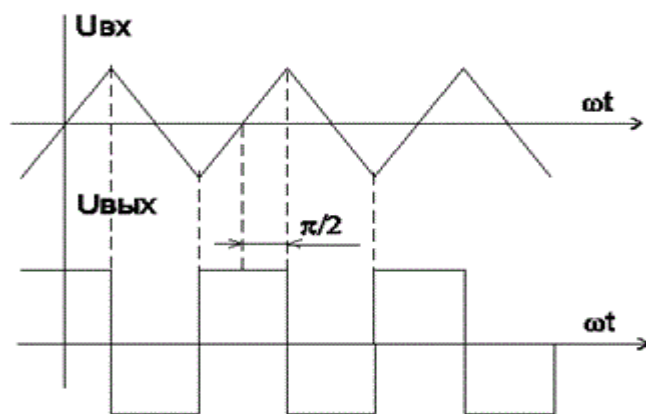


Рис.2.5.16

Схема представлена на рис. 2.5.15.

$$Z_{BX} = 1/pC_{BX}; Z_{OC} = R_{OC};$$

$$(U_{ВЫХ}/U_{ВХ} = R_{OC}/(1/pC_{BX}) = pC_{BX}R_{OC} = pT_d,$$

где $T_d = C_{BX}R_{OC}$ - постоянная дифференцирования.

Диаграммы работы представлены на рис. 2.5.16, где $\pi/2$ -сдвиг по фазе.

Амплитуда выходного сигнала зависит от T_d (чем больше T_d , тем больше

амплитуда).

Схема суммирования

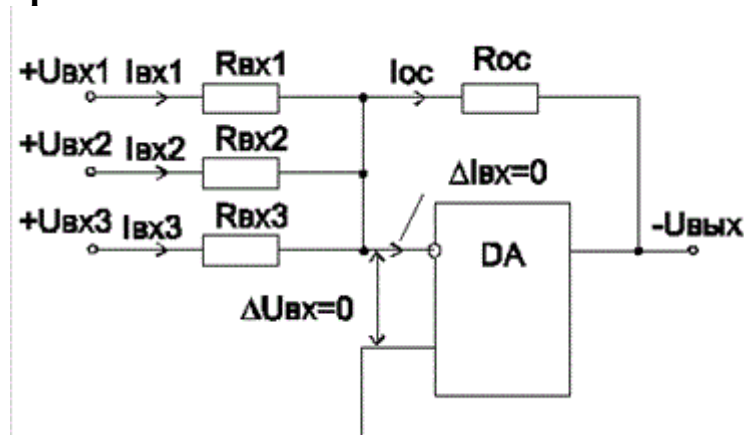


Рис.2.5.17

Схема суммирования представлена на рис.2.5.17. Исходные уравнения:

$$I_1 = U_{вх1}/R_{вх1}; I_2 = U_{вх2}/R_{вх2}; I_3 = U_{вх3}/R_{вх3}; I_{ос} = I_1 + I_2 + I_3; U_{вых} = I_{ос} \cdot R_{ос}.$$

Отсюда

$$U_{вых} = U_{вх1}(R_{ос}/R_{вх1} + U_{вх2}(R_{ос}/R_{вх2} + U_{вх3}(R_{ос}/R_{вх3}.$$

Входов может быть сколько угодно, знаки входных напряжений произвольны. Если в качестве $Z_{ос}$ применить $C_{ос}$, то одновременно с суммированием будет выполняться и интегрирование.

На практике резисторы устанавливаются величиной 1кОм-десятки кОм.

2.5.2.4. Неинвертирующее включение

Схема представлена на рис.2.5.18. Другое возможное изображение представлено на рис.2.5.19. Исходные уравнения:

$$I_1 = U_{вх}/R_1; I_1 = I_{ос}; I_{ос} = (U_{вых} - U_{вх})/R_{ос}.$$

$$\text{Отсюда} \quad U_{вх}/R_1 = (U_{вых} - U_{вх})/R_{ос}; \quad U_{вх}/R_1 + U_{вх}/R_{ос} = U_{вых}/R_{ос}.$$

Следовательно,

$$U_{вых} = (R_{ос}/R_1 + 1) \cdot U_{вх} = (R_{ос} + R_1)/R_1 \cdot U_{вх}$$

или

$$U_{вых}/U_{вх} = (R_{ос} + R_1)/R_1.$$

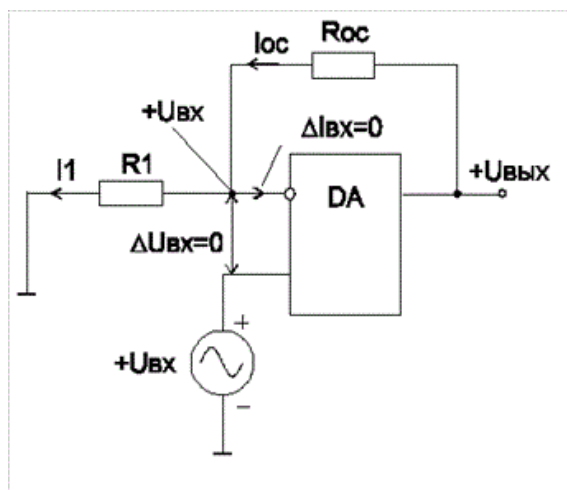


Рис.2.5.18

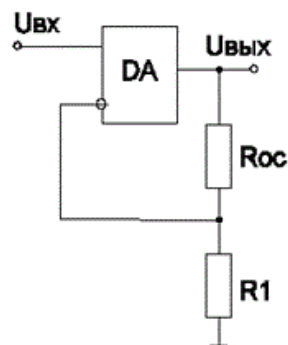


Рис.2.5.19

2.5.2.5. Ограничитель сигнала

Применение нелинейных элементов позволяет реализовать нелинейную связь между входным и выходным напряжениями. Обычно это выполняется с помощью инвертирующего включения. Характеристика, связывающая входное и выходное напряжения в инвертирующем включении, имеет вид, представленный на рис.2.5.20. При этом $\tan \alpha = R_{oc}/R_{вх}$.

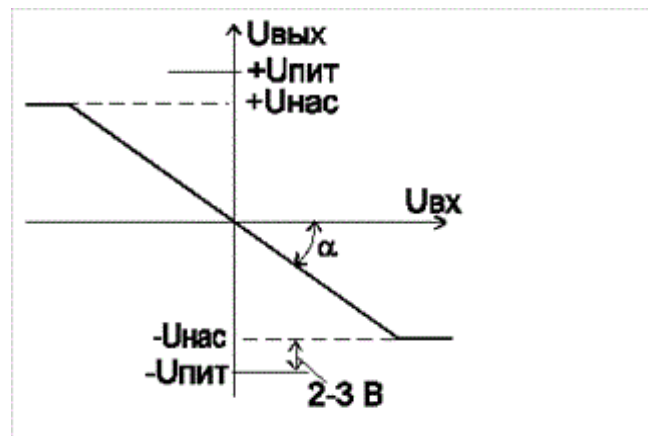


Рис.2.5.20

Схема, реализующая характеристику без отрицательной ветви, представлена

на рис.2.5.21.

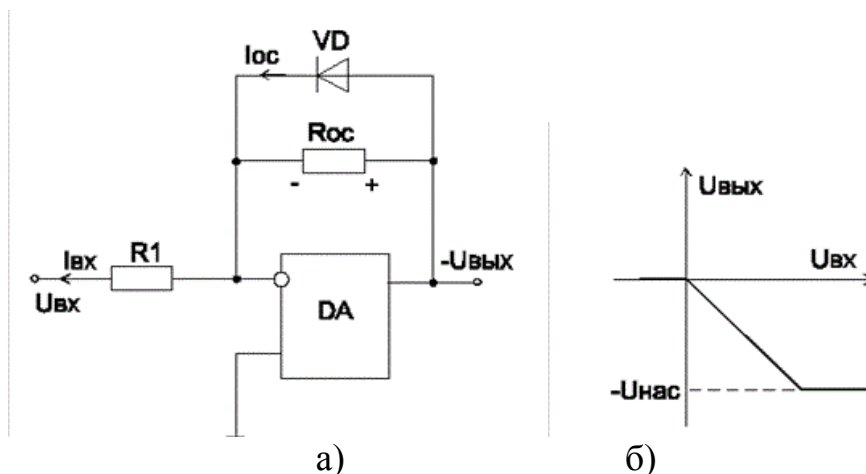


Рис.2.5.21

Ограничение выходного напряжения на заданном уровне может быть выполнено с помощью схемы, представленной на рис. 2.5.22.

1. При $U_{вх} > 0$: если $U_{R2} = U_{VD1} + U_{СТ2}$, то $U_{вых} = U_{огр2} = U_{VD1} + U_{СТ2}$, т.е. напряжение на цепи обратной связи будет постоянным.
2. При $U_{вх} < 0$: если $U_{R2} = U_{VD2} + U_{СТ1}$, то $U_{вых} = U_{огр1} = U_{VD2} + U_{СТ1}$. Когда $U_{СТ1}$ не равно $U_{СТ2}$, уровень ограничения $U_{огр1}$ будет не равен уровню ограничения $U_{огр2}$. Отметим, что $U_{вых}$ всегда равно падению напряжения на сопротивлении обратной связи.

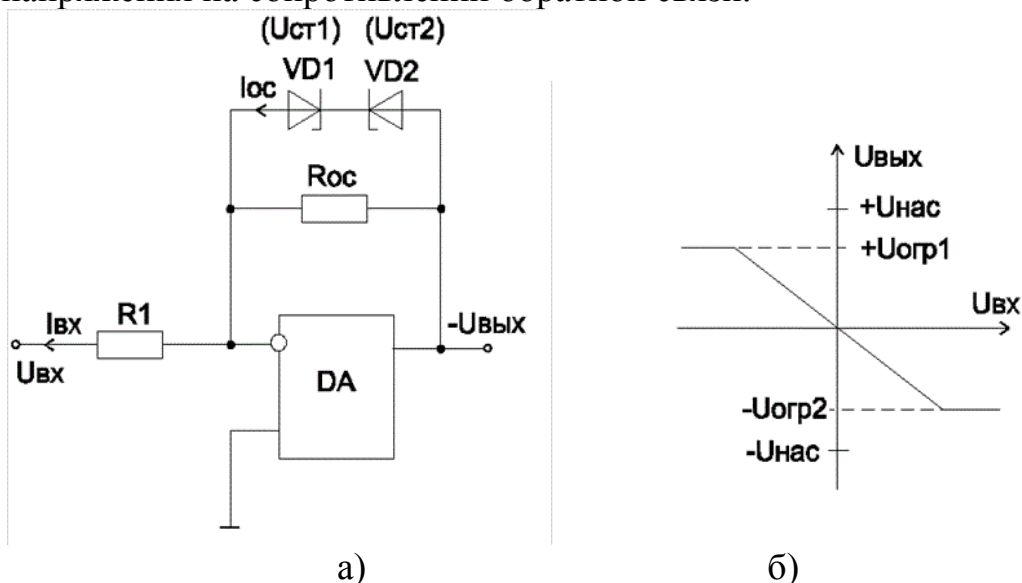


Рис. 2.5.22

2.5.2.6. Компараторы

Компараторы определяют знак входного сигнала. Компараторы являются связующим элементом между аналоговыми и цифровыми схемами. Для реализации компаратора может использоваться операционный усилитель без обвязывающих цепей $Z_{вх}$, $Z_{ос}$. Характеристика компаратора должна

иметь вид, показанный на рис.2.5.23. Чтобы из инвертирующего включения получить компаратор, из схемы необходимо убрать R_{oc} . R_1 можно закоротить, как показано на рис.2.5.24. Возможно и неинвертирующее включение ОУ (рис. 2.5.25).

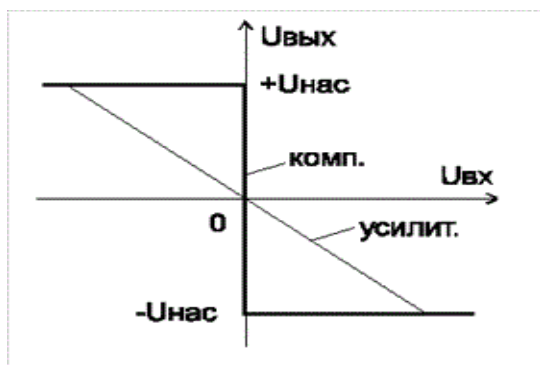


Рис.2.5.23

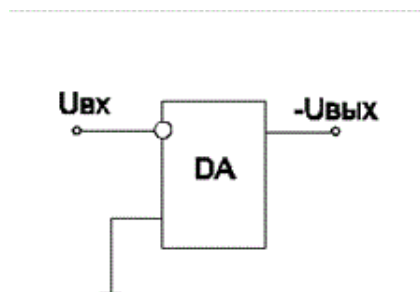


Рис.2.5.24

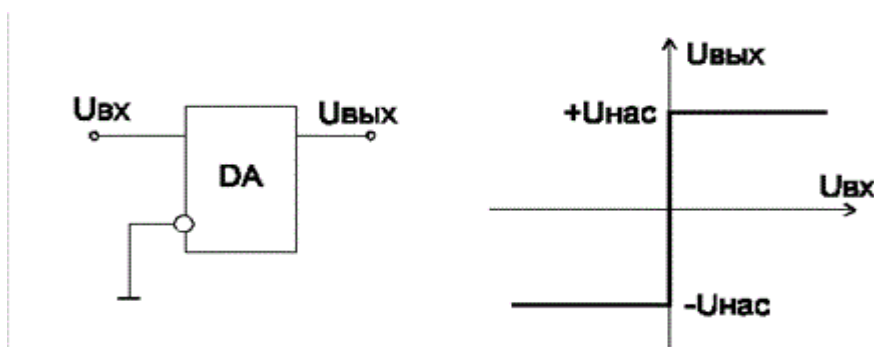


Рис.2.5.25

Выпускаются специализированные микросхемы компараторов: К521СА3, К554СА3, КР597СА2 и др. Специализированные компараторы обладают повышенным быстродействием и имеют цифровой выход 1 и 0. Диаграммы работы компаратора представлены на рис.2.5.26.

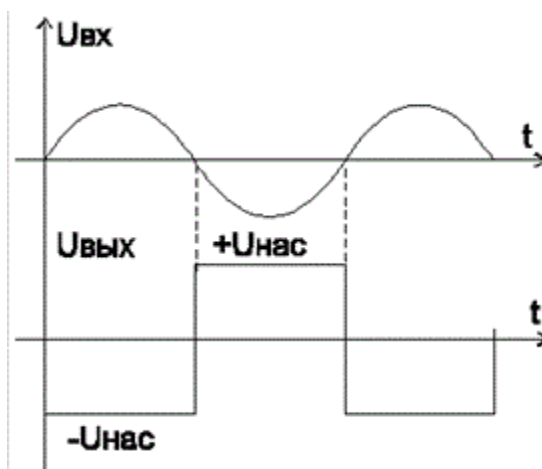


Рис.2.5.26

Схема применения компаратора для широтно-импульсного регулирования

Схема представлена на рис.2.5.27. Получение пилообразного входного

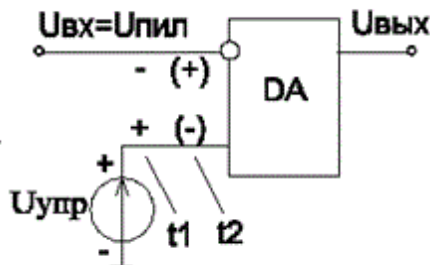


Рис.2.5.27

напряжения показано на рис.2.5.28. Диаграммы работы исходной схемы показаны на рис.2.5.29. В схеме рис.2.5.27 ОУ является компаратором, который

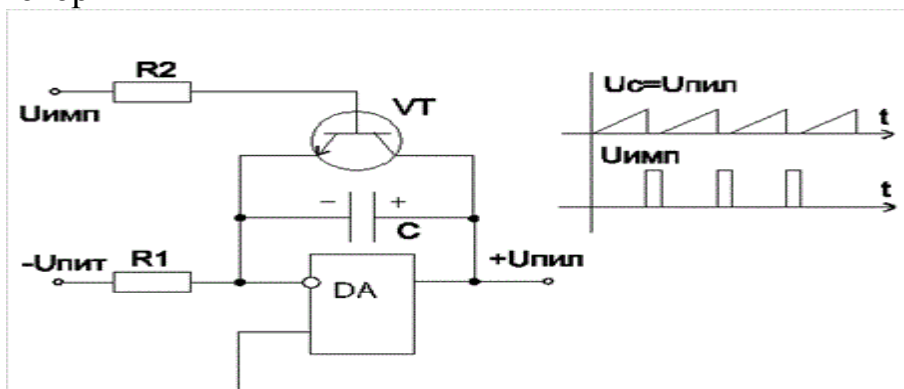


Рис.2.5.28

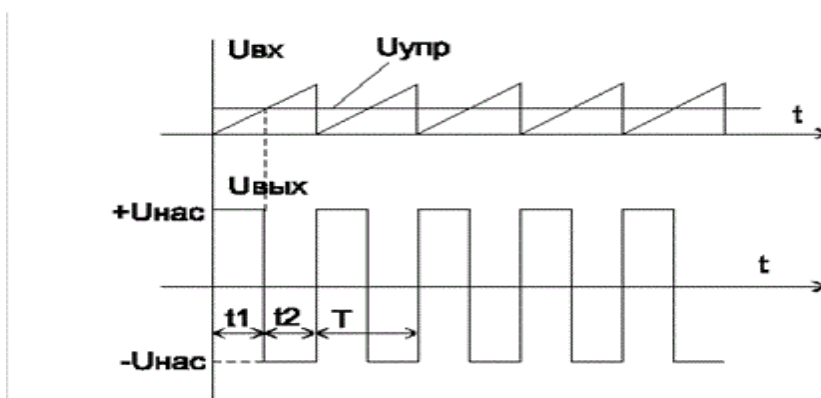


Рис.2.5.29

сравнивает два сигнала - пилообразный и управляющий. Изменяя величину $U_{упр}$ можно менять длительность интервалов t_1 и t_2 . При этом

период выходного сигнала T изменяться не будет, а соотношение между t_1 и t_2 будет зависеть от $U_{упр}$. Варианты:

1. $U_{упр}=0$: $t_1=0$, $t_2=T$, $U_{вых} = U_{нас}$.
2. $U_{упр}=U_{пил.мах}/2$: $t_1=t_2=T/2$, $U_{вых.ср.}=0$.
3. $U_{упр}=U_{пил.мах}$: $t_1=T$, $t_2=0$, $U_{вых} = U_{нас}$.

Т.о. изменяя величину $U_{упр}$ от 0 до $мах$ можно менять среднее значение выходного напряжения $U_{вых.ср.}$ от $-U_{нас.}$ до $+U_{нас.}$ $U_{вых.ср.}$ -это постоянная составляющая выходного сигнала, которая может быть выделена с помощью фильтра. При изменении ширины интервалов t_1 и t_2 меняется $U_{вых.ср.}$, поэтому такой способ регулирования среднего значения напряжения называется **широтно-импульсное регулирование**.

Триггер Шмитта

Он является компаратором с зоной нечувствительности. Зона нечувствительности может быть установлена любая желаемая, например, такой величины, чтобы при определении знака входного сигнала не чувствовался уровень помех во входном сигнале.

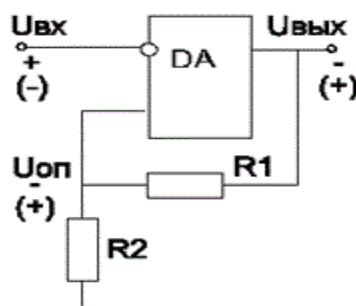


Рис.2.5.30

Триггер Шмитта строится на основе компаратора, но добавляется положительная обратная связь. Схема представлена на рис.2.5.30. В этой схеме на неинвертирующий вход через делитель R_1R_2 подана часть выходного напряжения, причем знак напряжения на неинвертирующем входе зависит от знака выходного напряжения. Напряжение на неинвертирующем входе называют опорным

$$U_{оп}=U_{вых} R_2/(R_1+R_2)$$

Диаграммы работы представлены на рис.2.5.31. Иногда $U_{оп}$ называют пороговым напряжением. Т.о., если полезный сигнал содержит уровень помех меньше $U_{оп}$, то эти помехи на определение знака не будут сказываться. Знак определяется только гладкой составляющей опорного

сигнала. При отсутствии опорного сигнала при переходе входного сигнала через нуль и наличии помех было бы многократное переключение компаратора за счет помех (рис.2.5.32).

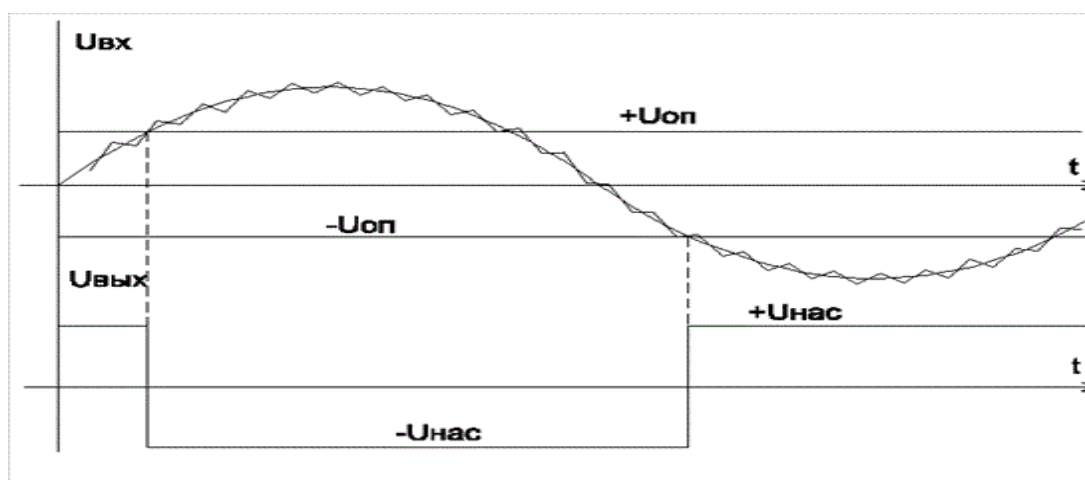


Рис.2.5.31

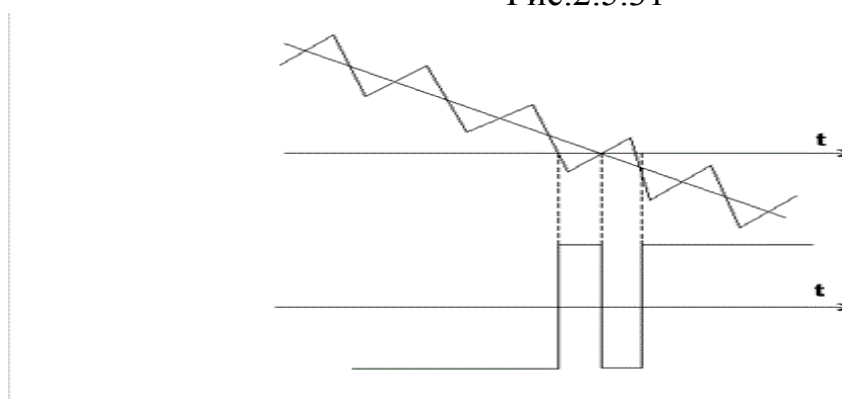


Рис.2.5.32

Схема мультивибратора

Мультивибратор является автоколебательной схемой. Выход мультивибратора изменяет свое состояние на противоположное за счет действия времязадающей RC цепи. Составной частью мультивибратора (рис.2.5.33 103 а) является схема триггера Шмитта. При изображении мультивибратора к триггеру Шмитта добавляют времязадающую RC цепь, которая действует на инвертирующий вход ОУ вместо источника внешнего входного сигнала. Будем рассматривать работу мультивибратора с момента подачи питания в схему. При подаче питания выход примет значение $+U_{нас}$ или $-U_{нас}$ (рис.2.5.33 103 б). В первый момент конденсатор C разряжен и напряжение между входами равно $U_{оп}$. При установке в исходное состояние конденсатор C начинает заряжаться.

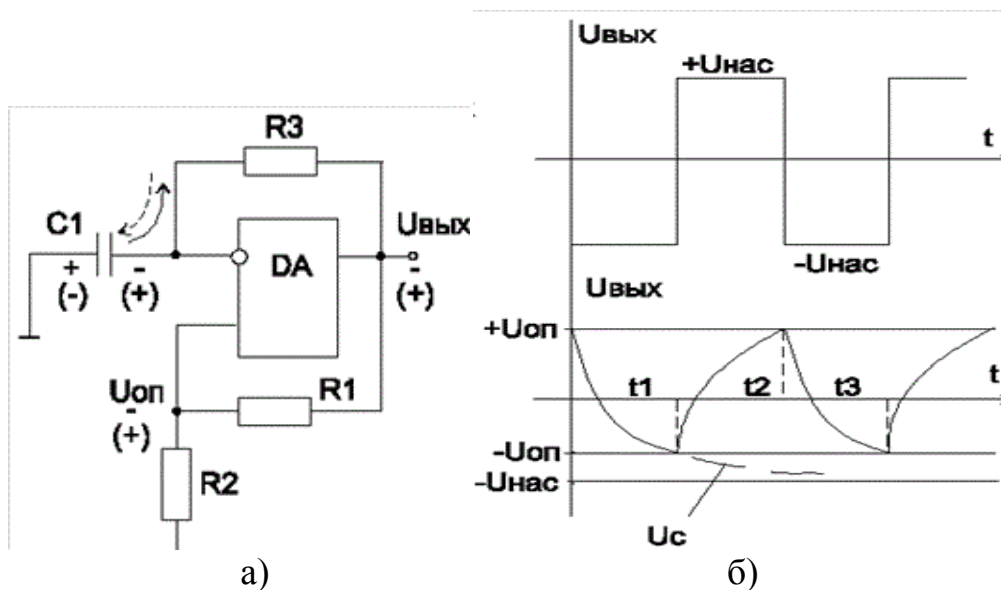


Рис.2.5.33

Между входами ОУ напряжение $U_{оп}=U_c$, т.к. $U_{оп}=U_c$, то $U_{оп}$ определяет выход ОУ. Когда U_c достигнет $U_{оп}$, произойдет переключение ОУ на противоположное. В момент равенства этих напряжений ОУ начинает работать в соответствии с его свойствами. Т.к. при этом напряжение между входами близко к нулю и меняет знак на противоположный, то и выходное напряжение меняется на противоположное. При изменении знака выходного напряжения меняется знак опорного и конденсатор начинает перезаряжаться по пунктирной стрелке. Когда положительное напряжение на конденсаторе сравнивается с положительным опорным (момент времени t_2), выходное напряжение ОУ изменится на противоположное.

При включении схемы интервал $(0-t_1)$ короче, чем последующие интервалы. Для установившегося режима:

$$t_1=t_2=t_3=...; T=t_1+t_3=R_3C_1; f=1/T.$$

2.5.2.7. Активные фильтры

Фильтры применяются для выделения постоянной составляющей в изменяющемся от времени сигнале. Фильтрация требуется, например, для выходного напряжения выпрямителей, выходного напряжения широтно-импульсного регулятора.

Фильтры первого порядка

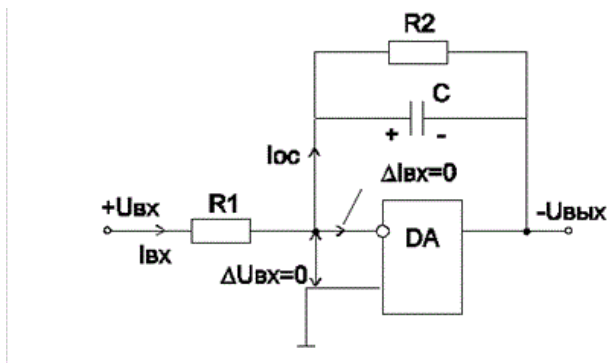


Рис.2.5.34

Схема представлена на рис. 2.5.34. $U_{\text{вых}}(p)/U_{\text{вх}}(p)$ -передаточная функция. ОУ работает в линейном режиме (все свойства действуют). Исходные уравнения:

$$U_{\text{вых}}(p)/U_{\text{вх}}(p)=Z_{\text{oc}}/Z_{\text{вх}};$$

$$Z_{\text{oc}}=(R_2((1/pC)))/(R_2+1/pC)=R_2/(pR_2C+1); Z_{\text{вх}}=R_1.$$

Тогда

$$U_{\text{вых}}/U_{\text{вх}}=R_2/R_1/(pR_2C+1).$$

Если $p=d/dt$, то $U_{\text{вых}}(pCR_2+U_{\text{вых}})=(R_2/R_1) \cdot U_{\text{вх}}$. Решение этого дифференциального уравнения ищется в виде экспоненты.

Фазовращатель

Схема, обеспечивающая идеальный фазовый сдвиг, должна передавать сигнал, не изменяя его амплитуду, но сдвигая его фазу на определенный заданный угол.

Схема:

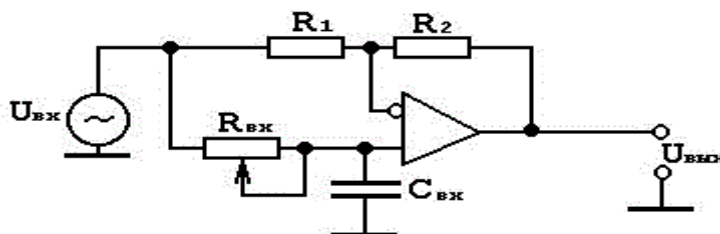


Рис. 2.5.35

На выход фазовращателя подан синусоидальный сигнал $U_{\text{вх}}$ частотой 1 кГц и амплитудой 1 В.

Сигнал на выходе $U_{\text{вых}}$ имеет ту же частоту и амплитуду, что и входной сигнал, но запаздывает относительно $U_{\text{вх}}$ на 90° .

В общем виде выражение для выходного напряжения схемы фазовращателя имеет вид.

$$U_{\text{вых}} = U_{\text{вх}} e^{j\varphi}, \quad \text{где } \varphi - \text{ фазовый угол.}$$

В фазовращателе резисторы $R_1 = R_2 = R$. Фазовый угол φ зависит только от $R_{вх}$ и $C_{вх}$ и от частоты F входного сигнала $U_{вх}$. Они связаны следующими соотношениями:

$$\varphi = -2 \cdot \arctg[2\pi \cdot F \cdot R_{вх} \cdot C_{вх}], (*)$$

где φ - измеряется в градусах, F - в герцах, R - в омах, C - в фарадах.

Из уравнения (*) следует, что $\varphi = -90^\circ$ градусов тогда, когда $R_{вх}$ равно реактивному сопротивлению $C_{вх}$, т.е.

$$R_{вх} = \frac{1}{2\pi \cdot F \cdot C_{вх}}$$

При изменении $R_{вх}$ от 1 до 100 кОм φ изменяется приблизительно от -12° до -168° . Таким образом, фазовращатель может сдвигать угол в диапазоне до 180° . Если $R_{вх}$ и $C_{вх}$ в схеме поменять местами, то фазовый угол будет положительный.

Схема логарифмического преобразователя и усилителя.

Логарифмические и антилогарифмические схемы используются для выполнения аналогового умножения и деления, сжатие сигнала и отыскание значений логарифмов и показательных функций

Для получения логарифмической характеристики усилителя необходимо иметь устройство с логарифмической характеристикой и включать его в цепь обратной связи. Устройство, обладающее такой характеристикой. Является полупроводниковый p-n переход.

Ток через p/n диод равен:

$$I_{д} = I_0(e^{\frac{eU}{kT}} - 1) = I_0 e^{\frac{eU}{kT}} (*),$$

где I_0 - ток утечки при небольшом обратном смещении, e - заряд электрона ($1.6 \cdot 10^{-19}$ Кл), U - напряжение на диоде, k - постоянная Больцмана ($1.38 \cdot 10^{-23}$ Дж/К), T - абсолютная постоянная температура в кельвинах.

Аналогично можно записать выражение для коллекторного тока транзистора с ОБ:

$$I_{к} = I_{э0}(e^{\frac{eU_{эб}}{kT}} - 1) = I_{э0} e^{\frac{eU_{эб}}{kT}} (**),$$

где $U_{эб}$ - напряжение эмиттер - база, $I_{э0}$ - ток перехода эмиттер база при небольшом обратном смещении.

Как диод, так и транзистор можно использовать для получения логарифмической зависимости.

Схема:

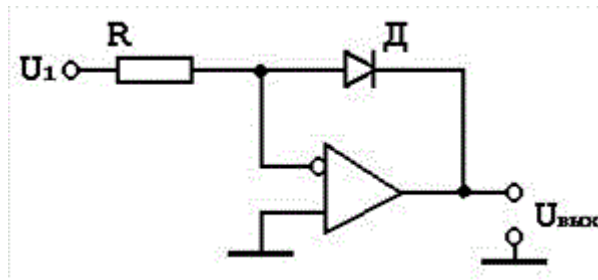


Рис. 2.5.36.

Чтобы показать, каким образом диод в цепи ОС формирует логарифмическую характеристику решим уравнение (*) относительно U_d , учитывая, что $U_d = U_{\text{вых}}$.

Из уравнения $I_d = I_o e^{\frac{eU}{kT}}$, получим

$$\ln I_d = \ln I_o + \frac{eU}{kT}, \quad \ln I_d - \ln I_o = \frac{eU}{kT},$$

Следовательно,

$$U_{\text{вых}} = U_d = \frac{kT}{e} (\ln I_d - \ln I_o),$$

так что

$$I_d = I_{r1} = \frac{U_1}{R_1} \quad U_{\text{вых}} = \frac{kT}{e} \left(\ln \frac{U_1}{R_1} - \ln I_o \right)$$

Напряжение $\frac{kT}{e} = 26$ мВ при 25°C

Построив зависимость $I_d = F(U_{\text{вых}})$ в линейном масштабе, получим логарифмическую характеристику в масштабе на плоскости U-I.

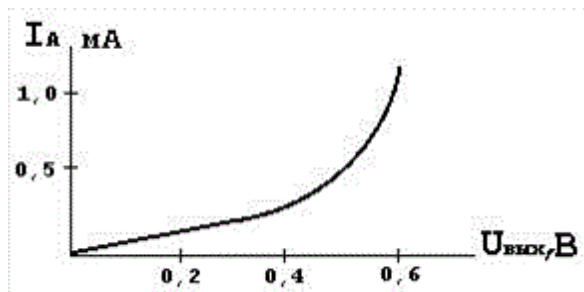


Рис. 2.5.37.

Если построить зависимость $U_{\text{вых}} = F(\ln I)$, то получим прямую линию с наклоном около 26 мВ. $U_{\text{вых}}$ достигает около 0.6 В.

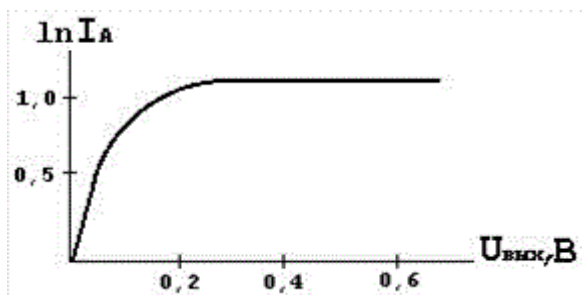


Рис. 2.5.38.

Если необходимо иметь большее значение выходного напряжения, то его надо усилить. Логарифмический усилитель в зависимости от типа диода будет иметь логарифмическую характеристику при изменении входного тока в пределах трех декад. Логарифмический усилитель имеет выходное напряжение только одной полярности, которая определяется направлением включения диода. Для получения большого диапазона входного напряжения можно использовать в качестве логарифмического элемента в цепи ОС транзистор, включенный по схеме с ОБ. Так как $I_k = -I_{r1}$ и решая уравнение (**) относительно $U_{БЭ}$, получим:

$$U_{ВЫХ} = U_{БЭ} = \left(\frac{kT}{e} \right) \left(\ln \frac{U_1}{R_1} - \ln I_{зо} \right)$$

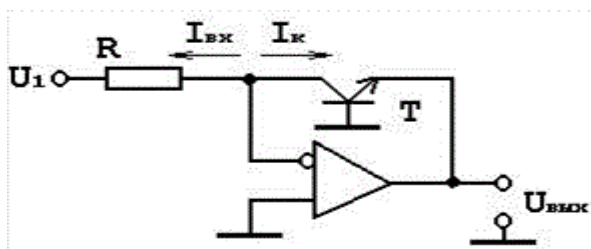


Рис. 2.5.39.

Выходное напряжение схемы будет отрицательно при положительном выходном напряжении. В схеме логарифмической зависимости напряжения $U_{БЭ} = F(I_k)$ используется для получения выходного напряжения, пропорционального логарифму положительного напряжения. Благодаря потенциальному заземлению инвертирующего входа резистор R_1 преобразует напряжение $U_{ВХ}$ в ток. Этот ток протекает через транзистор T_1 и создает на его эмиттере потенциал, который на величину падения напряжения $U_{БЭ}$ ниже потенциала земли. Транзистор T_2 служит для температурной компенсации. Источник тока, выполненный на ПТ (T_3), задает входной ток, служащий для установки выходного напряжения на ноль. Второй ОУ является не инвертирующим, его коэффициент усиления по напряжению должен быть приблизительно равен 16, для того чтобы напряжение на выходе изменялось в отношении -1,0 В на декаду входного

тока. В качестве T_1 и T_2 используется согласованная пара транзисторов. Такая схема обеспечивает точную логарифмическую зависимость выходного напряжения в пределах 7 или более декад (от 1 нА до 10 нА) при условии, что транзистор имеет небольшие токи утечки, а ОУ - малый входной ток смещения. Для получения хорошей характеристики при малых входных токах входной ОУ следует точно настроить на ноль сдвига. Конденсатор C_1 служит для частотной стабилизации при включении ОС, так как усиление по напряжению в контуре ОС определяет транзистор T_1 . Диод D_1 предотвращает пробой и разрушение перехода база - эмиттер T_1 в случае появления отрицательного напряжения на входе, так как T_1 не обеспечивает цепь ОС при положительном входном напряжении ОУ.

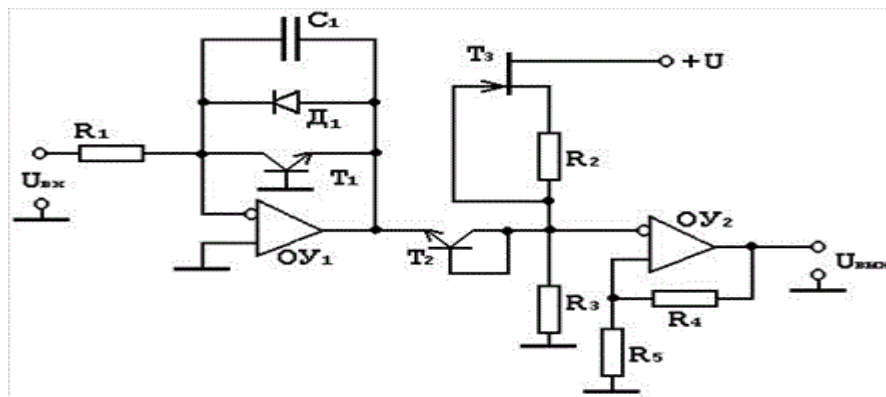


Рис. 2.5.40.

1. Логарифмический преобразователь строится с использованием в цепи ОС элемента с логарифмической характеристикой.
2. Для получения зависимости типа натурального логарифма могут использоваться как п/п диод, так и переход эмиттер - база транзистора.

Выходное напряжение логарифмического усилителя пропорционально логарифму на его входе.

Вопросы для самоконтроля

1. Что называется интегральной микросхемой?
2. Виды микросхем.
3. Аналоговые микросхемы. Операционные усилители
4. Свойства ОУ
5. Основные схемы включения ОУ.
6. Инвертирующее включение.
7. Применение инвертирующего усилителя в качестве интегратора
8. Схема дифференцирования
9. Схема суммирования
10. Неинвертирующее включение
11. Ограничитель сигнала
12. Компараторы

13. Схема применения компаратора для широтно-импульсного регулирования
14. Широтно-импульсное регулирование.
15. Фильтры первого порядка
16. Активные фильтры
17. Фазовращатель
18. Схема логарифмического преобразователя и усилителя.

ГЛАВА 3. ОСНОВЫ ЦИФРОВОЙ ТЕХНИКИ

3.1. КОДИРОВАНИЕ СИГНАЛОВ, ЭЛЕМЕНТЫ ЛОГИЧЕСКОЙ АЛГЕБРЫ И ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ АВТОМАТОВ

3.1.1. Кодирование цифровой информации

Цифровые сигналы. Дискретный по времени и квантованный по уровню сигнал называется цифровым сигналом.

Основой построения любого устройства, использующего цифровую информацию, являются элементы двух типов: логические и запоминающие. Логические элементы выполняют простейшие логические операции над цифровой информацией, а запоминающие служат для ее хранения.

Сигналы на входах и выходах логических элементов являются обычно двоичными (бинарными), то есть принимают лишь два значения, символически обозначаемые «0» и «1». Поэтому их называют также двоичными переменными и обозначают буквами латинского алфавита (например, входные сигналы $X_1, X_2, X_3, \dots, X_n$, а результат операции, то есть выходной сигнал, F). Следует отметить, что цифры 0 и 1 не дают никакой количественной оценки состояний элементов. Они лишь обозначают эти состояния.

На рис. 3.1.1 приведены временные диаграммы однополярных сигналов, у которых логическим 0 и 1 соответствуют различные уровни напряжения U^0 и U^1 .

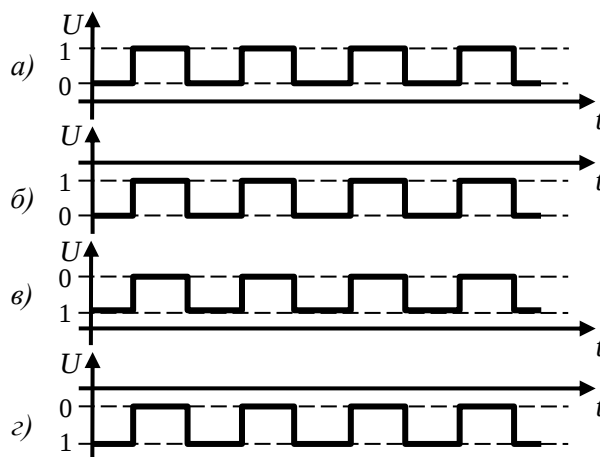


Рис.3.1.1. Цифровые сигналы для положительной логики при $U > 0$ (а), $U < 0$ (б) и для отрицательной логики при $U > 0$ (в), $U < 0$ (г)

Принято считать, что если более высокому уровню присвоено состояние 1, то независимо от полярности напряжения, такой сигнал соответствует

положительной логике (рис. 3.1.1, *а, б*). Если состояние 1 присвоено более низкому уровню, то такой сигнал соответствует отрицательной логике (рис.3.1.1, *в, г*).

Двоичное кодирование. Одиночный цифровой сигнал не слишком информативен, так как он может принимать только два значения: 0 и 1. Поэтому в тех случаях, когда необходимо передавать, обрабатывать или хранить большие объемы информации, обычно применяют несколько параллельных цифровых сигналов. При этом все эти сигналы должны рассматриваться только одновременно, каждый из них по отдельности не имеет смысла. В таких случаях говорят о двоичных кодах, то есть о кодах, образованных цифровыми (логическими, двоичными) сигналами. Каждый из логических сигналов, входящих в код, называется разрядом. Чем больше разрядов входит в код, тем больше значений может принимать данный код.

В отличие от привычного для нас десятичного кодирования чисел, то есть кода с основанием 10, при двоичном кодировании в основании кода лежит число 2 (рис.3.1.2).

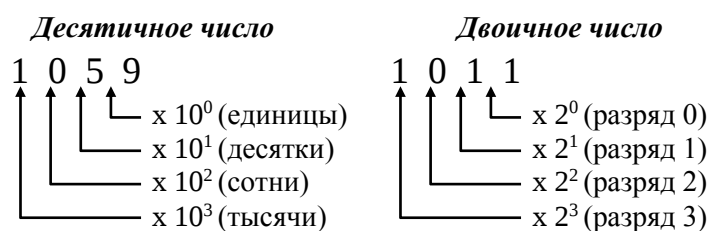


Рис.3.1.2. Десятичное и двоичное кодирование

При двоичном кодировании каждая цифра кода (каждый разряд двоичного кода) может принимать не десять значений (как в десятичном коде 0, 1, 2, 3, ..., 9), а всего лишь два значения – 0 и 1. В общем виде число в двоичной системе счисления записывается как

$$A_2 = a_n 2^n + a_{n-1} 2^{n-1} + \dots a_1 2^1 + a_0 2^0.$$

Здесь коэффициентами a_n являются цифры 0 и 1, а основанием – число 2.

В таблице 3.1.1 показано соответствие первых двадцати чисел в десятичной и двоичной системах.

Таблица 3.1.1. Соответствие чисел в десятичной и двоичной системах

Десятичная система	Двоичная система	Десятичная система	Двоичная система
0	0	10	1010

1	1	11	1011
2	10	12	1100
3	11	13	1101
4	100	14	1110
5	101	15	1111
6	110	16	10000
7	111	17	10001
8	1000	18	10010
9	1001	19	10011

Из таблицы 3.1.1 видно, что количество разрядов двоичного кода, требуемое для представления каждого числа (кроме 0111) значительно больше, чем требуемое количество разрядов десятичного кода. В общем случае n -разрядное двоичное число может принимать 2^n различных значений, а n -разрядное десятичное число – 10^n значений. Поэтому запись больших двоичных чисел (с количеством разрядов больше десяти становится не слишком удобной).

Для упрощения записи двоичных чисел, была предложена так называемая шестнадцатеричная система. В ней все двоичные разряды разбиваются на группы по 4 разряда, начиная с младшего, а затем каждая группа кодируется одним символом. Из таблицы 3.1.2 видно, что 4-разрядное число может принимать 16 разных значений (от 0 до 15). Поэтому требуемое число символов шестнадцатеричного кода тоже 16, откуда и происходит его название. В качестве первых десяти символов берутся цифры от 0 до 9, а затем используются шесть начальных заглавных букв латинского алфавита: A, B, C, D, E, F.

В таблице 3.1.2 приведены примеры шестнадцатеричного кодирования первых двадцати чисел (в скобках приведены числа в двоичной системе), а на рис. 3.1.3 представлен пример записи двоичного числа в шестнадцатеричном виде.

Таблица 3.1.2. Шестнадцатеричная система кодирования

Десятичная система	16-ричная система	Десятичная система	16-ричная система
0	0 (0000)	10	A (1010)
1	1 (0001)	11	B (1011)
2	2 (0010)	12	C (1100)
3	3 (0011)	13	D (1101)
4	4 (0100)	14	E (1110)
5	5 (0101)	15	F (1111)

6	6 (0110)	16	10 (10000)
7	7 (0111)	17	12 (10001)
8	8 (1000)	18	13 (10010)
9	9 (1001)	19	14 (10011)



Рис. 3.1.3. Двоичная и шестнадцатеричная запись числа

Двоично-десятичное кодирование. Помимо рассмотренных кодов существует и так называемое двоично-десятичное представление чисел. Как и в 16-разрядном коде, в двоично-десятичном коде каждому разряду кода соответствуют четыре двоичных разряда, однако каждая группа из четырех двоичных разрядов может принимать не 16, а только 10 значений, кодируемых символами 0, 1, 2, ..., 9. То есть одному десятичному разряду соответствуют четыре двоичных разряда. Таким образом, написание чисел в двоично-десятичном коде ничем не отличается от написания в обычном десятичном коде, но в реальности это всего лишь специальный двоичный код, каждый разряд которого принимает только два значения: 0 и 1. Пример написания такого кода представлен в таблице 3.1.3. Применение двоично-десятичного кода на практике очень удобно для организации десятичных цифровых индикаторов и табло.

Таблица 3.1.3. Двоично-десятичная система кодирования

Десятичная система	Двоично-десятичная система	Десятичная система	Двоично-десятичная система
0	0(00)	10	10(1 0000)
1	1(01)	11	11(1 0001)
2	2(10)	12	12(1 0010)
3	3(11)	13	13(1 0011)
4	4(100)	14	14(1 0100)
5	5(101)	15	15(1 0101)
6	6(110)	16	16(1 0110)
7	7(111)	17	17(1 0111)
8	8(1000)	18	18(1 1000)

9	9(1001)	19	19(1 1001)
---	---------	----	------------

Например: $37_{10} = 100101_2$ и $37_{10} = 0011\ 0111_{2/10}$

Числа от 0 до 9 можно закодировать многими способами и поэтому число возможных двоичных кодов довольно велико. Наиболее часто применимые в цифровой технике коды приведены в таблице 3.1. 4.

Общей чертой большинства кодов служит тот факт, что они представляют собой кодовые комбинации четырехразрядного натурального кода, образованные удалением лишних шести кодовых комбинаций, разных в различных кодах.

Часть кодов являются *взвешенными* или *позиционными*. Каждому разряду кодов этой группы соответствует определенный вес, определяемый весовым коэффициентом a_i , а выражаемое кодом число получается суммированием весов тех разрядов кодовых комбинаций, в которых присутствует 1.

$$A = a_4 Q_4 + a_3 Q_3 + a_2 Q_2 + a_1 Q_1,$$

где A – десятичное число;

a_1, a_2, a_3, a_4 – весовые коэффициенты кода;

Q_1, Q_2, Q_3, Q_4 – кодовая комбинация.

Взвешенные коды обозначают при перечислении веса разрядов, начиная со старшего, например: 8-4-2-1; 2-4-2-1 и т.д. Остальные коды – символические.

Таблица 3.1.4. Двоично-десятичные коды

Дес. чис ло	Двоич. код	Десятич. эквивалент двоич. чисел в двоич.- десятич. кодах								
		Несамодоп. коды						Самодоп. коды		
	$Q_4 Q_3 Q_2 Q_1$	8-4- 2-1	2-4- 2-1	4-2- 2-1	5-2- 1-1	5-4- 2-1	Грея	2-4- 2-1	с изб. 3	4-2- 2-1
0	0000	0	0	0	0	0	0	0	–	0
1	0001	1	1	1	1	1	1	1	–	1
2	0010	2	2	2	–	2	3	2	–	2
3	0011	3	3	3	2	3	2	3	0	–
4	0100	4	4	–	–	4	7	4	1	–
5	0101	5	5	–	3	–	6	–	2	3
6	0110	6	6	4	–	–	4	–	3	4
7	0111	7	7	5	4	–	5	–	4	–
8	1000	8	–	–	5	5	–	–	5	–

9	1001	9	–	–	6	6	–	–	6	5
10	1010	–	–	6	–	7	–	–	7	6
11	1011	–	–	7	7	8	–	5	8	–
12	1100	–	–	–	–	9	8	6	9	–
13	1101	–	–	–	8	–	9	7	–	7
14	1110	–	8	8	–	–	–	8	–	8
15	1111	–	9	9	9	–	–	9	–	9

Все коды делятся также на *самодополняющиеся* и *несамодополняющиеся*. В самодополняющихся кодах код верхних пяти цифр является инверсным (обратным) кодом нижних пяти цифр. В этих кодах дополнение числа до 9 получается простой заменой единицы на нули, а нулей на единицы (инверсия) в коде числа. Это позволяет упростить десятиричную арифметику. Вместо вычитания какого-либо кода достаточно произвести сложение с числом, которое является дополнением до 9 начального числа, плюс 1.

Наиболее часто используются коды 8-4-2-1, с избытком 3, код Грея. Код с избытком 3 получается добавлением числа 3 к коду 8-4-2-1. Он удобен для арифметических операций, так как при сложении довольно просто можно определить необходимость коррекции результата, когда результат суммирования больше 9. А так как это самодополняющийся код, то он может быть использован при вычитании, основанном на сложении с дополняющими числами. Кроме того, этот код облегчает обнаружение ошибок, потому что во всех комбинациях есть хотя бы одна цифра 1.

Код Грея используется в механических шифраторах угла поворота вала, при «параллельном кодировании» – методе быстродействующего аналого-цифрового преобразователя. Это позволяет предотвратить ошибки, поскольку соседние комбинации в коде Грея отличаются друг от друга только одним разрядом.

3.1.2. Основные положения теории логических схем

Сложные зависимости между входными и выходными переменными могут быть реализованы различными способами.

Поэтому логические схемы, выполняющие одни и те же функции, могут отличаться по числу входящих в них элементов и по способу их соединения. Проектирование экономически выгодных логических схем осуществляется с помощью алгебры Буля – математического аппарата, значительно облегчающего решение этой задачи.

3.1.2.1. Основные логические операции и логические элементы. В булевой алгебре над переменными (0 или 1) могут производиться три основных действия: логическое сложение, логическое умножение и логическое отрицание.

Логическое сложение, называемое также дизъюнкцией либо операцией ИЛИ, обозначается символом « $\vee$ » или знаком обычного сложения « $+$ ».

Используя последнее обозначение, операция ИЛИ символически записывается:

$$F = x_1 + x_2 + \dots + x_n.$$

Для двух переменных функция принимает вид:

$$F = x_1 + x_2,$$

где x_1 и x_2 могут принимать значения 0 и 1, как это показано в таблице 5.

Логические элементы, реализующие операцию ИЛИ, называются дизъюнкторами, либо элементами ИЛИ.

Как следует из таблицы 3.1.5 элемент ИЛИ формирует на выходе единицу тогда и только тогда, когда хотя бы на одном из входов присутствует единица (или на первом, или на втором).

Таблица 3.1.5. Таблица истинности двухвходовых элементов ИЛИ, И

Вход x_1	Вход x_2	Выход ИЛИ	Выход И
0	0	0	0
0	1	1	0
1	0	1	0
1	1	1	1

Логическое умножение, называемое также конъюнкцией, либо операцией И, обозначается символом « $\wedge$ » либо знаком умножения « $\cdot$ », либо написанием переменных без всякого знака:

$$F = x_1 \cdot x_2 \cdot \dots \cdot x_n.$$

Для двух переменных функция принимает вид:

$$F = x_1 \cdot x_2.$$

Логические элементы, реализующие операцию И, называются конъюнкторами, либо элементами И.

Как следует из таблицы 3.1.5, элемент И формирует единицу тогда и только тогда, когда на всех его входах присутствует единица (и на первом, и на втором).

Логическое отрицание, называемое также инверсией, либо операцией НЕ, обозначается чертой над переменной $F = \bar{x}$ и читается: « F равно не x ».

Правило выполнения операции НЕ:

$$\bar{0} = 1,$$

$$\bar{1} = 0.$$

Операция НЕ выполняется логическим элементом, называемым инвертором. Отечественное и зарубежное обозначение рассмотренных логических элементов приведены на рис.3.1.4.

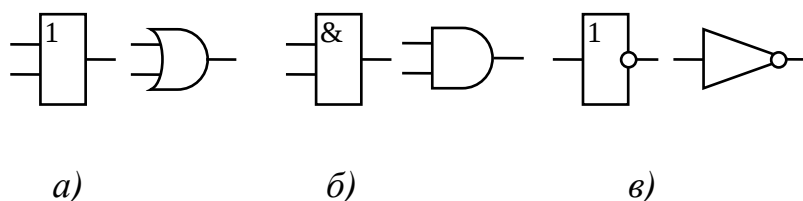


Рис. 3.1.4. Обозначения элементов ИЛИ (а), И (б), НЕ (в):отечественные (слева) и зарубежные (справа)

Для двух аргументов наряду с дизъюнкцией, конъюнкцией и отрицанием практическое применение находят и другие функции. Все они могут быть выражены через И, ИЛИ, НЕ над двоичными аргументами, однако некоторые из них удобнее назвать и обозначить особо.

Импликация $a \rightarrow v$ принимает значение 1, если $a = 0$ или $v = 1$, то есть $a \rightarrow v = \bar{a} + v$.

Функция запрета $a \Delta v$ принимает значение 1, если $a = 1$ и $v = 0$, то есть $a \Delta v = a \bar{v}$. Второй аргумент функции является запрещающим.

Функция ИЛИ-НЕ (функция Пирса, стрелка Пирса, функция Вебба) $a \downarrow v$ принимает значение 1, если $a = 0$ и $v = 0$, то есть $a \downarrow v = \overline{a + v}$.

Функция И-НЕ (функция Шеффера, штрих Шеффера) $a \mid v$ принимает значение 1, если $a = 0$ или $v = 0$, то есть $a \mid v = \overline{a \cdot v}$.

Функция логической равнозначности $a \equiv v$ принимает значение 1, если аргументы принимают одинаковые значения, то есть $a \equiv v = \bar{a} \bar{v} + av$.

Функция логической неравнозначности (сумма по модулю 2, исключающее ИЛИ) $a \oplus v = \bar{a} v + a \bar{v}$.

Таблицы истинности всех этих элементов двух переменных приведены в таблице 3.1.6.

Таблица 3.1.6. Важнейшие логические функции 2-х переменных

a	v	$a \rightarrow v$	$a \Delta v$	$a \downarrow v$	$a \mid v$	$a \equiv v$	$a \oplus v$
0	0	1	0	1	1	1	0
0	1	1	0	0	1	0	1
1	0	0	1	0	1	0	1
1	1	1	0	0	0	1	0

Из перечисленных логических операций чаще других используются операции И-НЕ, ИЛИ-НЕ и логической неравнозначности. Отечественные

и зарубежные обозначения логических элементов, выполняющие эти операции, приведены на рис. 4.

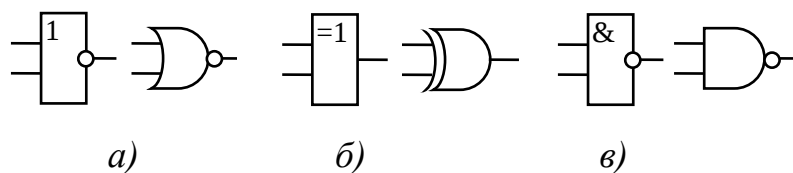


Рис.3.1.4. Обозначения элементов ИЛИ-НЕ (а), исключающее ИЛИ (б), И-НЕ (в): отечественные (слева) и зарубежные (справа)

3.1.2.2. Принцип двойственности в алгебре Буля. Из сравнения правил, определяющих операции ИЛИ и И (см. табл.3.1.5) легко заметить, что если в них заменить все 0 на 1, а все 1 на 0 и, кроме того, заменить знаки «+» на «·» и наоборот, то эти правила поменяются местами. Это хорошо видно из анализа табл.3.1. 5: первая строка для операции ИЛИ превращается в четвертую строку для операции И, вторая строка для операции ИЛИ – в третью строку для операции И и т.д. В общем случае, если операция ИЛИ выражается равенством $x + y = F$, то при замене переменных их отрицанием и знака «+» знаком «·» это равенство не нарушается, если в правой части функции F будет заменена ее отрицанием, то есть $\bar{x} \cdot \bar{y} = \bar{F}$. Сравнение таблиц показывает, что это справедливо для любых комбинаций значений x и y .

Аналогичное равенство для операции И $x \cdot y = F$ превращается в равенство для операции ИЛИ при замене всех переменных их отрицанием, то есть $\bar{x} + \bar{y} = \bar{F}$. Указанное свойство сохраняется при любом числе переменных, над которыми выполняется операция. В этом и состоит принцип двойственности в алгебре Буля:

$$x + y = F \rightarrow \bar{x} \cdot \bar{y} = \bar{F};$$

$$x \cdot y = F \rightarrow \bar{x} + \bar{y} = \bar{F}.$$

Практическое применение принципа двойственности алгебры Буля заключается в том, что одну и ту же логическую схему можно реализовать в различных элементных базах, т.е. от элементов сложения переходить к элементам умножения и наоборот, логические элементы И-НЕ заменять элементами ИЛИ-НЕ и т.д.

Кроме знаков операции в алгебре Буля применяется знак равенства «=» и скобки. Знак «=» означает не количественное равенство, а то, что разделяемые им выражения равнозначны, поэтому левую часть всегда можно заменить правой и наоборот. Скобки в алгебре Буля, как и в обычной алгебре, указывают на порядок операций. Если скобок нет, то

сначала выполняется отрицание над переменными, затем логическое умножение и, наконец, логическое сложение. Когда знак отрицания (черта) ставится над совокупностью символов, операция отрицания выполняется в последнюю очередь.

3.1.2.3. Основные соотношения, правила и теоремы алгебры Буля.

Теоремы для одной переменной. Эти теоремы охватывают все случаи операций над переменной X и константами 0 и 1 и вытекают из определения операций сложения, умножения, инверсии.

- | | |
|------------------------------|--|
| 1) $x + 0 = x$; | 5) $x \cdot 0 = 0$; |
| 2) $x + 1 = 1$; | 6) $x \cdot 1 = x$; |
| 3) $x + x + \dots + x = x$; | 7) $x \cdot x \cdot \dots \cdot x = x$; |
| 4) $x + \bar{x} = 1$; | 8) $x \cdot \bar{x} = 0$. |

Теоремы для двух и более переменных. В соответствии с принципом двойственности все теоремы даются в двух вариантах: для логического сложения и для логического умножения. Для краткости изложения все последующие теоремы приведены без доказательств. Применение уже известных теорем алгебры Буля позволит без труда осуществить доказательства любой из теорем.

9) Переместительный закон:

- а) $x + y = y + x$ для сложения;
 б) $x \cdot y = y \cdot x$ для умножения.

10) Сочетательный закон:

- а) $x + y + z = x + (y + z) = (x + y) + z$;
 б) $x \cdot y \cdot z = x \cdot (y \cdot z) = (x \cdot y) \cdot z$.

11) Распределительный закон:

- а) $x \cdot (y + z) = x \cdot y + x \cdot z$;
 б) $x + y \cdot z = (x + y) \cdot (x + z)$.

Теоремы 9, 10, 11 (а) соответствуют законам обычной алгебры. Теорема 11 (б) в обычной алгебре аналога не имеет, но ее, как и теоремы 12–15 нетрудно доказать на основании уже известных теорем алгебры Буля.

12) Без названия:

- а) $(x + \bar{y}) \cdot y = xy$;
 б) $x \cdot \bar{y} + y = x + y$.

13) Закон поглощения:

- а) $x + xy = x$;
 б) $x(x + y) = x$.

14) Закон склеивания:

- а) $xy + \bar{x}y = y$;
 б) $(x + y)(\bar{x} + y) = y$.

Здесь в результате операции исчезает переменная, входящая непосредственно и с отрицанием. Слагаемые, которые отличаются только одной переменной, причем в одном из них переменная имеет отрицание, в другом – нет, называются соседними, например, $xу$ и $\bar{x}у$ – соседние слагаемые.

15) Теоремы де Моргана или законы отрицания:

$$а) \overline{x+y} = \bar{x} \cdot \bar{y};$$

$$б) \overline{x \cdot y} = \bar{x} + \bar{y}.$$

Теоремы де Моргана справедливы для любого числа переменных:

$$в) \overline{x+y+z+\dots} = \bar{x} \cdot \bar{y} \cdot \bar{z} \cdot \dots;$$

$$г) \overline{x \cdot y \cdot z \cdot \dots} = \bar{x} + \bar{y} + \bar{z} + \dots.$$

При переходе к элементному базису И-НЕ и ИЛИ-НЕ теоремы де Моргана используются в виде:

$$x + y = \overline{\bar{x} \cdot \bar{y}};$$

$$x \cdot y = \overline{\bar{x} + \bar{y}}.$$

Именно в таком варианте их и следует запоминать. Справедливость теорем де Моргана вытекает из принципа двойственности в алгебре Буля.

Рассмотренные правила булевой алгебры необходимы для анализа и синтеза логических схем. Правила 9–15 имеют большое значение для преобразования логических выражений с целью упрощения и построения логических схем в заданном элементном базисе.

3.1.2.4. Способы представления булевых функций.

Прежде чем говорить об анализе булевых функций, следует ввести само понятие булевой функции.

Результат выполнения логических операций над двоичными переменными также представляет собой двоичную переменную. Значение этой переменной зависит от значения переменных, над которыми выполняется операция или совокупность операций. Она является, таким образом, функцией аргументов и называется *булевой функцией*.

Задать булеву функцию – это значит указать значения функции (0 или 1) при всех возможных комбинациях значений аргументов. Каждую конкретную комбинацию значений аргументов называют *набором* или *точкой*.

Например, набор трех переменных A , B и C задан значениями аргументов 101. Двоичное число, представляющее набор, называется номером набора. В нашем примере имеем пятый набор, так как 101 – это двоичное число 5. А всего у функций 3-х переменных 2^3 наборов, то есть восемь. При n аргументах существует 2^n наборов.

Если функция определена на всех наборах, то она является *полностью определенной*. Если же на некоторых наборах значение функции не задано,

функция называется *частично определенной* (недоопределенной). В реальных схемах это возможно в случае, когда известно, что некоторые комбинации входных переменных невозможны. Тогда значения функции на соответствующих наборах не задаются, а сами наборы называются *запрещенными*. При этом возникают так называемые *факультативные* (необязательные) условия для функций. Значения функции на запрещенных наборах можно установить по своему усмотрению, то есть частично определенную функцию можно доопределить.

Одной из задач проектирования цифровых устройств можно считать получение логических функций в удобном для реализации виде. В зависимости от того, как заданы первоначальные сведения о работе проектируемого устройства (в виде словесного описания, в форме таблицы) существуют несколько способов представления функции, задающей работу устройства.

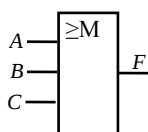
Словесный способ задания функции. Словесное описание функции, реализуемой проектируемым устройством, должно однозначно определять все случаи, в которых выходные сигналы принимают значения 1 или 0. Примером правильного описания может служить следующее задание: «Спроектировать устройство с тремя входами A , B и C , на выходе которого появляется сигнал $F = 1$ в случае, если на любые два или на все три входа подан сигнал 1».

Это означает, что функция равна единице, если любые два аргумента или все три равны 1. Во всех остальных случаях функция равна 0. Этим функция и логика работы соответствующего устройства полностью заданы.

Табличный способ задания функции. Таблица значений функции (таблица истинности) – это перечисление всех возможных комбинаций входных сигналов и соответствующих им значений выходных сигналов. Для устройства, заданного приведенным выше словесным описанием, таблица значений функции имеет вид как на рис.3.1.5, *а*.

Номер набора	A	B	C	F
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

а



б

Рис.3.1.5. Таблица работы (*a*) и условное графическое обозначение (*б*) мажоритарного элемента

Данная функция описывает *мажоритарный элемент* – логический элемент, имеющий всегда нечетное число входов и один выход, состояние которого определяется состоянием большинства входов. Условное графическое обозначение этого логического элемента показано на рис.3.1.5, б.

Таблица истинности является более конкретным и полным представлением функции, чем словесное описание, и поэтому чаще всего от словесного описания переходят к таблице.

Алгебраический способ задания функции. От таблицы можно перейти к аналитической форме функции или к структурной формуле. В такой форме удобно производить различные преобразования функций, например, с целью минимизации. Существуют две формы функции в алгебраическом виде, называемые нормальными.

Первая форма, которая также называется *дизъюнктивной нормальной формой (ДНФ)*, представляет собой сумму элементарных произведений, в каждое из которых аргумент или его отрицание входит не более одного раза, например:

$$F(A,B,C) = A\bar{B} + B C + \bar{A} \bar{B} C.$$

Если каждое слагаемое содержит все переменные или их отрицания, имеем *первую стандартную форму*, или *совершенную дизъюнктивную нормальную форму (СДНФ)*, например:

$$F(A,B,C) = A\bar{B} C + \bar{A} B \bar{C} + A B \bar{C} + \bar{A} \bar{B} C.$$

Вторая форма или *конъюнктивная нормальная форма (КНФ)* есть логическое произведение элементарных логических сумм. Когда каждая сумма содержит все переменные или их отрицания, имеем *вторую стандартную*, или *совершенную конъюнктивную нормальную форму (СКНФ)*, например:

$$F(A,B,C) = (\bar{A} + B + \bar{C}) (A + \bar{B} + C) (\bar{A} + \bar{B} + C).$$

При переходе от таблицы к алгебраической записи функции всегда получается первая или вторая стандартные формы. Однако после алгебраических преобразований на основании теорем алгебры Буля функция может принять форму, которую уже нельзя отнести ни к стандартным, ни даже к нормальным, например:

$$F(A,B,C) = A\bar{B} + \overline{B(C + A)}.$$

Переход от таблицы к первой стандартной форме осуществляется следующим образом. Для каждого набора (из таблицы истинности), на котором функция равна 1, записывается элементарное произведение всех

аргументов, причем если аргумент принимает значение 0, то пишется его отрицание. Затем производится логическое сложение этих элементарных произведений. Для нашей функции получается:

$$F(A,B,C) = \bar{A} B C + A \bar{B} C + A B \bar{C} + A B C.$$

Для перехода ко второй стандартной форме необходимо для каждого набора (из таблицы истинности), на котором функция равна 0, составить элементарную сумму, причем если аргумент в этом наборе принимает значение 1, то пишется его отрицание. Затем суммы объединяются операцией логического умножения. В нашем примере будем иметь:

$$F(A,B,C) = (A+B+C)(A+B+\bar{C})(A+\bar{B}+C)(\bar{A}+B+C).$$

Как видно из рассмотренного примера, структурная формула может быть составлена по единицам и по нулям единственным образом. Из этого следует, что любая функция имеет единственную первую и вторую стандартные формы.

Числовой способ задания функции. Для числового представления функции в первой стандартной форме под знаком суммы перечисляются номера наборов, на которых функция равна 1. При этом подразумевается, что на остальных наборах она равна 0. Для нашего примера:

$$F(A,B,C) = \Sigma(3,5,6,7).$$

Для второй стандартной формы под знаком произведения перечисляют номера наборов, на которых функция равна 0:

$$F(A,B,C) = \Pi(0,1,2,4).$$

Графический способ задания функции (чаще всего временные диаграммы). Временные диаграммы работы устройства приводятся в качестве вспомогательного материала, дополняющего один из предыдущих способов задания функции. Временные диаграммы иллюстрируют прохождение входных и выходных сигналов во времени. На рис. 6 приведены для примера временные диаграммы некоторых простейших функций.

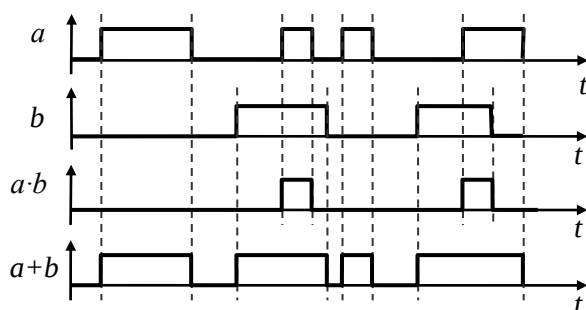


Рис. 3.1.6. Временные диаграммы простейших функций

3.1.2.5. Переход от структурной формулы к логической схеме.

На основании полученной структурной формулы можно построить схему, состоящую из элементов ИЛИ, И, НЕ, которая будет обладать заданными логическими свойствами. Иначе говоря, она будет реализовывать заданную булеву функцию.

Логические элементы, предназначенные для выполнения указанных в формуле операций, располагаются в схеме, начиная от входов, в таком же порядке, в каком выполняются операции в алгебре Буля. Для заданной ранее функции мажоритарного элемента $F(A,B,C) = \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$ сначала ставятся инверторы для получения отрицания входных переменных, затем элементы И, а потом элемент ИЛИ. В результате получим схему, содержащую три инвертора, четыре элемента И и один элемент ИЛИ (рис.3.1.7).

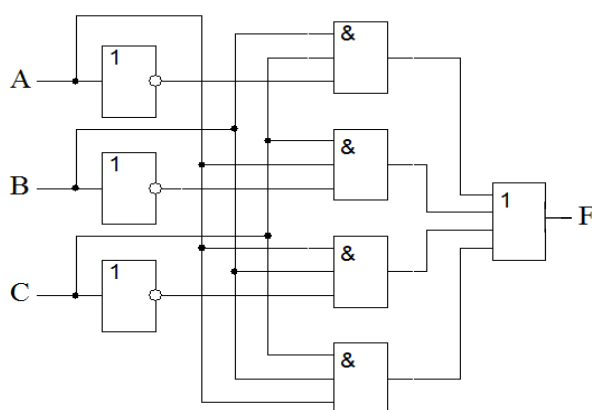


Рис. 3.1.7. Принципиальная схема мажоритарного элемента

3.1.2.6. Методы минимизации булевых функций. Построение логических схем на основании булевых функций, представленных в виде первой или второй стандартной формы, как они получаются при переходе от таблицы к формулам, в большинстве случаев нецелесообразно.

Переходу к логической схеме должна предшествовать минимизация, то есть упрощение структурных формул с целью приведения их к такому виду, когда количество элементов, необходимых для построения схемы, будет минимальным.

Минимизация с помощью теорем алгебры Буля. В основу минимизации положены правила и законы булевой алгебры. Чаще всего применяются теоремы склеивания и поглощения. В функции, представленной в первой стандартной форме, отыскиваются соседние слагаемые, и производится их склеивание. После того, как возможности склеивания исчерпаны, делается попытка исключить избыточные слагаемые применением закона поглощения.

В результате получается неизбыточная или так называемая тупиковая форма. Следует заметить, что исключение избыточных слагаемых может быть произведено различными способами, поэтому для одной и той же функции может быть получено несколько тупиковых форм. Выбирается та

форма, для реализации которой требуется меньшее число логических элементов.

Для примера рассмотрим упрощение функции, полученной для мажоритарного элемента:

$$F(A,B,C) = \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC.$$

Добавим еще два слагаемых ABC (от чего значение функции не изменится), а затем произведем возможные склеивания:

$$\begin{aligned} F(A,B,C) &= \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC + ABC + ABC = \\ &= (\bar{A}BC + ABC) + (A\bar{B}C + ABC) + (AB\bar{C} + ABC) = \\ &= BC + AC + AB. \end{aligned}$$

Таким образом, в функции вместо 4-х слагаемых третьего ранга получили 3 слагаемых второго ранга:

$$F(A,B,C) = BC + AC + AB.$$

Схема, реализующая последнее выражение, приведена на рис.3.1.8.

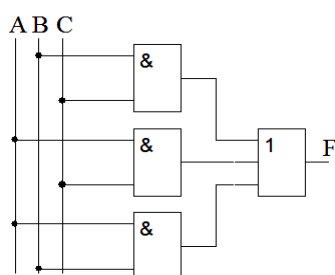


Рис.3.1.8. Принципиальная схема мажоритарного элемента(после минимизации)

Минимизация функций методом карт Карно. Метод упрощения с помощью теорем алгебры Буля трудоемок, требует большого опыта, интуиции, мало нагляден, и при этом легко может возникнуть ошибка. Он пригоден для преобразований простейших алгебраических выражений. Для упрощения сложных логических функций применяется множество других методов, среди которых наиболее пригоден для технической практики метод минимизации с использованием карт Карно.

Карта Карно представляет собой прямоугольник, разбитый на квадраты, число которых равно общему числу наборов для заданной функции n -переменных, то есть 2^n . Для функции трех переменных число квадратов – 8, для четырех переменных – 16, пяти переменных – 32 и т.д. Каждый квадрат соответствует определенному набору, причем эти квадраты располагаются так, чтобы соседние слагаемые соответствовали соседним квадратам. Это значительно облегчает процедуру склеивания (рис. 9, а). Символу 0 в карте Карно соответствует отрицание переменной, например, $\bar{A}$, а символу 1 – сама переменная, например, A . Символы 0 и 1 специально проставлены так, чтобы соседние квадраты отличались бы значениями только одной переменной.

Чтобы выполнить минимизацию, функцию в первой стандартной форме (ДНФ) наносят на карту, отмечая знаком 1 квадраты, соответствующие тем наборам, на которых функция равна 1. Остальные отмечают знаком 0, либо

вообще оставляют без отметки (рис.3.1.9, б). Таким образом, карта Карно – это еще один способ представления булевых функций.

		$\begin{matrix} & AB \\ C & 00 & 01 & 11 & 10 \end{matrix}$			
C	0	$\overline{A}\overline{B}\overline{C}$	$\overline{A}B\overline{C}$	$A\overline{B}\overline{C}$	$A\overline{B}C$
	1	$\overline{A}\overline{B}C$	$\overline{A}BC$	ABC	$A\overline{B}C$

a

		$\begin{matrix} & AB \\ C & 00 & 01 & 11 & 10 \end{matrix}$			
C	0	0	0	1	0
	1	0	1	1	1

б

Рис. 3.1.9. Карта Карно для трех переменных А, В, С (*a*) и для функции мажоритарного элемента (*б*)

Заполним карты Карно для мажоритарной функции. Функция содержит три переменных, следовательно, число квадратов в карте восемь, т.к. $2^3 = 8$. Из таблицы истинности запишем единицы в те квадраты карты Карно, которые соответствуют наборам, на которых функция равна 1 (рис.3.1.9, б). Затем произведем объединение единиц в контуры. Объединять можно 2, 4, 8 и 16 квадратов, то есть 2^n . Это равносильно объединению соседних слагаемых в алгебраическом методе минимизации. Одни и те же квадраты могут входить несколько раз в разные контуры (рис.3.1.9, б).

Объединение в контур двух соседних квадратов исключает одну переменную, объединение четырех соседних квадратов исключает две переменные и так далее. Возможно также объединение крайних квадратов на противоположных сторонах карты. Число контуров определяет число слагаемых в конечном алгебраическом выражении.

В каждом слагаемом записываются только те переменные, которые являются общими для данного контура. В результате минимизации функции мажоритарного элемента по единицам получается выражение

$$F(A,B,C) = BC + AC + AB,$$

аналогичное тому, что было получено с использованием теоремы склеивания.

В процедуре минимизации работают следующие правила:

- чем больше квадратов входит в контур, тем лучше эффект минимизации (исключается большее число аргументов);
- чем меньше получено контуров, тем меньше слагаемых будет в минимизированном выражении, тем проще получится схема.

Объединять в карте Карно можно не только единицы, но и нули, если функция n -переменных представлена в полной стандартной форме, то есть содержит все 2^n слагаемых. При этом если в виде первой стандартной формы функция содержит m слагаемых, то ее отрицание $\overline{F}$ должно содержать остальные $(2^n - m)$ слагаемых. Для любой двоичной переменной

$F + \bar{F} = 1$. Таким образом, при объединении нулей в карте Карно, получают отрицание функции. Используя пунктирные контуры на рис.3.1.9, б для мажоритарной функции, получим:

$$\bar{F}(A, B, C) = \bar{A}\bar{B} + \bar{A}\bar{C} + \bar{B}\bar{C}.$$

Для функций четырех переменных карты Карно будут состоять из 2^4 , т.е. 16 квадратов. В квадратах, соответствующих наборам, на которых функция не определена, ставится знак «Ø» (факультативный набор). Недоопределенные (запрещенные) комбинации при работе проектируемой схемы не будут встречаться, поэтому на запрещенных наборах функцию можно произвольно доопределить, установив ее значения (0 или 1) по своему усмотрению, причем доопределяют функцию только в тех квадратах, которые входят в контур, что облегчает процедуру склеивания (рис.3.1.10, а, б, в).

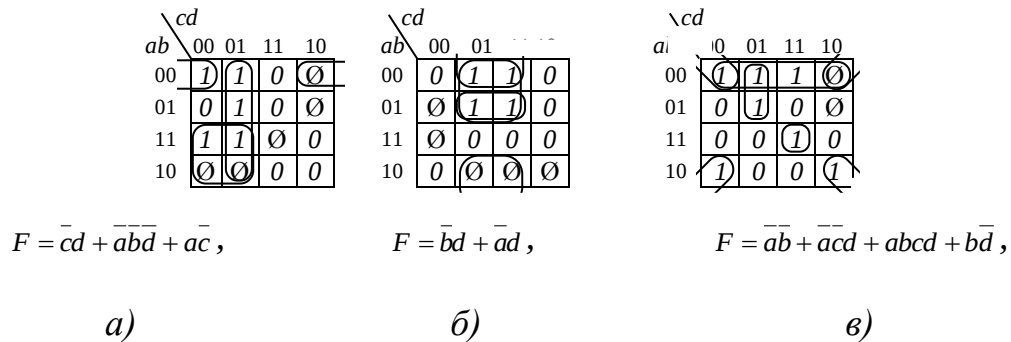


Рис. 3.1.10. Минимизация функций 4-х переменных методом карт Карно

Карты Карно для пяти переменных содержат 2^5 , т.е. 32 квадрата. Теперь соседними являются еще и квадраты, симметричные относительно вертикальной оси, делящей карту Карно пополам (на рис.3.1.11 обозначены пунктиром).

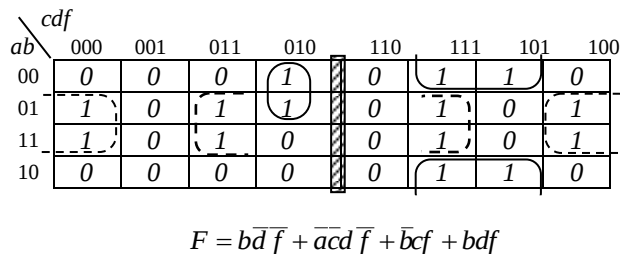


Рис. 3.1.11. Минимизация функций 5-ти переменных методом карт Карно

В карте Карно для 6-ти переменных объединяются квадраты, симметричные относительно горизонтальной и вертикальной осей (рис.3.1.12 – показаны пунктиром). При числе переменных большем шести метод карт Карно становится неэффективным.

		abc							
xyz	abc	000	001	011	010	110	111	101	100
		0	0	0	1	1	0	0	1
000	0	0	0	1	1	0	0	1	1
001	0	0	1	1	1	1	0	0	0
011	1	0	1	0	0	0	1	0	1
010	1	0	0	0	0	0	0	0	1
110	1	0	0	0	0	0	0	0	1
111	1	1	1	1	1	0	0	0	1
101	1	1	1	1	1	0	0	0	0
100	0	1	0	0	0	0	0	0	1

$$F = \overline{b}cy + \overline{a}xz + \overline{b}cxy + \overline{a}bcyz + \overline{a}bcxy + bcxz$$

Рис.3.1.12. Минимизация функций 6-ти переменных методом карт Карно

3.1.3. Проектирование цифровых устройств на логических элементах.

Любое цифровое устройство состоит из элементов двух типов: логических и элементов памяти, служащих для хранения информации. Если схема не содержит элементов памяти, ее называют *комбинационной*.

У комбинационных логических схем состояние выхода зависит только от состояния входов в данный момент времени. Анализ и синтез этих схем можно осуществить методами алгебры Буля. При разработке комбинационных схем целесообразно придерживаться следующей последовательности действий:

1. По заданному на словах условию составить таблицу работы будущего устройства (таблицу истинности).
2. Перейти от таблицы истинности к структурной формуле.
3. Минимизировать аналитическое выражение функции с помощью теорем алгебры Буля или методом карт Карно.
4. Записать аналитическое выражение функции в заданном элементном базисе.
5. Осуществить переход от аналитического выражения к схеме.

В соответствии с этим планом (за исключением четвертого пункта) выполнялось построение схемы мажоритарной функции. Если в задании определена элементная база, на которой следует построить схему, необходимо конечное (тупиковое) алгебраическое выражение преобразовать по теореме де Моргана и только после этого строить схему.

Рассмотрим конкретный пример построения цифрового устройства на логических элементах в соответствии с планом, приведенным выше.

3.1.3.1. Задание на словах. Спроектировать устройство с двумя входами и четырьмя выходами, на которых поочередно появляется единица и зажигаются светодиоды. Схему реализовать в элементном базисе 2ИЛИ-НЕ.

3.1.3.2. Составление таблицы истинности. У двухвходового устройства на входах x_1 и x_2 могут появиться всего четыре комбинации, которые приведены в таблице:

x_1	x_2	y_1	y_2	y_3	y_4
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

3.1.3.3. Переход от таблицы истинности к алгебраическому выражению. Каждая функция (y_1, y_2, y_3, y_4) будет иметь только одно слагаемое, т.к. функция равна 1 лишь на одном наборе:

$$y_1 = \overline{x_1 x_2};$$

$$y_2 = \overline{x_1} x_2;$$

$$y_3 = x_1 \overline{x_2};$$

$$y_4 = x_1 x_2.$$

3.1.3.4. Переход к выражению в базисе ИЛИ-НЕ. Здесь следует применить теорему де Моргана для перехода от произведения к сумме с инверсией:

$$y_1 = \overline{x_1 + x_2};$$

$$y_2 = \overline{\overline{x_1} + x_2};$$

$$y_3 = \overline{x_1 + \overline{x_2}};$$

$$y_4 = \overline{\overline{x_1} + \overline{x_2}}.$$

3.1.3.5. Построение схемы в элементном базисе 2ИЛИ-НЕ. Сама схема приведена на рис.3.1.13. Поскольку на выходах схемы поочередно появляется единица, светодиоды подключаются к выходам анодами. Для ограничения тока через светодиоды включаются резисторы R_1, R_2, R_3, R_4 .

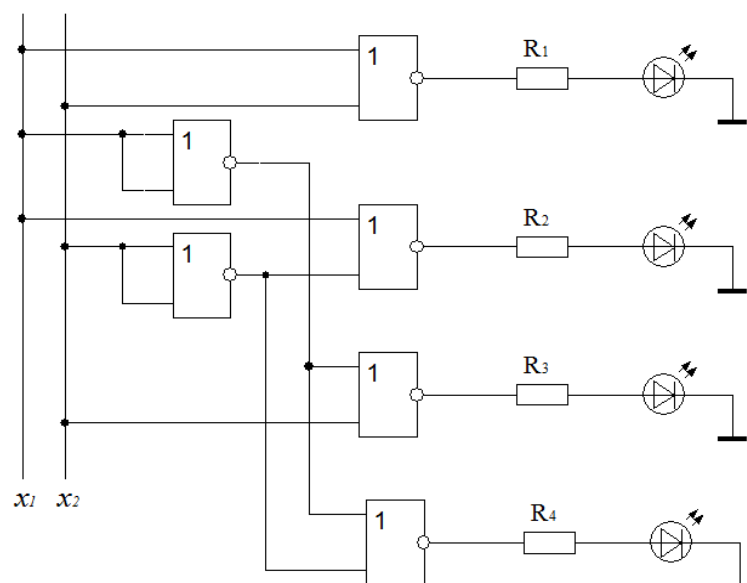


Рис. 3.1.13. Принципиальная схема проектируемого устройства

Вопросы для самоконтроля

1. Что такое таблица истинности ЛЭ или устройства, осуществляющего некоторое логическое преобразование?
2. Укажите размерность таблицы истинности (число строк и число столбцов) ЛЭ: 4И и 2 ИЛИ.
3. Объясните, почему неиспользуемые входы ЛЭ “ИЛИ”, “ИЛИ-НЕ” соединяют с корпусом (уровнем логического “0”), а на неиспользуемые входы ЛЭ “И”, “И-НЕ” подается напряжение уровня логической “1”?
4. ЛЭ каких типов соответствуют приведенным таблицам истинности?

а)

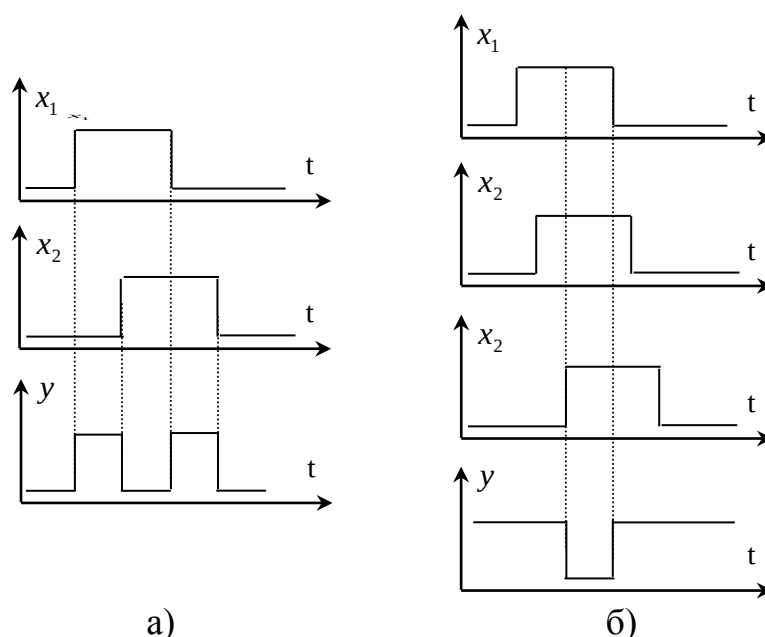
x_1	0	0	1	1
x_2	0	1	0	1
y	0	1	1	0

б)

x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
y	1	1	1	1	1	1	1	0

5. Какую логическую функцию реализует цепочка из K последовательно соединенных инверторов, если K – нечетное число, K – четное число? Чему эквивалентны такие цепочки?
6. Изобразите временные диаграммы, характеризующие функционирование ЛЭ: НЕ, 3И, 3ИЛИ, 3И-НЕ, 3М2.

7. Записать логические выражения и составить таблицы истинности ЛЭ, которым соответствуют приведенные временные диаграммы:



8. Основные постулаты (аксиомы) и законы алгебры логики.
9. Понятия минтермов и макстермов. Дизъюнктивные и конъюнктивные нормальные формы представления функций.
10. Минимизация логических функций с помощью карт Карно.
11. Понятие функционального полного набора (ФПН). Примеры ФПН.
12. Последовательность (алгоритм) приведения МДНФ к виду, реализуемому в монофункциональном наборе ЛЭ,
13. Реализовать в монофункциональном наборе ЛЭ «И-НЕ» логические функции: инверсия, дизъюнкция трех переменных, конъюнкция трех переменных.
14. Реализовать в монофункциональном наборе ЛЭ «ИЛИ -НЕ» логические функции: инверсия, дизъюнкция трех переменных, конъюнкция трех переменных.
15. В чем суть операции доопределения логической функции?
16. Сколько входов и выходов должно иметь цифровое устройство, вычисляющее значение функции $y = 0.5 \cdot x + 4$, если x может принимать целые значения в диапазоне от 0 до 10?
17. Какого типа ЛЭ необходимы для построения схемы, реализующей логическую функцию $y = x_1 \cdot x_2 + x_1 \cdot x_3 + x_2 \cdot x_3$? Укажите потребное количество ЛЭ и ИС.

3.2. ЦИФРОВЫЕ УСТРОЙСТВА КОМБИНАЦИОННОГО ТИПА

Комбинационные схемы выполняют более сложные функции, чем логические элементы. Их выводы объединены в функциональные группы и не являются полностью взаимозаменяемыми, как у логических элементов, у которых любые два входа можно поменять местами и при этом выходной сигнал не изменится. У комбинационных схем такое сделать невозможно, поскольку у каждого входа имеется свое назначение.

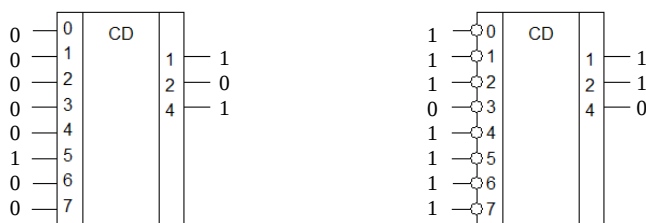
Строго говоря, все комбинационные схемы построены внутри на простейших логических элементах, и эта внутренняя структура часто приводится в справочниках. Но внутренняя структура важна только для разработчиков микросхем, а также в тех редких случаях, когда необходимо построить новую комбинационную схему из микросхем простых логических элементов. Чаще всего не стоит пытаться повторить проделанную уже однажды работу. Надо просто уметь грамотно применять то, что уже имеется в готовых сериях интегральных схем (ИС).

Состав набора интегральных микросхем, входящих в стандартные серии, был определен, исходя из наиболее часто встречающихся задач. К комбинационным схемам относятся шифраторы, дешифраторы, преобразователи кодов, сумматоры, коммутаторы и другие устройства.

3.2.1. Шифраторы

Шифратор преобразует сигнал, поданный на один из m входов в выходной параллельный двоичный код, соответствующий номеру возбужденного входа. Число входов и выходов шифратора связано соотношением $m = 2^n$, где m – число входов, а n – число выходов. Часто связь между входами и выходами записывается как 8×3 , 16×4 , 32×5 и т.д. Для десятичной системы счисления используются шифраторы 10×4 , т.е. шифраторы с неполным числом входов.

Часто шифраторы используются для формирования кода номера нажатой кнопки или положения многопозиционного переключателя. Выделить выбранный вход можно логической единицей (1) или логическим нулем (0), соответственно различают шифраторы с прямыми входами (активный входной уровень – лог. 1) и с инверсными входами (активный входной уровень – лог. 0). На условном графическом обозначении шифратора ставятся буквы CD от английского coder – кодер, шифратор (рис. 3.2.1)



*a**б*

Рис.3.2.1. Условное графическое обозначение шифратора 8х3 с прямыми (активный 5-й вход – *a*) и с инверсными (активный 3-й вход – *б*) входами

Покажем на примере шифратора, что любая комбинационная микросхема может быть построена на логических элементах. На рис. 3.2.2, *a* приведена таблица работы десятичного шифратора с прямыми входами, а на рис.3.2.2, *б* показано его условное графическое обозначение.

№	Код «1 из 10» (унитарный)										Код 8-4-2-1			
	x_0	x_1	x_2	x_3	x_4	x_5	x_6	x_7	x_8	x_9	Y_4	Y_3	Y_2	Y_1
0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	0	0	0	1
2	0	0	1	0	0	0	0	0	0	0	0	0	1	0
3	0	0	0	1	0	0	0	0	0	0	0	0	1	1
4	0	0	0	0	1	0	0	0	0	0	0	1	0	0
5	0	0	0	0	0	1	0	0	0	0	0	1	0	1
6	0	0	0	0	0	0	1	0	0	0	0	1	1	0
7	0	0	0	0	0	0	0	1	0	0	0	1	1	1
8	0	0	0	0	0	0	0	0	1	0	1	0	0	0
9	0	0	0	0	0	0	0	0	0	1	1	0	0	1

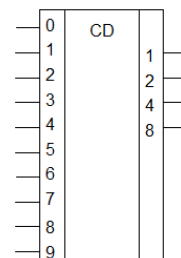
*a**б*

Рис.3.2.2. Таблица истинности шифратора 10х4 (*a*), его условное графическое обозначение (*б*)

На основании таблицы истинности шифратора очень просто записать уравнения для выходов, учитывая, что лог. 1 присутствует только на одном входе.

$$\begin{cases} Y_1 = x_1 + x_3 + x_5 + x_7 + x_9, \\ Y_2 = x_2 + x_3 + x_6 + x_7, \\ Y_3 = x_4 + x_5 + x_6 + x_7, \\ Y_4 = x_8 + x_9. \end{cases}$$

По этим уравнениям можно построить схему на элементах ИЛИ. Если для построения схемы использовать элементы ИЛИ-НЕ, то получится шифратор с инверсными выходами.

На практике же в качестве входного уровня чаще используется лог. 0 (шифраторы с инверсными входами). При этом в таблице истинности в левой части по диагонали будут логические нули, а все остальные значения – лог. 1. Правая часть таблицы, содержащая выходной код, не изменится.

По принципу двойственности выходная функция не изменится, если сложение заменить умножением с отрицанием.

$$\begin{cases} Y_1 = \overline{x_1 x_3 x_5 x_7 x_9}, \\ Y_2 = \overline{x_2 x_3 x_6 x_7}, \\ Y_3 = \overline{x_4 x_5 x_6 x_7}, \\ Y_4 = \overline{x_8 x_9}. \end{cases}$$

Схема шифратора 10х4, построенная по этим уравнениям на элементах И-НЕ, приведена на рис. 3.2.3, а. Входной сигнал *EI* (Enable In – *англ.*) имеет значение сигнала разрешения на работу шифратора. При *EI* = 1 на выходе инвертора появляется лог. 0, а на всех выходах шифратора – лог. 1, независимо от входных сигналов. При *EI* = 0 на выходе инвертора – лог. 1, и выходные сигналы принимают значения в соответствии с входными сигналами, то есть шифратор нормально функционирует.

Вход разрешения *EI* присутствует у всех интегральных шифраторов. Он используется для синхронизации их работы, а также при наращивании разрядности шифраторов.

В обозначениях интегральных шифраторов им присваиваются буквы ИВ. Например, КМ555ИВ1, К555ИВ3.

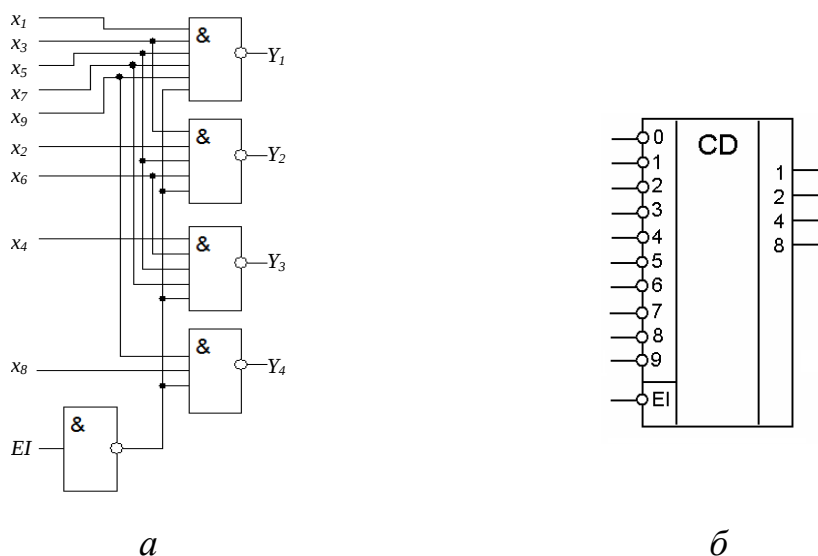


Рис. 3.2.3. Схема шифратора 10х4, управляемого нулями (а) и ее условное графическое обозначение (б)

3.2.2. Дешифраторы

Дешифратором, или декодером (decoder – *англ.*, в графическом обозначении – DC), называют устройство, преобразующее двоичный код в унитарный (код «1 из m »). Из всех выходов дешифратора активный уровень имеется только на одном, номер которого равен поданному на входы двоичному числу. Дешифратор поэтому еще называют устройством для распознавания кодовых комбинаций.

Дешифратор выполняет функцию, обратную той, что выполняет шифратор, поэтому имеет похожую таблицу истинности, но в ней входы и выходы следует поменять местами. Если дешифратор имеет n входов и m выходов и использует все возможные наборы переменных, то $m = 2^n$. Такой дешифратор называется полным. Примером полных дешифраторов являются дешифраторы 3x8, 4x16, 5x32 и т.д. Из неполных дешифраторов наибольшее распространение получили дешифраторы 4x10 для распознавания двоично-десятичных кодов.

На рис. 3.2.4 приведены условные графические обозначения дешифраторов в различных сериях микросхем. Почти все дешифраторы имеют вход разрешения EI , а иногда их два или три, и они связаны между собой логикой И. Входы EI расширяют возможности дешифраторов. В обозначениях микросхем дешифраторов присутствуют буквы ИД.

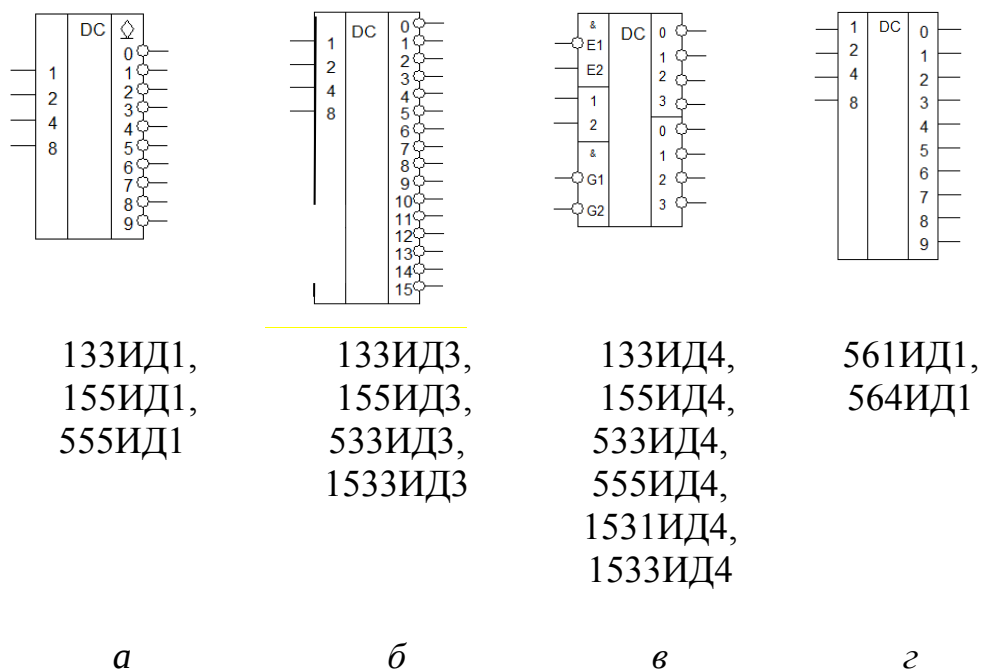


Рис. 3.2.4. Разновидности дешифраторов

Микросхема 555ИД4 (и ей подобные) – это сдвоенный дешифратор 2x4, имеющий общие информационные входы 1, 2 и отдельные входы

разрешения для верхнего и нижнего дешифраторов (рис. 3.2.4, в). При комбинации сигналов $E1 = 0$ и $E2 = 1$ работает верхний дешифратор, при этом на входах разрешения $G1$ и $G2$ должна быть запрещающая комбинация, то есть любая, кроме двух нулей. При $G1 = G2 = 0$ работает нижний дешифратор.

В составе цифровых серий можно найти готовые дешифраторы 2×4 , 3×8 , 4×16 , 4×10 . Но иногда возникает необходимость в дешифраторе с большей разрядностью. Такие дешифраторы строят на основе нескольких интегральных схем. На основе ИМС 555ИД4 можно построить дешифратор 3×8 с инверсными выходами (рис. 3.2.5, а).

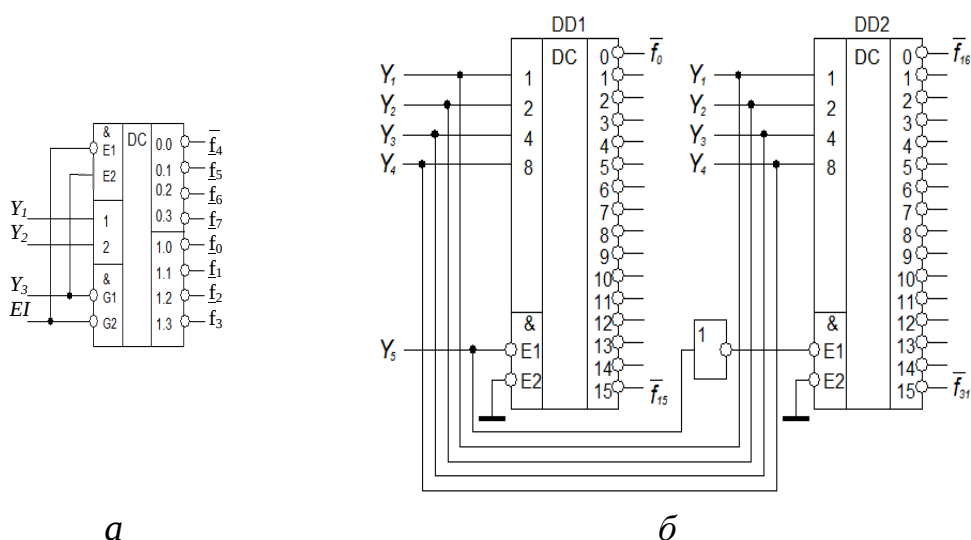


Рис. 3.2.5. Нарастивание разрядности дешифраторов: дешифратор 3×8 на основе ИМС 554ИД4 (а) и дешифратор 5×32 на основе ИМС 533ИД3 (б)

Можно выделить основные общие закономерности при построении многоразрядных дешифраторов:

- сначала определяется количество необходимых микросхем, например, для построения дешифратора 5×32 на основе дешифратора 4×16 требуется $32:16 = 2$ микросхемы (расчет производится по количеству выходов);
- входы 1, 2, 4, 8 объединяются у обеих микросхем – это младшие разряды дешифрируемого кода ($Y_1 Y_2 Y_3 Y_4$). Чтобы в зависимости от старшего разряда кода Y_5 подключалась только одна микросхема, необходимо осуществлять управление по входам разрешения. На рис. 3.2.5, б сигнал Y_5 подается на вход $E1$ микросхемы DD2 с инверсией. В случае же наличия у микросхем прямого и инверсного входов управления даже инвертор в такой схеме не потребуется.

3.2.3. Преобразователи кодов

Преобразователями кодов называют схемы, преобразующие один двоичный или двоично-десятичный код в другой. Таким образом, шифраторы и дешифраторы – это частный случай преобразователей кодов, когда входной или выходной коды являются кодом «1 из n » (унитарным кодом).

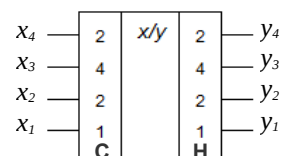
В интегральном исполнении выпускаются преобразователи двоично-десятичного кода в двоичный и наоборот, а также преобразователи двоично-десятичного кода в код различных индикаторов, например, семисегментных, шкальных, матричных.

Часто возникают задачи преобразования одного двоично-десятичного кода в другой, либо преобразования каких-либо нестандартных кодов. Такие преобразователи строятся на основе логических элементов. Построение схем выполняется по определенному алгоритму. В качестве примера рассмотрим синтез преобразователя кода 2-4-2-1 (самодополняющегося) в код 2-4-2-1 (несамодополняющегося). Разновидности двоично-десятичных кодов даны в таблице 3.1.4.

Построение преобразователя кода. Преобразователь должен иметь 4 входа и 4 выхода, на которых будут появляться кодовые комбинации, соответствующие одной и той же десятичной цифре. Первым этапом синтеза схемы является заполнение таблицы работы преобразователя (рис.3.2.6, а). На рис. 3.2.6, б приведено условное графическое обозначение этого преобразователя.

Следующим этапом синтеза схемы преобразователя кода является получение алгебраических выражений для выходных функций. Для y_1 выражение записывается непосредственно из таблицы: $y_1 = x_1$. Остальные функции y_2 , y_3 и y_4 могут быть получены с использования метода карт Карно (рис. 3.2.7). Для этого в карты Карно, в которых последовательность счета соответствует входному коду 2-4-2-1 (самодоп.), вписываются значения функций y_2 , y_3 , y_4 в выходном коде 2-4-2-1 (несамодоп.). Затем производится минимизация и записываются алгебраические выражения выходных функций y_2 , y_3 , y_4 (см. рис. 3.2.7).

№	Входы				Выходы			
	Код 2-4-2-1 (самодоп.)				Код 2-4-2-1 (несамодоп.)			
	x_4	x_3	x_2	x_1	y_4	y_3	y_2	y_1
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	0
3	0	0	1	1	0	0	1	1
4	0	1	0	0	0	1	0	0
5	1	0	1	1	0	1	0	1



6	1	1	0	0	0	1	1	0
7	1	1	0	1	0	1	1	1
8	1	1	1	0	1	1	1	0
9	1	1	1	1	1	1	1	1

a

б

Рис. 3.2.6. Таблица работы (*a*) и условное графическое обозначение(*б*) преобразователя кода 2-4-2-1 (самодоп.) в 2-4-2-1 (несамодоп.)

		x_2x_1											
		00	01	11	10	00	01	11	10	00	01	11	10
x_4x_3	00	0	0	1	1	0	0	0	0	0	0	0	0
	01	0	0	0	0	0	0	0	0	0	0	0	0
	11	1	1	1	1	1	1	1	1	0	1	1	1
	10	0	0	0	0	0	0	1	0	0	0	0	0

$$y_1 = x_1,$$

$$y_2 = x_2x_4 + x_3x_4,$$

$$y_3 = x_3 + x_4,$$

$$y_4 = x_2x_3,$$

$$y_1 = x_1,$$

$$y_2 = x_2x_4 \cdot x_3x_4,$$

$$y_3 = x_3 \cdot x_4,$$

$$y_4 = x_2x_3.$$

y₂

y₃

y₄

a

б

в

Рис. 3.2.7. Карты Карно (*a*) и алгебраические выражения для выходных функций преобразователя кода 2-4-2-1 (самодоп. – *б*), и в код 2-4-2-1 (несамодоп. – *в*)

Последним этапом синтеза любой комбинационной схемы является переход от алгебраических выражений к логической схеме. Пусть требуется построить схему на элементной базе 2И-НЕ. Для этого необходимо преобразовать выходные функции (рис. 3.2.7, *б*) по теореме де Моргана (рис. 3.2.7, *в*). Схема преобразователя кода на элементной базе И-НЕ представлена на рис. 3.2.8.

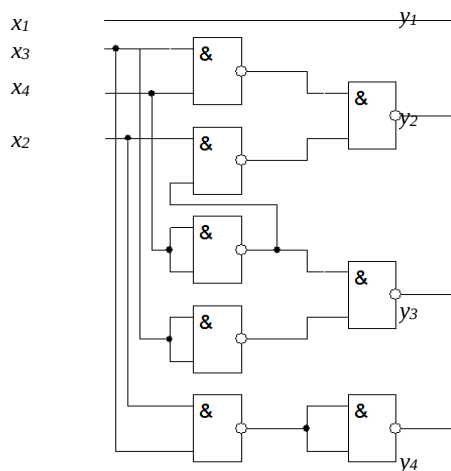


Рис. 3.2.8. Схема преобразователя

кода 2-4-2-1
(самодоп.) в код 2-4-2-1 (несамодоп.)
на элементах 2И-НЕ

В интегральном исполнении выпускаются преобразователи кода К155ПР6 (преобразователь двоично-десятичного кода 8-4-2-1 в двоичный) и К155ПР7 (преобразователь двоичного кода в двоично-десятичный). Микросхемы являются постоянными запоминающими устройствами, программирование которых производится на заводе-изготовителе. Обе микросхемы имеют выход с открытым коллектором ($\hat{\Delta}$), поэтому для получения лог. 1 на выходы необходимо включать резисторы с номиналом $R = 1 \dots 5,1 \text{ кОм}$, соединенные с $U_{\text{пит}} = 5\text{В}$. Условное графическое обозначение микросхем К155ПР6 и К155ПР7 показаны на рис. 3.2.9, а, б.

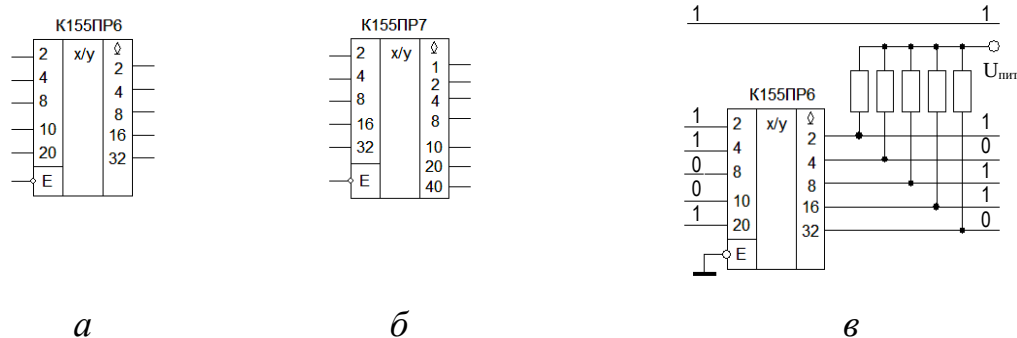


Рис. 3.2.9. Условное графическое обозначение микросхем К155ПР6 (а) и К155ПР7 (б) простейшее включение микросхемы К155ПР6 (в)

Одна микросхема К155ПР6 позволяет преобразовывать двоично-десятичный код чисел от 0 до 39 в двоичный. Младший разряд (разряд единиц) передается вне микросхемы, так как он совпадает в обоих кодах. Сигнал $E = 1$ устанавливает на всех выходах ПР6 высокий уровень. Сигнал $E = 0$ разрешает работу микросхемы. На рис. 3.2.9, в показано преобразование числа 27 из двоично-десятичного кода в двоичный:

$$27 = 100111_{8-4-2-1} \rightarrow 27 = 011011_2.$$

Самую большую группу преобразователей кодов составляют преобразователи двоично-десятичного кода в код знаков и цифр для семисегментных, матричных и шкальных индикаторов. Иногда такие преобразователи неправильно называют дешифраторами, и это закрепилось в маркировке (буквы ИД вместо ПР) некоторых преобразователей.

В 155 серии чаще других преобразователей применяется микросхема К155ПП5 – преобразователь двоично-десятичного кода 8-4-2-1 в код семисегментного индикатора. Преобразователь имеет выходы с открытым

коллектором, что позволяет включать индикаторы непосредственно в коллекторные цепи выходных транзисторов микросхемы.

На рис. 3.2.10 приведена схема подключения преобразователя К155ПП5 к семисегментному индикатору с общим анодом, поскольку выходы микросхемы инверсные, а сегмент индикатора светится, если на соответствующем входе индикатора лог. 0.

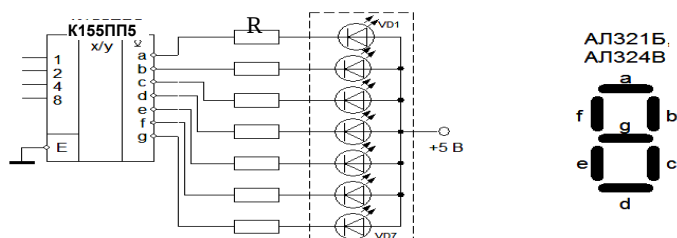


Рис. 3.2.10. Схема включения преобразователя кода К155ПП5

Резисторы R одновременно являются ограничительными для светодиодов (определяют ток индикатора) и рассчитываются по формуле

$$R = \frac{U_R}{I_{VD}} = \frac{5B - U_{VD}}{I_{VD}}.$$

При $E = 1$ (запрещающий уровень) на всех выходах преобразователя появляется лог. 1, и индикатор погашен независимо от входного кода. Вход разрешения E у таких преобразователей часто называют входом гашения.

В серии КР514 выпускаются два типа преобразователей кода: КР514ИД1 и КР514ИД2. Обе микросхемы предназначены для преобразования двоично-десятичного кода 8-4-2-1 в код семисегментного индикатора. Отличие их заключается в том, что первый имеет прямые выходы с открытым эмиттером и предназначен для управления индикаторами с общим катодом (АЛ333А, АЛ334А и др.), а второй выпускается с инверсными выходами с открытым коллектором и используется для управления индикаторами с общим анодом, как К155ПП5.

3.2.4.Мультиплексоры

Мультиплексоры и демультиплексоры относятся к цифровым коммутаторам сигналов и служат для избирательного переключения каналов.

Мультиплексоры передают один из m входных сигналов на выход устройства. Номер выбранного входа определяется адресными сигналами

(рис. 3.2.11, *а*). Если число адресных сигналов n , то получаются мультиплексоры $2^n \rightarrow 1$.

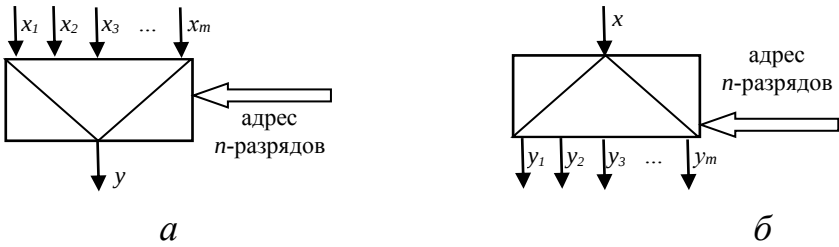
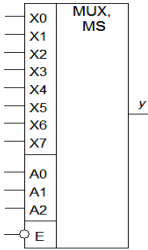


Рис. 3.2.11. Мультиплексор $m \rightarrow 1$ (*а*), де-мультиплексор $1 \rightarrow m$ (*б*)

В качестве примера рассмотрим мультиплексор $8 \rightarrow 1$. Такой мультиплексор существует в интегральном исполнении, его обозначение в соответствии с государственным стандартом приведено на рис. 25, *а*. На условном изображении мультиплексора ставятся буквы MUX (multiplex – многократный), или MS (мультиплексор – селектор).

На рис. 3.2.12, *а* видно, что мультиплексор имеет 8 информационных входов. Чтобы закодировать двоичным кодом адреса восьми входов необходимо три адресных сигнала, так как $2^3 = 8$. Как и большинство микросхем, мультиплексор имеет хотя бы один разрешающий вход Е, который используется для увеличения количества входов коммутирующих устройств.



Е	Адрес			Выход
	A2	A1	A0	y
1	Ø	Ø	Ø	0
0	0	0	0	X0
0	0	0	1	X1
0	0	1	0	X2
0	0	1	1	X3
0	1	0	0	X4
0	1	0	1	X5
0	1	1	0	X6
0	1	1	1	X7

а

б

Рис. 3.2.12. Условное графическое обозначение (*а*) и таблица истинности (*б*) мультиплексора $8 \rightarrow 1$

Из таблицы работы мультиплексора (рис. 3.2.12, *б*) следует, что если на вход Е подать лог. 1, то при любой комбинации адресных сигналов информация не пройдет на выход ($y = 0$). Если на входе Е присутствует лог. 0, то на выход поступит информация с того входа, адрес которого установлен на адресных входах.

Схему мультиплексора с любым числом входов можно построить на логических элементах, как любую комбинационную схему. Для этого нужно из таблицы (рис. 3.2.12, б) записать алгебраическое выражение для выходного сигнала, по которому впоследствии и построить схему.

Некоторые разновидности мультиплексоров, выпускаемых в виде ИС, показаны на рис. 3.2.13. Для удобства пользователей выходы мультиплексоров делаются прямые, инверсные и с тремя состояниями. Наличие входов разрешения Е позволяет простыми средствами, без дополнительной логики, строить мультиплексоры на большее число входов.

Значок $\diamond$ в условном графическом обозначении схемы означает выход с тремя состояниями. В третье, высокоомное, состояние выходы переводятся сигналом $EO = 1$ (Enable Output – разрешение выхода). Наличие такого состояния позволяет объединять выходы микросхем непосредственно, что очень удобно при построении многоразрядных мультиплексоров, включающих несколько микросхем.

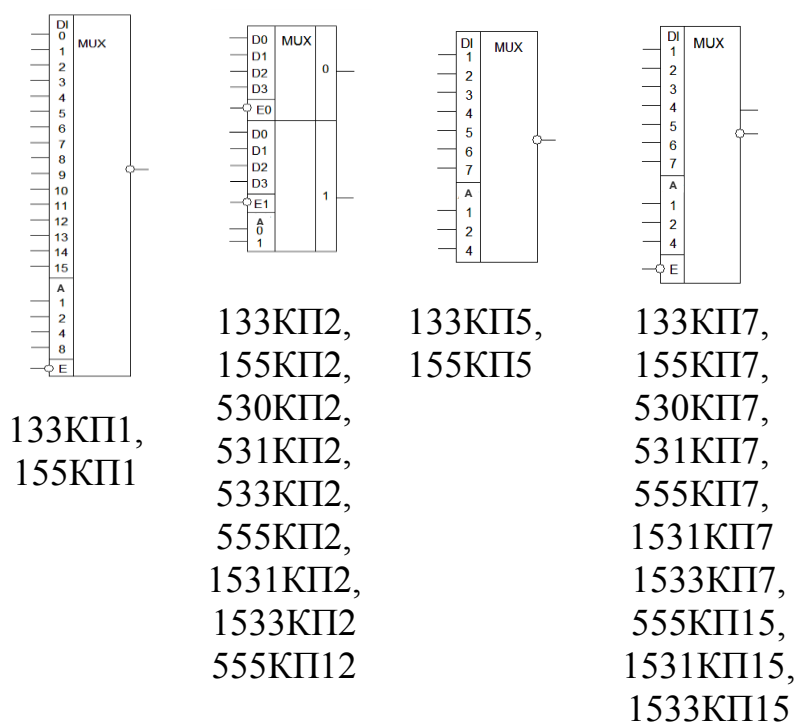


Рис. 3.2.13. Микросхемы мультиплексоров ТТЛ

Как видно из рис. 3.2.13, интегральные мультиплексоры имеют не больше 16 входов. Часто требуется коммутировать большее количество цифровых сигналов. В этом случае объединяют несколько ИС мультиплексоров в одну схему. Управление включением конкретных ИС осуществляется с помощью сигнала разрешения Е.

На рис. 3.2.14 показана схема мультиплексора $16 \rightarrow 1$, выполненная на микросхемах 555КП2 (2 мультиплексора $4 \rightarrow 1$).

Алгоритм построения схемы следующий:

1. Определяют количество необходимых ИС 555КП2. Чтобы организовать мультиплексор $16 \rightarrow 1$, необходимо четыре мультиплексора $4 \rightarrow 1$, то есть две микросхемы 555КП2.

2. Организуют необходимое число адресных входов мультиплексора $16 \rightarrow 1$. Чтобы выбрать один из шестнадцати каналов необходимо иметь четыре адресных входа ($2^4 = 16$). Два младших адресных входа организуют, объединив соответственно, адресные входы 1 и 2 обеих микросхем 555КП2. Для организации двух старших адресных входов необходим дешифратор 2×4 с инверсными выходами. В зависимости от кодовой комбинации сигналов A_3 и A_4 дешифратор будет выдавать лог. 0 на соответствующем выходе и подключать, тем самым, по входу Е один из четырех мультиплексоров. Остальные при этом заблокируются по входу разрешения сигналом $E = 1$.

3. Организуют один общий выход из четырех выходов y_1, y_2, y_3, y_4 отдельных мультиплексоров с помощью логического элемента 4ИЛИ. Таким образом, сигнал на общем выходе появится или с выхода y_1 , или с выхода y_2 и т.д.

$$F = y_1 + y_2 + y_3 + y_4.$$

Если бы выходы у микросхем были инверсными (как, например, у аналогичной ИС 1533КП19), то их следовало бы объединить логикой И-НЕ согласно теореме де Моргана. И совсем просто был бы организован выход на интегральных мультиплексорах с тремя состояниями выхода (КП12, КП17): выходы y_1, y_2, y_3, y_4 можно объединять непосредственно, без дополнительных логических элементов.

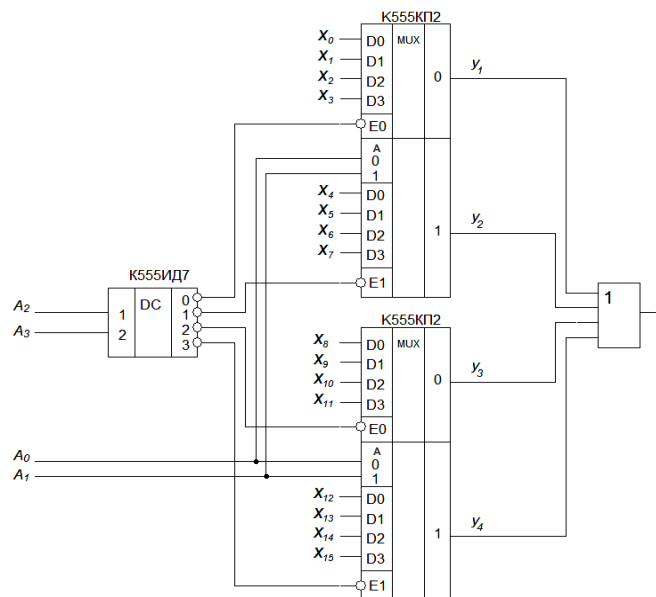


Рис.3.2.14. Схема мультиплексора $16 \rightarrow 1$ на основе мультиплексоров 555КП2

3.2.5. Демультимплексоры

Демультимплексоры осуществляют переключение входного сигнала на один из 2^n выходов при n адресных сигналах (рис. 3.2.11, б). Таким образом, если мультимплексоры позволяют на передающей стороне свести данные от нескольких источников в один канал, то на приемной стороне демультимплексоры выполняют обратное преобразование: разделяют данные, принятые по одному каналу.

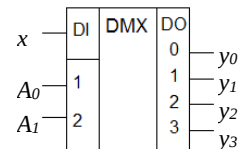
Демультимплексор, как любое комбинационное устройство, можно построить на логических элементах. На рис. 3.2.15 представлены таблица работы (а), уравнения для выходных функций демультимплексора (б) и условное графическое обозначение (в) демультимплексора $1 \rightarrow 4$.

Адрес		Выходы			
A_1	A_0	y_0	y_1	y_2	y_3
0	0	x	0	0	0
0	1	0	x	0	0
1	0	0	0	x	0
1	1	0	0	0	x

а

$$\begin{aligned} y_0 &= x \overline{A_1} \overline{A_0}, \\ y_1 &= x \overline{A_1} A_0, \\ y_2 &= x A_1 \overline{A_0}, \\ y_3 &= x A_1 A_0. \end{aligned}$$

б



в

Рис. 3.2.15. Демультимплексор $1 \rightarrow 4$: таблица истинности (а); уравнение для выходных функций демультимплексора (б) и условное графическое обозначение (в)

Из таблицы работы демультимплексора следует, что входной сигнал x появляется на различных выходах демультимплексора в зависимости от адресных сигналов $A_1 A_0$.

Схема демультимплексора, построенного по уравнениям рис. 3.2.15, б, приведена на рис. 3.2.16. В ней добавлен вход разрешения (или стробирования) E . Если вместо элементов И использовать элементы И-НЕ, можно получить демультимплексор с инверсными выходами.

По этой методике при необходимости можно синтезировать демультимплексор с любым числом каналов, то есть $1 \rightarrow 2^n$, где $n = 1, 2, 3, 4$ и т.д. Собственно демультимплексоры в составе цифровых серий не выпускаются. Роль демультимплексоров выполняют дешифраторы со стробированием. Действительно, если в таблице рис. 28, а задать $x \equiv 1$, то получится таблица работы дешифратора 2×4 с прямыми входами.

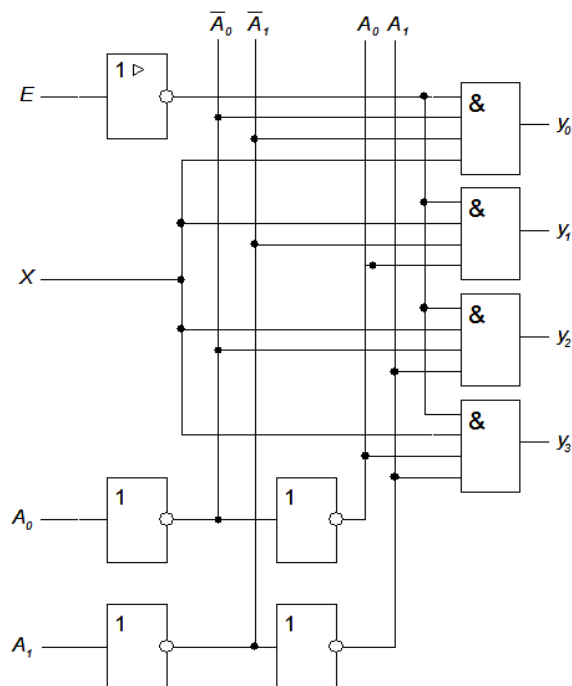
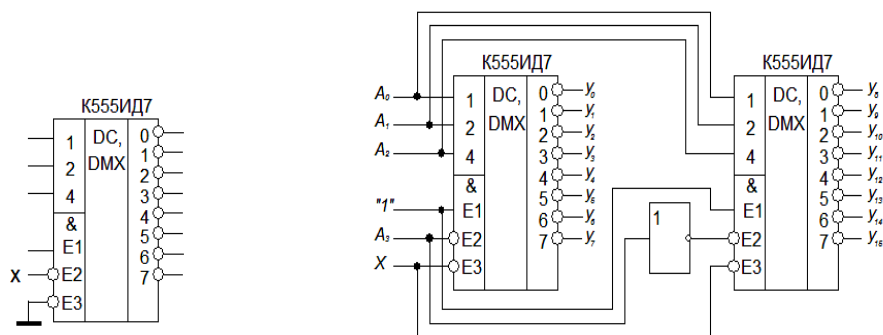


Рис. 3.2.16. Схема демультиплексора $1 \rightarrow 4$ со стробированием

Таким образом, все дешифраторы в сериях, имеющие вход разрешения, могут работать в режиме демультиплексора. Их так и обозначают в справочниках: дешифратор/демультиплексор, а на условном графическом обозначении ставятся буквы DC/DMX.

При использовании дешифратора в режиме демультиплексора данные подаются на вход разрешения E (рис. 3.2.17, *а*). Нарращивание разрядности демультиплексоров производится также, как и в схемах дешифраторов. В этом случае удобно иметь несколько входов разрешения (рис. 3.2.17, *б*).

Из рис. 3.2.17, *а* следует что при $X = 0$ (информационный вход) на дешифрованном выходе появляется лог. 0. Номер выхода задается адресными сигналами. Если же $X = 1$ (запрещающий уровень для входа $E2$), то на всех выходах дешифратора (и на выбранном тоже) устанавливается логическая 1.



*a**б*

Рис. 3.2.17. Дешифратор К155ИД7 в режиме демультиплексора (*a*) и демультиплексор $1 \rightarrow 16$ на основе дешифратора-демультиплексора К555ИД7 (*б*)

3.2.6. Цифровые компараторы

Цифровые компараторы (от *англ.* compare – сравнивать) выполняют сравнение двух n -разрядных двоичных чисел, например:

$$X_n = (x_n, \dots, x_1) \quad \text{и} \quad Y_n = (y_n, \dots, y_1),$$

где x_n и y_n – старшие разряды этих чисел.

Соотношения между числами x_n и y_n описываются пятью функциями:

$$F_1(x_n = y_n) = \begin{cases} 0, & \text{если } x_n \neq y_n, \\ 1, & \text{если } x_n = y_n. \end{cases}$$

$$F_2(x_n < y_n) = \begin{cases} 0, & \text{если } x_n \geq y_n, \\ 1, & \text{если } x_n < y_n. \end{cases}$$

$$F_3(x_n \leq y_n) = \begin{cases} 0, & \text{если } x_n > y_n, \\ 1, & \text{если } x_n \leq y_n. \end{cases}$$

$$F_4(x_n > y_n) = \begin{cases} 0, & \text{если } x_n \leq y_n, \\ 1, & \text{если } x_n > y_n. \end{cases}$$

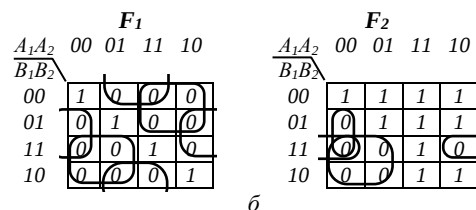
$$F_5(x_n \geq y_n) = \begin{cases} 0, & \text{если } x_n < y_n, \\ 1, & \text{если } x_n \geq y_n. \end{cases}$$

Чтобы построить схему, реализующую любую из перечисленных функций, поступают как обычно при проектировании комбинационных схем: заполняют таблицу работы устройства, из таблицы записывают алгебраические выражения для каждой из функций $F_1 \dots F_5$ путем последовательного сравнения одноименных разрядов двоичных чисел. С точки зрения построения схем устройств, сравнение целесообразно производить, начиная с младшего разряда. С целью минимизации алгебраических выражений используют метод карт Карно. После этого выполняют построение схемы в заданном элементном базисе.

На рис. 3.2.18 представлены этапы синтеза схемы сравнения двухразрядных чисел A_2A_1 и B_2B_1 с выходами $F(A = B)$ и $F(A \leq B)$.

N	A_2A_1	B_2B_1	$A=B$	$A \leq B$
			F_1	F_2
0	00	00	1	1
1	00	01	0	1
2	00	10	0	1
3	00	11	0	1
4	01	00	0	0
5	01	01	1	1
6	01	10	0	1
7	01	11	0	1
8	10	00	0	0
9	10	01	0	0
10	10	10	1	1
11	10	11	0	1
12	11	00	0	1
13	11	01	0	0
14	11	10	0	0
15	11	11	1	1

a



б

$$\overline{F_1} = \overline{A_1}B_1 + A_1\overline{B_1} + \overline{A_2}B_2 + A_2\overline{B_2}$$

$$F_1 = \overline{A_1 \oplus B_1 + A_2 \oplus B_2} = \overline{A_1 \oplus B_1} \cdot \overline{A_2 \oplus B_2}$$

$$\overline{F_2} = A_2\overline{B_2} + A_1\overline{B_1}B_2 + A_1A_2\overline{B_1}$$

$$F_2 = \overline{A_2\overline{B_2} + A_1\overline{B_1}B_2 + A_1A_2\overline{B_1}}$$

в

Рис.3.2.18. Этапы синтеза схемы сравнения двух двухразрядных чисел: таблица работы схемы (*a*); карты Карно для функций F_1 и F_2 (*б*); алгебраические выражения функций F_1 и F_2 (*в*)

Схемы для выходов F_1 и F_2 можно построить на любых логических элементах (И-НЕ, ИЛИ-НЕ, И, ИЛИ, НЕ). Из анализа выбранных выражений (рис. 3.2.18, *б*) следует, что составление схем сравнения для обнаружения равенства двух n -разрядных двоичных чисел сравнительно просто, так как в случае n -бит выходная функция имеет вид:

$$\overline{F_1} = A_1\overline{B_1} + \overline{A_1}B_1 + A_2\overline{B_2} + \overline{A_2}B_2 + A_3\overline{B_3} + \overline{A_3}B_3 + \dots + A_n\overline{B_n} + \overline{A_n}B_n.$$

Сложность составления схем сравнения для обнаружения неравенства возрастает с ростом числа бит сравниваемых информационных данных A и B . Поэтому в составе многих серий микросхем имеются готовые схемы цифровых компараторов, например, К555СП1 и 564ИП2 (четырёхразрядные компараторы). Эти микросхемы имеют расширяющие входы $A = B$, $A > B$, $A < B$, которые позволяют наращивать разрядность обоих чисел без дополнительных логических элементов. Компараторы можно соединять каскадно и параллельно. При параллельном соединении

быстродействие схемы выше, при каскадном соединении задержки компараторов суммируются. На рис.3.2.19 представлена схема сравнения двух восьмиразрядных двоичных чисел, выполненная в виде каскадного соединения двух микросхем К555СП1.

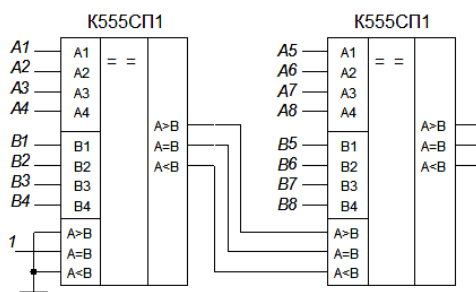


Рис. 3.2.19. Схема сравнения двух восьмиразрядных двоичных чисел

Вопросы для самоконтроля

1. Дайте определение дешифратора.
2. Что понимают под унитарным кодом?
3. Чем отличается полный дешифратор от неполного?
4. Спроектируйте дешифратор «4-16» по
 - 4.1.линейной схеме;
 - 4.2.пирамидальной схеме.
5. Какая схемная реализация является более оптимальной с точки зрения:
 - а) аппаратных затрат; б) быстродействия?
6. Оцените потребное количество и типы ЛЭ и ИС, необходимых для построения дешифраторов а)«6-64», б)«8-256» по линейной и пирамидальной схемам.
7. Реализовать на базе дешифратора «4-16» с прямыми выходами логическую функцию:
 - 7.1. равнозначность 4-х аргументов;
 - 7.2. четность 4-х разрядного двоичного слова (четность числа единиц в двоичном слове);
 - 7.3. нечетность 4-х разрядного двоичного слова;
 - 7.4. $y = x_1 x_2 x_3 + \bar{x}_1 x_2 \bar{x}_3 x_4 + x_1 \bar{x}_2 x_3 \bar{x}_4$
8. Каково назначение стробирующего входа (входа «Разрешение») в ИС дешифраторов?
9. Используя ИС К530 ИД 14 спроектируйте дешифратор с 16-ю инверсными выходами.
10. Спроектируйте дешифратор «3 в 8» в базисе ЛЭ «ИЛИ-НЕ».

11. Дайте определение одноразрядного сумматора и спроектируйте его схему в ОФПН логических элементов. Сравните потребности для этого аппаратурные затраты (количество ИС) с затратами, необходимыми для схемы, приведенной на рис. 2.
12. Укажите достоинства и недостатки двоичных сумматоров с последовательным переносом.
13. На базе ИС К155ИМ2 спроектируйте схему 8-разрядного сумматора - вычитателя.
14. Приведите определение цифрового компаратора и перечислите его возможные применения.
15. Запишите условия равенства (неравенства) одноименных разрядов сравниваемых чисел А и В.
16. Используя 2-х входные ЛЭ “М2”, спроектируйте схему n-разрядного цифрового компаратора на равенство (неравенство). Определите необходимое для этого число ЛЭ “М2”, других ЛЭ, если $n=2, 3, 4, 5$.
17. Дайте определение мультиплексора и демультиплексора.
18. Перечислите применения мультиплексоров и демультиплексоров.
19. В чем суть каскадирования мультиплексоров? Объясните как на основе ИС мультиплексоров “8-1” спроектировать мультиплексор на 16, 32, и т.д. входов.
20. На основе ИС мультиплексора “8-1” спроектируйте схему, реализующую логическую функцию:
 - 20.1. четности трехразрядного слова (четности числа единиц в трехразрядном слове);
 - 20.2. нечетности трехразрядного слова;
 - 20.3. $y = x_1x_2 + x_1x_3 + x_2x_3$.
21. Объясните как с помощью демультиплексора можно осуществить преобразование последовательного кода в параллельный.
22. Объясните как с помощью мультиплексора можно осуществить преобразование параллельного кода в последовательный.
23. Данные от одного из четырех источников должны последовательно передаваться по одной линии одному из трех приемников. Спроектируйте схемы и объясните работу ЦУ передающей и приемной сторон, обеспечивающих такую возможность.

3.3. ЦИФРОВЫЕ УСТРОЙСТВА ПОСЛЕДОВАТЕЛЬНОСТНОГО ТИПА

Последовательностные схемы в отличие от комбинационных имеют *элементы памяти*. Значения выходных сигналов у этих схем зависят не

только от значений входных сигналов в данный момент времени, но и от того, каково было внутреннее состояние схемы в предыдущий момент времени.

3.3.1. Триггеры

Основным элементом памяти, то есть элементом, записывающим и хранящим двоичную информацию, является *триггер*. Кроме собственно триггеров к последовательностным схемам относятся регистры, цифровые счетчики и ряд других схем, в состав которых входят триггеры.

Триггер – это электронная схема, обладающая двумя состояниями устойчивого равновесия, способная под воздействием управляющего сигнала скачком переходить из одного состояния в другое и хранить это состояние как угодно долго после окончания на входе управляющего сигнала.

Запись информации в триггер обычно производится через схему управления триггером. Совокупность триггера со схемой управления составляет триггерную систему, функциональная схема которой представлена на рис. 3.3.1. Именно триггерные системы чаще всего выпускаются в интегральном исполнении, и чаще всего их называют просто триггерами.

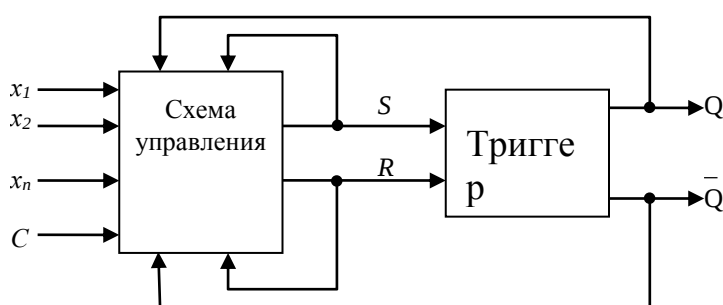


Рис. 3.3.1. Функциональная схема триггерной системы

В триггерной системе собственно триггер выполняет функцию запоминающего элемента, а схема управления предназначена для переработки запоминаемой информации и записи ее в триггер. В зависимости от логической функции, выполняемой схемой управления, различают RS-, D-, T-, JK- и другие триггерные системы (триггеры).

Соответственно триггер и вся триггерная система имеют два выхода Q и $\bar{Q}$. Сигнал на одном выходе является инверсией сигнала на другом. Вход S (set – установка) собственно триггера предназначен для записи в триггер лог. 1 ($Q = 1$), а вход R (reset – сброс) – для записи лог. 0 ($Q = 0$). Часто выходы триггера, а иногда и входы соединены со схемой управления обратными связями.

Как правило, триггерные системы имеют несколько входов. На рис. 3.3.1 входы $x_1, x_2, \dots, x_n$ – информационные входы, C – тактовый вход. Таким образом, управление триггером может быть тактируемым (синхронным) и нетактируемым (асинхронным). При тактированном управлении импульсы, поступающие на вход C через определенные интервалы, разрешают схеме управления передачу информации в триггер. При асинхронном управлении вход C отсутствует.

Различают триггерные системы, тактируемые *уровнем*, тактируемые *фронтом*, тактируемые *срезом* тактовых импульсов. В триггерных системах, тактируемых уровнем, входная информация проходит в триггер лишь в течение действия тактового импульса. При этом длительность тактового импульса должна быть меньше времени срабатывания триггера. Если же длительность импульса будет больше времени срабатывания триггера, то он сработает не один раз. Такие ограничения по длительности тактового импульса сложно реализовать, учитывая реальный разброс параметров схемы. Поэтому чаще всего реализуют триггеры, управляемые фронтом или срезом тактового импульса, при этом информация поступает в триггер только в момент резкого изменения уровня тактового импульса.

На рис. 3.3.2 показаны обозначения различных тактовых входов на функциональных схемах триггеров.

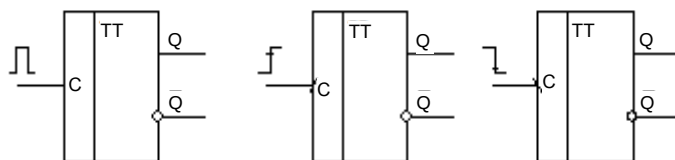


Рис. 3.3.2. Обозначения тактовых входов на функциональных схемах триггеров

3.3.1.1. Асинхронные RS-триггеры. Самыми простыми триггерами (собственно триггерами) являются RS-триггеры. Они редко имеют самостоятельное применение, но входят в состав всех более сложных триггеров.

Основой для построения элементарных триггеров служит бистабильная ячейка. В схемном отношении она представляет собой два инвертора, замкнутые в кольцо обратной связи. На рис. 3.3.3 приведены логические (*а, б*) и принципиальная (*в*) схемы бистабильной ячейки. На схемах *а* и *б* видно, что оба инвертора ячейки не могут находиться в одинаковом состоянии, то есть не может быть $Q_1 = Q_2$. Если $Q_1 = 1$, то $Q_2 = 0$ (рис. 3.3.3,

а), если же $Q_1 = 0$, то $Q_2 = 1$ (рис. 3.3.3, б). Таким образом, ячейка может находиться только в двух устойчивых состояниях.

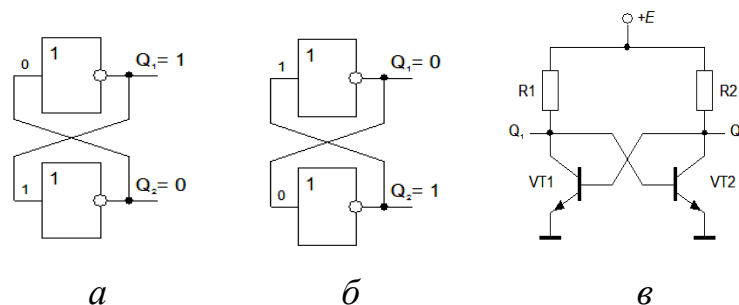


Рис. 3.3.3. Логические (а, б) и принципиальная (в) схема бистабильной ячейки

Для обеспечения отдельного управления работой RS-триггера на каждый инвертор необходимо подавать сигнал управлением триггером. В зависимости от того, какой простейшей функцией объединяются сигналы управления и обратной связи (функцией И или функцией ИЛИ), можно строить RS-триггер на элементах ИЛИ-НЕ и на элементах И-НЕ. При этом активные уровни сигналов управления по входам R и S будут разные: в первом случае это будут лог. 1, во втором – лог. 0.

Активным называется такой уровень входного сигнала, при подаче которого можно однозначно определить выходной уровень логического элемента независимо от сигнала на втором входе логического элемента.

RS-триггер на элементах ИЛИ-НЕ. На рис. 3.3.4 приведены логическая схема асинхронного RS-триггера на элементах ИЛИ-НЕ (а), его условное графическое обозначение (б) и таблица работы триггера (в).

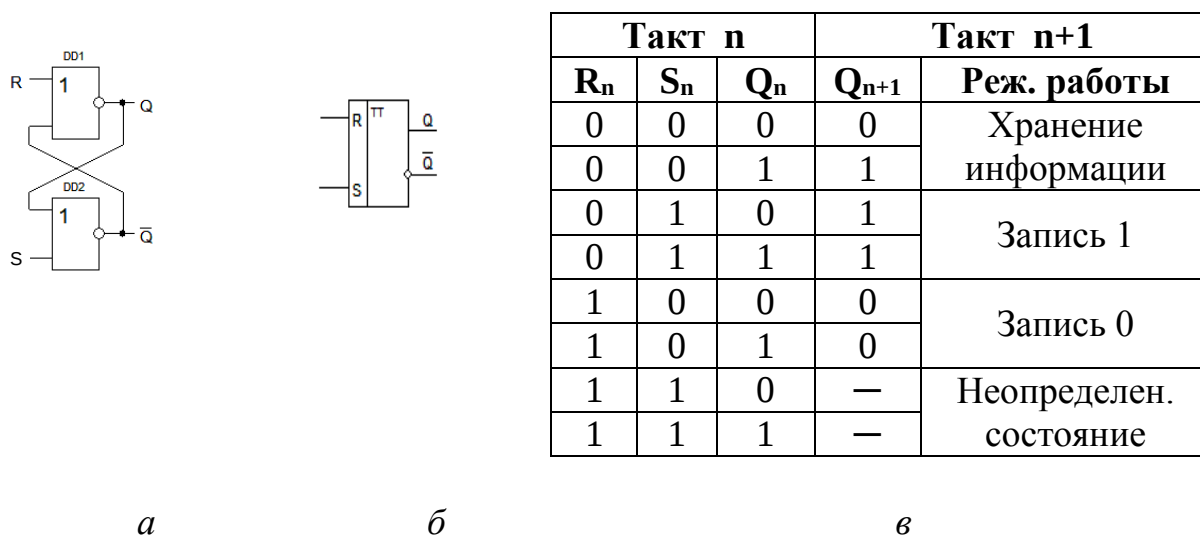


Рис. 3.3.4. Логическая схема RS-триггера на элементах ИЛИ-НЕ (а), ее условное графическое обозначение (б) и таблица работы триггера (в)

В таблице работы Q_n обозначен выходной сигнал триггера в момент подачи входных сигналов R_n и S_n , а Q_{n+1} – выходной сигнал после действия сигналов R_n и S_n . Тот факт, что состояние триггера в момент $(n + 1)$ зависит от входных сигналов в момент n , отражает способность триггера к запоминанию информации.

Проанализируем работу RS-триггера с точки зрения комбинаций входных и выходных сигналов, приведенных в его таблице работы.

$R_n = 0, S_n = 0$. Срабатывание триггера зависит от того, в каком состоянии были выходы схемы Q и $\bar{Q}$ (рис. 3.3.4,а) до прихода входных сигналов. Их может быть два:

1. $Q = 0$. При этом логический 0 с выхода Q приходит на вход логического элемента DD2 и обеспечивает $\bar{Q} = 1$. Эта логическая 1, в свою очередь, подается на вход DD1, поддерживая лог. 0 на его выходе ($Q = 0$). Это первое состояние устойчивого равновесия, при котором обеспечивается режим хранения информации, то есть $Q_{n+1} = Q_n$.

2. $Q = 1$. При этом логическая 1, поступая на вход DD2, обеспечивает $Q = 0$. Этот лог. 0 подается на второй вход DD1 и поддерживает состояние $Q = 1$. Таким образом, это второе состояние устойчивого равновесия, которое может длиться сколь угодно долго, пока не появится активный входной уровень (лог. 1) на одном из входов S или R .

Вывод: уровни сигналов $R_n = 0, S_n = 0$ не являются активными для триггера на элементах ИЛИ-НЕ, и они не могут изменить состояние триггера, обеспечивая лишь режим хранения информации.

$R_n = 0, S_n = 1$. При поступлении лог. 1 на вход S элемент DD2 переключается по выходу в состояние $\bar{Q} = 0$. Этот лог. 0, приходя на вход DD1, вместе с сигналом $R = 0$ устанавливает на его выходе лог. 1 ($Q = 1$).

Вывод: уровень $S_n = 1$ является активным, он устанавливает триггер в состояние $Q_{n+1} = 1, \bar{Q}_{n+1} = 0$. Таким образом, в триггер по прямому выходу записывается лог. 1 независимо от предыдущего состояния Q_n .

$R_n = 1, S_n = 0$. При поступлении на вход R лог. 1 на выходе DD1 появляется лог. 0 ($Q = 0$), который, приходя на вход DD2, устанавливает на выходе лог. 1 ($\bar{Q} = 1$).

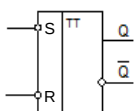
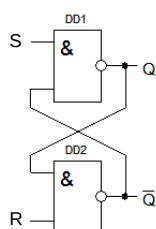
Вывод: уровень $R_n = 1$ является активным для триггера, он сбрасывает триггер в нулевое состояние: $Q_{n+1} = 0, \bar{Q}_{n+1} = 1$. В этом случае в триггер по

прямому выходу записывается лог. 0 независимо от предыдущего состояния Q_n .

$R_n = 1, S_n = 1$. Для триггера на элементах ИЛИ-НЕ комбинация сигналов $R = S = 1$ является запрещенной, так как оба логических элемента схемы удерживаются «единицами» в состоянии лог. 0, а значит, выходные сигналы триггера обращаются в нуль. При снятии сигналов $R = S = 1$, то есть при $R = S = 0$ триггер переходит в состояние, определяемое лишь асимметрией схемы (см. рис. 35, в). Возникает так называемый режим «гонок», когда оба логических элемента, имея на двух входах по нулю ($R = S = 0, Q = \bar{Q} = 0$), стремятся переключиться быстрее. При этом на одном из выходов триггера (Q или $\bar{Q}$ – не известно) устанавливается лог. 1, а на другом останется состояние лог. 0, но это уже состояние устойчивого равновесия.

Вывод: комбинация входных сигналов $R = S = 1$ вызывает неопределенное состояние триггера после прекращения этих входных сигналов. Для нормальной работы триггера эту комбинацию входных сигналов необходимо исключить. Часто эту комбинацию называют запрещенной.

RS-триггер на элементах И-НЕ. На рис. 3.3.5 приведены логическая схема асинхронного RS-триггера на элементах И-НЕ (а), его условное графическое обозначение (б) и таблица работы триггера (в).



Такт n			Такт n+1	
R_n	S_n	Q_n	Q_{n+1}	Реж. работы
0	0	0	—	Неопределен. состояние
0	1	1	—	
0	1	0	0	Запись 1
0	1	1	0	
1	0	0	1	Запись 0
1	0	1	1	
1	1	0	0	Хранение информации
1	1	1	1	

а

б

в

Рис. 3.3.5. Логическая схема RS-триггера на элементах И-НЕ (а), его условное графическое обозначение (б), таблица работы триггера (в)

Алгоритм анализа работы схемы триггера на рис. 3.3.5 (а) такой же, как и триггера на рис. 3.3.4 (а). Рассматривая воздействие различных

комбинаций входных сигналов, нетрудно обнаружить, что активным входным уровнем для триггера на элементах И-НЕ является логический 0. При $S_n = 0$ в триггер записывается лог. 1 ($Q_{n+1} = 1$, $\bar{Q}_{n+1} = 0$), а при $R_n = 0$ в триггер записывается лог. 0 ($Q_{n+1} = 0$, $\bar{Q}_{n+1} = 1$). Комбинация входных сигналов $R_n = S_n = 0$ для триггера является запрещенной, а при $R_n = S_n = 1$ триггер сохраняет предыдущее состояние. Поскольку управление по входам S и R производится логическим нулем, RS-триггер, построенный на элементах И-НЕ, называют *триггером с инверсными входами*, что имеет отражение на условном графическом обозначении (рис. 3.3.5, б).

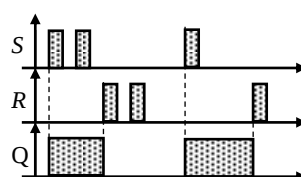
На практике для характеристики работы RS-триггера используют сокращенные таблицы работы (рис. 3.3.6, а, в).

R_n	S_n	Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	—

а

R_n	S_n	Q_{n+1}
0	0	—
0	1	0
1	0	1
1	1	Q_n

б



в

Рис. 3.3.6. Таблица работы RS-триггера на элементах ИЛИ-НЕ (а),
таблица работы RS-триггера на элементах И-НЕ (б)
и осциллограммы работы RS-триггера на элементах ИЛИ-НЕ (в)

Из осциллограмм работы RS-триггера на элементах ИЛИ-НЕ (рис. 3.3.6, в) видно, что изменение состояния выхода происходит исключительно под воздействием уровня лог. 1 на входах R и S . Два следующих друг за другом импульса на входах R и S лишь подтверждают состояние выхода. Это свойство RS-триггера широко используется в различных цифровых схемах, в частности для устранениядребезга контактов, где входной сигнал поступает от механических ключей. Триггер устраняет ложное срабатывание при неоднократном поступлении сигнала на один и тот же вход.

3.3.1.2. Синхронные RS-триггеры.

Одноступенчатые синхронные RS-триггеры. Синхронные RS-триггеры имеют дополнительный C -вход для подачи синхронизирующих импульсов, под действием которых происходит изменение их состояния. Сигналы на информационные S - и R -входы выставляются до подачи синхроимпульса. Синхронные триггеры строят по одноступенчатой и двухступенчатой схемам.

Для построения одноступенчатого синхронного RS-триггера на входы его асинхронного аналога достаточно включить два логических элемента.

Такой триггер со схемой управления на логических элементах И-НЕ и его условное графическое обозначение приведены на рис. 3.3.7.

Работа триггера осуществляется следующим образом. При $C = 0$ независимо от состояния информационных S - и R -входов на выходах логических элементов формируются сигналы $\bar{S} = \bar{R} = 1$, при которых синхронный триггер с инверсными входами находится в режиме хранения (лог. 1 для него – неактивный уровень).

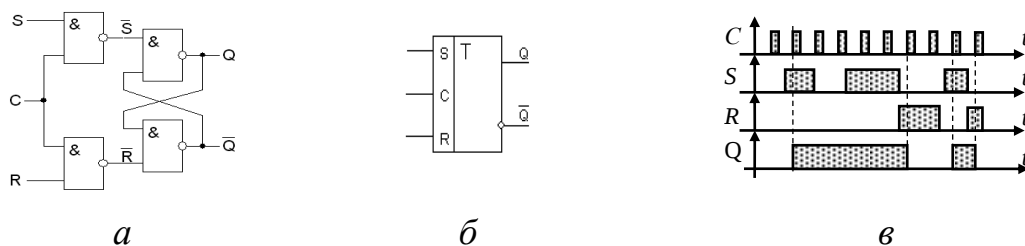


Рис. 3.3.7. Схема одноступенчатого синхронного RS-триггера (а), его условное графическое обозначение (б) и временные диаграммы работы триггера (в)

При $C = 1$ (разрешающий уровень) информация с S - и R -входов записывается в триггер, что иллюстрируют временные диаграммы на рис. 3.3.7, в. Следует отметить, что полученный синхронный RS-триггер является триггером с прямыми входами, что отражено на его условном обозначении (рис. 3.3.7, б).

Двухступенчатые синхронные триггеры. Двухступенчатые триггеры реализуются по схеме «ведущий-ведомый» на основе двух синхронных RS-триггеров, которые соединяются так, что выходы первой ступени являются входами второй. На триггер первой ступени подается исходный синхросигнал, на триггер второй ступени – его инверсия. Выходом двухступенчатого триггера является выход второй ступени (рис. 3.3.8, а). В условном графическом обозначении триггера появляются две буквы Т, что означает «триггерная система» (рис. 3.3.8, б).

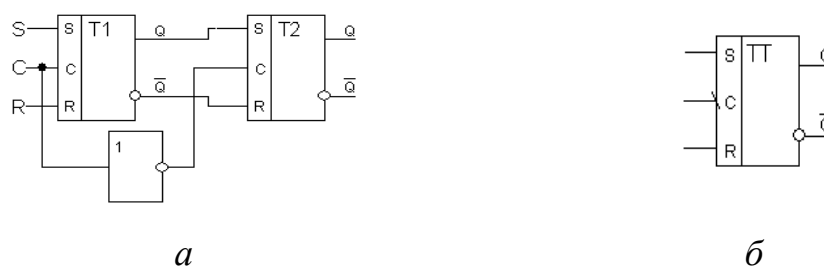


Рис. 3.3.8. Схема двухступенчатого синхронного RS-триггера (а) и его условное графическое обозначение (б)

Занесение информации в триггер производится в два этапа. При $C = 1$ производится запись информации в триггер T1, триггер T2 при этом заблокирован и находится в режиме хранения, так как на его C-вход через инвертор подается нулевой сигнал.

При $C = 0$ блокируется триггер T1, на C-вход триггера T2 поступает единичный сигнал, и информация с выходов T1 переписывается на вход T2.

Таким образом, запись информации в двухступенчатый триггер происходит по срезу (по перепаду из 1 в 0) входного синхроимпульса, что нашло отражение на условном графическом обозначении триггера по C-входу (рис. 3.3.8, б).

3.3.1.3. D-триггеры.

Один из способов устранения недостатка RS-триггеров – наличие запрещенной комбинации входных сигналов – привел к появлению D-триггеров. В D-триггерах запрещенная комбинация исключается путем соединения через инвертор S- и R-входов синхронного RS-триггера (рис. 3.3.9, а). Таким образом, D-триггеры имеют один информационный D-вход и C-вход для подачи синхроимпульсов. При этом на информационные входы RS-триггера никогда не поступают одинаковые сигналы, то есть исключается не только запрещенная комбинация ($S = R = 1$), но режим хранения ($S = R = 0$), который реализуется путем подачи $C = 0$. На рис. 3.3.9, б и в приведено условное графическое обозначение D-триггера и временные диаграммы его работы.

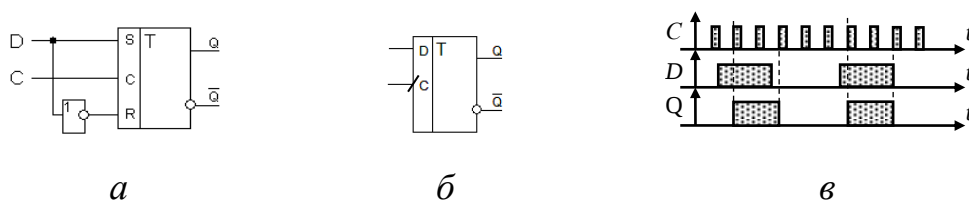


Рис. 3.3.9. Схема D-триггера (а), его условное графическое обозначение (б) и временные диаграммы работы D-триггера

На временных диаграммах видно, что прохождение входного сигнала на выход схемы D-триггера задерживается до появления синхроимпульса, поэтому их называют триггерами задержки (delay – задержка). Иначе говоря, на входе D-триггера с приходом тактового импульса появляется информация, которая была на входе D в предыдущем такте: $Q_{n+1} = D_n$. Следует также заметить, что для устойчивой работы схемы необходимо, чтобы информация на входе D не изменялась во время действия тактового импульса.

По выполняемым функциям D-триггеры не отличаются от синхронных RS-триггеров, однако, имеют меньшее число входов. Это обстоятельство послужило основанием для изготовления D-триггеров в виде микросхем.

3.3.1.4. Т-триггеры.

Этот тип триггеров представляет собой последовательностные устройства с единственным входом, на который поступают тактовые импульсы. Каждый тактовый импульс изменяет состояние триггера на противоположное.

Основой для построения Т-триггеров могут служить двухступенчатые синхронные RS-триггеры, в которых для изменения состояния триггера на инверсное используются собственные выходные сигналы. При этом инверсный выход должен быть соединен с S-входом, а прямой выход – с R-входом триггера (рис. 3.3.10, а).

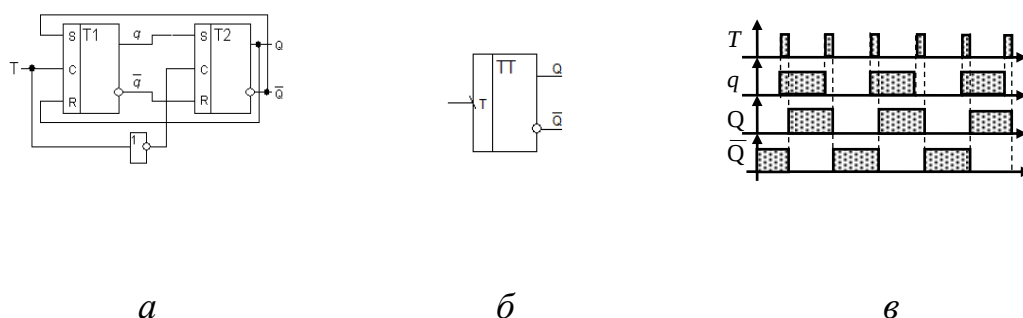


Рис. 3.3.10. Схема Т-триггера (а), его условное графическое обозначение (б) и временные диаграммы работы Т-триггера (в)

Т-триггер является двухступенчатым триггером, поэтому его срабатывание происходит в два этапа. По приходу тактового импульса на вход Т (на вход С первого триггера приходит лог. 1) информация с выходов Q и $\bar{Q}$ записывается в триггер Т1. При этом триггер Т2 находится в режиме хранения информации, так как на его С-вход подан через инвертор лог. 0. Состояние выходов Q и $\bar{Q}$ остается неизменным.

По окончании тактового импульса (на С-вход триггера Т1 приходит лог. 0) первый триггер блокируется, а информация с его выходов записывается в триггер Т2, так как на его С-входе в это время присутствует лог. 1.

Принцип функционирования Т-триггера подтверждается временными диаграммами его работы (рис. 3.3.10, в), из которых следует, что переключение Т-триггера происходит по срезу тактовых импульсов. Эта особенность показана на условном графическом обозначении триггера (рис. 3.3.10, б).

3.3.1.5. Универсальные JK-триггеры.

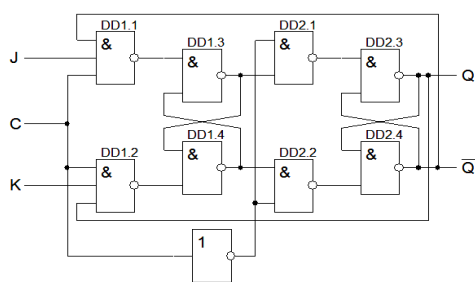
Второй способ устранения недостатка RS-триггеров (наличие запрещенной комбинации входных сигналов) привел к появлению JK-триггеров. Если в D-триггерах запрещенная комбинация не используется (исключается путем соединения через инвертор S- и R-входов синхронного RS-триггера), то в JK-триггерах она используется в полезных целях: при этой комбинации входных сигналов JK-триггер работает как Т-триггер.

JK-триггеры могут быть построены двумя равноценными способами:

- на основе двухступенчатых синхронных RS-триггеров путем создания условий для инверсного режима при запрещенной комбинации;
- на основе Т-триггеров путем создания дополнительных входов для управления состоянием выходов.

Рассмотрим первый способ, взяв за основы двухступенчатый синхронный RS-триггер. Если в первой ступени использовать трехвходовые логические элементы, а дополнительные входы задействовать для организации обратных связей, как в Т-триггере, то после переименования информационных входов R,S на J,K получим схему JK-триггера, которая приведена на рис. 3.3.11, а. Для лучшего понимания работы схемы оба RS-триггера в ней представлены на логических элементах.

Как и в любом двухступенчатом триггере по фронту тактового импульса информация с выходов J и K записывается в первый триггер (на элементах DD1.1 – DD1.4), а по срезу – во второй триггер (на элементах DD2.1 – DD2.4).



а

Такт n		Такт n+1	
J _n	K _n	Q _{n+1}	Реж. работы
0	0	Q _n	Хранение информации
0	1	0	Запись 0
1	0	1	Запись 1
1	1	$\bar{Q}_n$	Счетный режим

б

Рис. 3.3.11. Схема JK-триггера (а) и таблица его работы (б)

Функционирование JK-триггера отражено в таблице его работы, приведенной на рис. 3.3.11, б, из которой видно, что при трех комбинациях входных сигналов ($J = K = 0$; $J = 1, K = 0$; $J = 0, K = 1$) JK-триггер работает

как синхронный RS-триггер, т.е. обратные связи не влияют на его работу, а при комбинации $J = K = 1$ JK-триггер выполняет функции Т-триггера. Условное графическое обозначение JK-триггера приведено на рис. 3.3.11, а.

Среди всех триггеров JK-триггер является универсальным в том смысле, что он при некоторой доработке может выполнять роль RS-, Т-, D-триггеров. В режиме тактируемого RS-триггера JK-триггер будет работать при $J = S$, $K = R$ и запрещенной комбинации $J = K = 1$. Организация JK-триггера в режимах D-триггера и Т-триггера показана на рис.3.3.12 (б) и (в) соответственно.

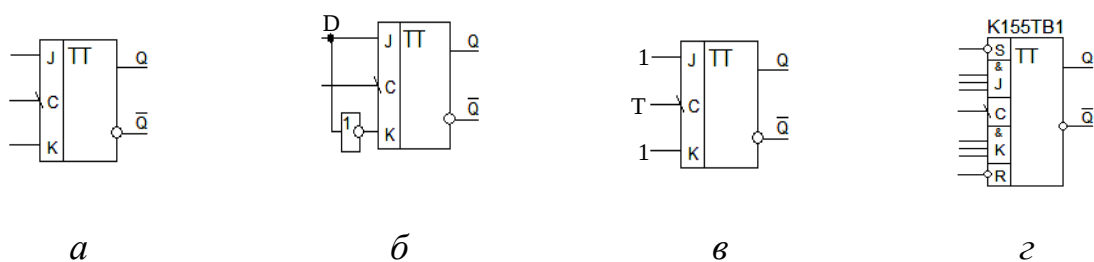


Рис. 3.3.12. Условное графическое обозначение JK-триггера (а); схема D-триггера на основе JK-триггера (б); схема Т-триггера на основе JK-триггера (в); JK-триггер микросхемы К155В1 (г)

Поскольку JK-триггеры являются наиболее универсальными из всех триггеров, то они выпускаются в виде микросхем в составе практически всех цифровых серий. Как правило, в микросхеме объединяются несколько триггеров, которые имеют общие выходы цепей питания и управления. На многотриггерных микросхемах можно строить более сложные последовательностные устройства: регистры, счетчики, делители частоты, сверхоперативную память и др. По этой причине интегральные триггеры снабжены асинхронными входами для начальной установки триггера в требуемое состояние. Эти асинхронные входы по отношению к другим входам триггера обладают приоритетом. Наиболее часто они управляются логическим нулем.

Для того, чтобы обеспечить построение логических цепей в схемах с триггерами, у многих микросхем предусмотрено несколько одноименных входов. Так, например, JK-триггер в составе микросхемы К155ТВ1 имеет три входа J и три входа K, объединенные логикой 3И (рис. 3.3.12, г):

$$J = J_1 \cdot J_2 \cdot J_3; \quad K = K_1 \cdot K_2 \cdot K_3.$$

3.3.2.РЕГИСТРЫ

Регистром называют выполненное на триггерах того или иного типа последовательностное устройство, основной функцией которого является

хранение информации в виде N-разрядного двоичного кода. Чаще всего для построения регистров используются D-триггеры.

Занесение новой информации в регистр из внешнего устройства называют *записью*, вывод информации из регистра во внешнее устройство – *считыванием*.

По способу записи/считывания информации различают:

- *параллельные* регистры, в которых запись и считывание выполняются в параллельном коде;

- *последовательные* регистры, в которых запись и считывание выполняются в последовательном коде. В процессе записи данные заносятся последовательно во времени бит за битом, при считывании также бит за битом выводятся из регистра;

- *параллельно-последовательные* регистры, в которых при записи все биты поступают в регистр одновременно (в параллельном коде), а при считывании покидают регистр бит за битом (в последовательном коде). Такие регистры являются преобразователями параллельного кода в последовательный код

- *последовательно-параллельные* регистры, в которых запись выполняется в последовательном коде, а считывание – в параллельном. Такие регистры служат для преобразования последовательного кода в параллельный.

По функциональному признаку регистры разделяют на две большие группы:

- *регистры хранения*, выполняющие только одну, основную, функцию;
- *регистры сдвига*, выполняющие помимо хранения сдвиг информации вдоль регистра. Среди регистров этой группы выделяют *реверсивные* регистры, позволяющие сдвигать информацию в обе стороны.

3.3.2.1. Параллельные регистры (регистры памяти).

На рис. 3.3.13. приведена схема четырехразрядного регистра памяти, выполненного на D-триггерах. Число триггеров в регистре соответствует числу разрядов запоминаемой информации.

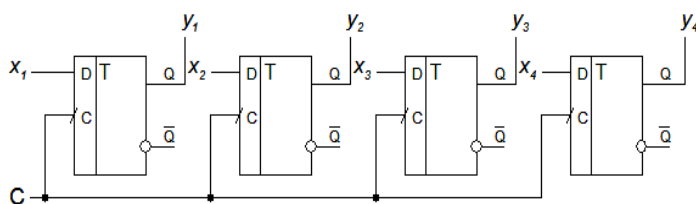


Рис. 3.3.13. Принципиальная схема параллельного регистра

Тактовые входы D-триггеров объединены для организации входа записи. D-входы триггеров служат информационными входами регистра. При подаче сигнала $C = 1$ на вход записи информация $x_1 x_2 x_3 x_4$ появляется на выходах регистра $y_1 y_2 y_3 y_4$. Все разряды данных записываются в регистр одновременно.

Чтобы разделить во времени этапы записи и считывания информации необходимо организовать вход считывания. Для этого к каждому выходу регистра следует подключить логический элемент 2И. Объединив вторые входы логических элементов, можно получить вход считывания. Выходами регистра будут служить выходы логических элементов, информация на которых будет появляться в случае подачи лог. 1 на вход считывания. При этом на входе записи регистра должен быть лог. 0.

Параллельные регистры можно выполнять на основе микросхем триггеров (например, К555ТМ2), организуя общее управление для записи информации.

В различных сериях микросхем выпускаются и готовые регистры памяти, которые имеют дополнительные возможности по сравнению с наборами триггеров. Некоторые из них приведены на рис. 3.3.14. На условном графическом обозначении регистров ставятся буквы RG.

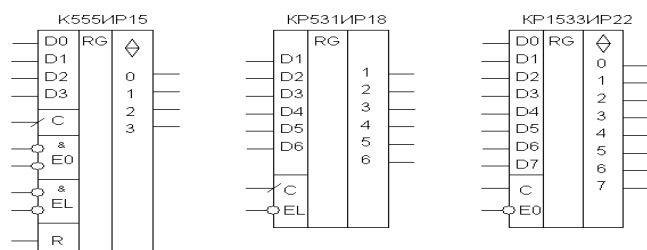


Рис. 3.3.14. Регистры памяти в интегральном исполнении

Запись информации в регистры производится по фронту либо по уровню тактового импульса. При этом на входе EL должен быть лог. 0. Наличие входов EL позволяет объединять входы синхронизации у нескольких регистров, а управление производить по входам EL, выбирая определенный регистр.

Наличие двух входов разрешения записи позволяет легко организовывать матричное управление большим числом микросхем (одни входы EL объединять по строкам, другие – по столбцам) и выбирать нужный для записи регистр на пересечении строки и столбца. Точно также с помощью двух входов E0 производят чтение информации лишь из одного регистра. Так организуют быстродействующую регистровую память.

Большинство регистров имеет возможность перевода выходов в высокоомное состояние. У микросхемы КР1533ИР22 это осуществляется сигналом $E0 = 1$.

3.3.2.2. Последовательные регистры (регистры сдвига).

Последовательные регистры имеют один информационный вход X и один выход Y , вход C записи/считывания и вход R начальной установки триггеров регистра в начальное состояние (управляется нулем). При записи и считывании осуществляется перемещение (сдвиг) информации вдоль регистра, поэтому такие регистры называют *сдвигающими*. Схема четырехразрядного последовательного регистра, построенного на D-триггерах, приведена на рис. 3.3.15. В ней триггеры соединены так, чтобы последующий триггер принимал информацию от предыдущего.

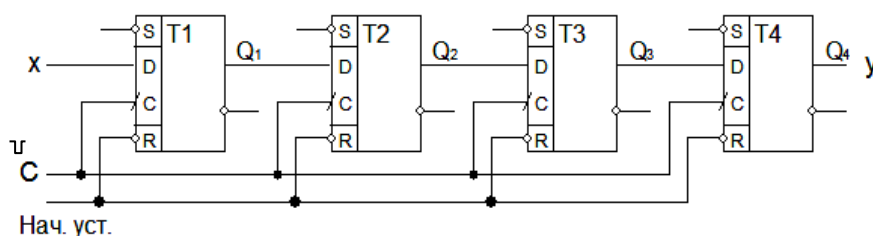


Рис. 3.3.15. Схема последовательного регистра

При $\bar{R} = 1$ и $C = 0$ регистр находится в режиме хранения, когда на выходах триггеров сохраняются сигналы, поступившие в предыдущем такте. Подлежащий записи входной сигнал следует устанавливать в этом режиме, т. к. состояние входов триггеров не влияет на их выходы.

Для записи информации в регистр на вход C следует подать сигнал $C = 1$. При этом установленный ранее входной сигнал появится на выходе Q_1 первого триггера. На выходе Q_4 последнего триггера появится сигнал, который был на выходе Q_3 в предыдущем такте. При $C = 1$ можно одновременно записывать, сдвигать и считывать информацию.

Временные диаграммы, приведенные на рис. 3.3.16 иллюстрируют работу последовательного регистра в режиме записи/считывания. В исходном состоянии в регистре хранился код 1011. За четыре такта код 1011 выведен из регистра, а в регистр записан код 1100.

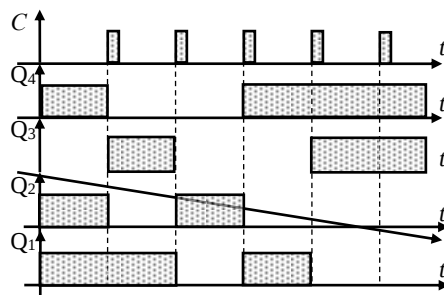


Рис. 3.3.16. Временные диаграммы работы последовательного регистра в режиме записи/считывания

Часто бывает необходимо в регистре сдвига иметь еще параллельные входы для записи информации. Эти входы организуют с помощью дополнительной логики, например, И-НЕ и синхронных RS-входов. Таким образом, получается параллельно-последовательный регистр (рис. 3.3.17). В нем имеются четыре информационных входа $X_1 - X_4$ и один прямой выход Y , вход C_1 записи и вход C_2 считывания информации. При считывании информации освобождающиеся разряды регистра заполняются нулями.

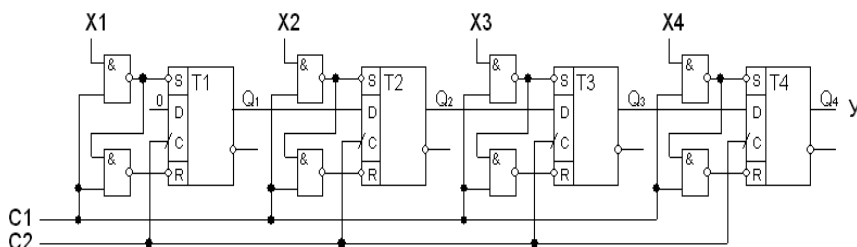


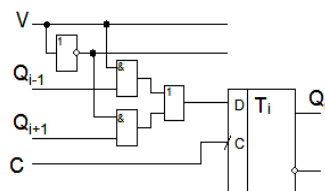
Рис. 3.3.17. Принципиальная схема параллельно-последовательного регистра

3.3.2.3. Реверсивные регистры.

Обычные регистры сдвига обеспечивают сдвиг информации только в одном направлении – вправо. Реверсивные (reverses – обращенный назад) производят сдвиг и вправо, и влево в зависимости от сигнала реверса.

При сдвиге вправо D-вход каждого триггера соединяется с выходом предыдущего триггера: $D_i = Q_{i-1}$. При сдвиге влево триггер принимает информацию от следующего по разрядности триггера, то есть $D_i = Q_{i+1}$. Чтобы совместить это в одной схеме, необходимо ввести дополнительный вход реверса V . По сигналу на этом входе можно переключать связи между триггерами, но для этого потребуется дополнительная логика.

На рис. 3.3.18, б приведена таблица переключения связей между триггерами и логические уравнения для входов D_i реверсивного регистра. Из уравнения видно, что схему управления можно построить на элементах И/ИЛИ, либо на элементах И-НЕ. На рис. 3.3.18, а приведена схема одного разряда реверсивного регистра сдвига с использованием логики И/ИЛИ. Видно, как легко наращивается разрядность этой схемы.



Сдвиг вправо	Сдвиг влево
$V=1$	$V=0$
$D_i=Q_{i-1}$	$D_i=Q_{i+1}$

$$D_i = VQ_{i-1} + \bar{V}Q_{i+1}$$

$$D_i = \overline{\bar{V}Q_{i-1} \cdot \bar{V}Q_{i+1}}$$

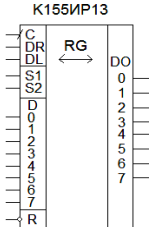
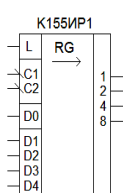
а

б

Рис. 3.3.18. Схема одного разряда реверсивного регистра сдвига (а) и таблица переключения связей между триггерами

На рис. 3.3.19, а представлен интегральный регистр К155ИР1. Микросхема предназначена для хранения и сдвига четырехразрядного двоичного кода. Для записи информации в последовательном коде используется вход D0, в параллельном – входы D1 – D4. Запись осуществляется путем подачи синхроимпульсов на входы C1, C2, а выбор способа записи – подачей сигнала на вход L (L = 0 – последовательная запись информации по срезу тактовых импульсов C1, L = 1 – параллельная запись по срезу тактового импульса C2). Для считывания информации служат выходы 1-2-4-8.

В микросхеме 8-разрядного реверсивного сдвига К155ИР13 (рис.3.3.19, б) последовательный вход DR (Data Right) принимает данные от младшего разряда при сдвиге вправо, а DL (Data Left) – от старшего разряда при сдвиге влево. Кроме последовательных входов имеются восемь параллельных входов для загрузки регистра параллельным кодом за один такт по фронту тактового импульса на входе C. Входы S2 S1 – режимные входы регистра. Кодирование режимов работы приведено в таблице на рис. 3.3.19, в.



S2	S1	Режим
----	----	-------

0	0	Хранение
0	1	Сдвиг вправо
1	0	Сдвиг влево
1	1	Параллельн. запись

а

б

в

Рис. 3.3.19. Отечественные микросхемы регистров сдвига

3.3.3. Цифровые счетчики импульсов

Цифровым счетчиком называется устройство, осуществляющее счет числа входных импульсов и фиксирующее это число в каком-либо коде.

Основой любого счетчика является цепочка из нескольких триггеров с различными логическими связями между ними. Состояния триггеров и образуют выходной код счетчика, соответствующий числу импульсов.

Счетчики работают по циклическому принципу. Максимальное число входных импульсов, после которого счетчик возвращается в исходное состояние, называется *коэффициентом счета* $K_{сч}$, или *модулем счета*.

Если на вход счетчика подается серия импульсов, а выходной сигнал образуется только при появлении заданной кодовой комбинации (числа), то счетчик функционирует как *делитель числа импульсов*. Особенность делителя состоит в том, что он имеет один выход (обычно с последнего триггера), а промежуточные состояния счетчика не анализируются. В качестве делителей могут быть использованы как суммирующие, так и вычитающие счетчики.

Классификация счетчиков выполняется по различным признакам.

По коэффициенту счета различают:

- *двоичные счетчики*, в которых коэффициент счета $K_{сч} = 2^N$, где N – число триггеров счетчика;
- *счетчики с произвольным коэффициентом счета* среди которых выделяют десятичные счетчики с $K_{сч} = 10$.

По направлению счета входных импульсов счетчики делят на три группы:

- *суммирующие*, в которых с приходом каждого входного импульса в пределах счетного цикла к содержимому счетчика прибавляется единица;

- *вычитающие*, в которых с приходом каждого входного импульса содержимое счетчика уменьшается на единицу;
- *реверсивные*, в которых реализуются прямое и обратное направления счета.

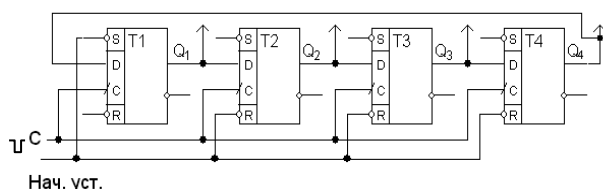
По способу организации внутренних связей между триггерами выделяют:

- *счетчики с последовательным переносом*, или асинхронные счетчики, в которых входной импульс поступает только на первый триггер, а каждый последующий переключается выходным сигналом предыдущего;
- *счетчики с параллельным переносом*, или синхронные, в которых входные импульсы поступают на все триггеры счетчика одновременно;
- *кольцевые счетчики*, представляющие собой регистры сдвига замкнутые в кольцо, по которому под воздействием входных импульсов циркулирует одна или несколько кодовых единиц.

3.3.3.1. Кольцевые счетчики.

Для построения кольцевых счетчиков можно применять все типы регистров сдвига. Наиболее простым получается кольцевой счетчик на D-триггерах (рис. 3.3.20).

В схеме четыре триггера замыкаются в кольцо с помощью обратной связи с выхода последнего триггера на вход первого. Счетные импульсы подаются на тактовые входы всех триггеров. По этому признаку все кольцевые счетчики являются синхронными. Импульсом начальной установки первый триггер устанавливается в 1, остальные – в 0.



№ ти	Q ₁	Q ₂	Q ₃	Q ₄
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4	1	0	0	0

а

б

Рис. 3.3.20. Принципиальная схема кольцевого счетчика на D-триггерах (а) и таблица работы схемы (б)

Входной импульс в этом счетчике выполняет роль продвигающего импульса. Логическая единица при подаче очередного продвигающего импульса передается в следующий по порядку триггер. Дойдя до конца

регистра, логическая единица записывается в первый триггер, и счет повторяется. Из таблицы (рис. 3.3.20, б) видно, что коэффициент счета равен четырем, по количеству триггеров.

Достоинством кольцевых счетчиков является возможность замены одним устройством и счетчика с натуральным двоичным кодом, и дешифратора, а недостатком – большое количество элементов при большом $K_{сч}$. Число триггеров равно необходимому числу состояний счетчика ($N = n$).

Для увеличения коэффициента счета в кольцевых счетчиках используют дополнительные логические связи. В кольцевых счетчиках с логическими обратными связями могут быть получены все возможные комбинации состояний триггеров, кроме одной – нули во всех разрядах. Поэтому коэффициент счета может быть доведен до величины $N = 2^{n-1}$ (где n – число триггеров). Но для такого счетчика уже необходим дешифратор.

На практике часто используется кольцевой счетчик Джонсона. Счетчик Джонсона, реализованный на четырех D-триггерах приведен на рис. 3.3.21. На D-входы всех триггеров, кроме первого, поданы сигналы с выходов предыдущих триггеров. На D-вход первого триггера подан сигнал с инверсного выхода последнего (перекрестная связь).

В отличие от простых кольцевых счетчиков счетчик Джонсона имеет коэффициент счета вдвое больший числа составляющих его триггеров. Например, если счетчик составлен из четырех триггеров

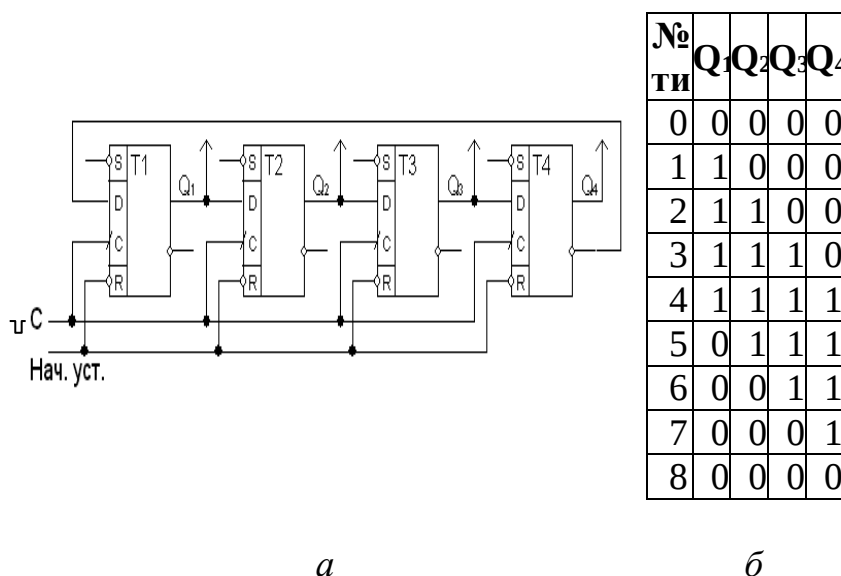


Рис. 3.3.21. Принципиальная схема кольцевого счетчика Джонсона (а) и таблица его работы (б)

(рис.3.3.21, а), то он будет иметь восемь устойчивых состояний (таблица на рис. 3.3.21, б). Как видно, при счете сначала от первого триггера

распространяется «волна единиц», а затем – «волна нулей». Выходной код счетчика называют кодом Джонсона.

3.3.3.2. Двоичные счетчики с последовательным переносом (асинхронные).

Особенность организации счетчиков с последовательным переносом состоит в том, что счетная последовательность импульсов подается на тактовый вход только первого триггера. На тактовые входы остальных триггеров сигналы поступают с выхода предыдущего. Таким образом, эти счетчики являются *асинхронными*.

Наиболее легко двоичный асинхронный счетчик может быть построен путем последовательного соединения счетных Т-триггеров. Чтобы построить счетчик на других типах триггеров необходимо, во-первых, обеспечить работу триггера в счетном режиме, во-вторых, соединить триггеры последовательно, учитывая на какой перепад срабатывает триггер. Так, например, в суммирующем асинхронном счетчике, построенном на JK-триггерах, каждый триггер должен переключаться при переходе предыдущего триггера из 1 в 0.

На рис. 3.3.22 представлена схема двоичного трехразрядного суммирующего счетчика с последовательным переносом (а) и таблица его состояний (б).

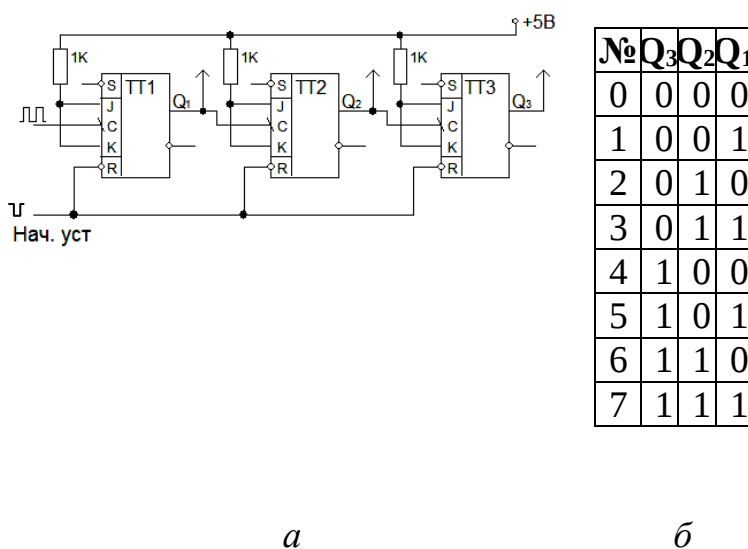


Рис. 3.3.22. Принципиальная схема двоичного суммирующего счетчика с последовательным переносом (а) и таблица его состояний (б)

Схема счетчика реализована на JK-триггерах. Чтобы JK-триггер работал в счетном режиме необходимо на JK-входах обеспечить уровень лог. 1. С этой целью JK-входы через резистор с номиналом (1,0–1,5) кОм

подсоединены к источнику питания. Поскольку JK-триггер срабатывает на перепад из 1 в 0 (по заднему фронту), то для запуска следующего триггера прямые выходы предыдущих триггеров соединены с тактовыми входами последующих. При этом показания счетчика снимаются с прямых выходов триггеров Q_3 Q_2 Q_1 .

Если поначалу во все триггеры счетчика записать лог. 0 (начальная установка), то при подаче счетных импульсов на вход первого триггера состояние счетчика будет изменяться в соответствии с таблицей на рис. 3.3.22 (б). Из таблицы видно, что состояние первого триггера изменяется по спаду каждого счетного импульса. Состояния же второго и третьего триггеров изменяются на противоположное только тогда, когда с выхода предыдущих триггеров на их тактовый вход приходит перепад из 1 в 0. Таким образом, состояния выходных триггеров отображают число поступивших на счетчик импульсов в двоичной системе счисления. Общее число возможных состояний счетчика определяется количеством триггеров и определяется формулой $n = 2^N$, где N – число триггеров. В схеме на рис. 3.3.22 (а), число состояний $n = 2^3 = 8$. После восьмого счетного импульса счетчик возвращается в начальное состояние.

На рис. 3.3.23 представлена схема двоичного трехразрядного вычитающего счетчика с последовательным переносом на JK-триггерах (а) и таблица его состояний (б).

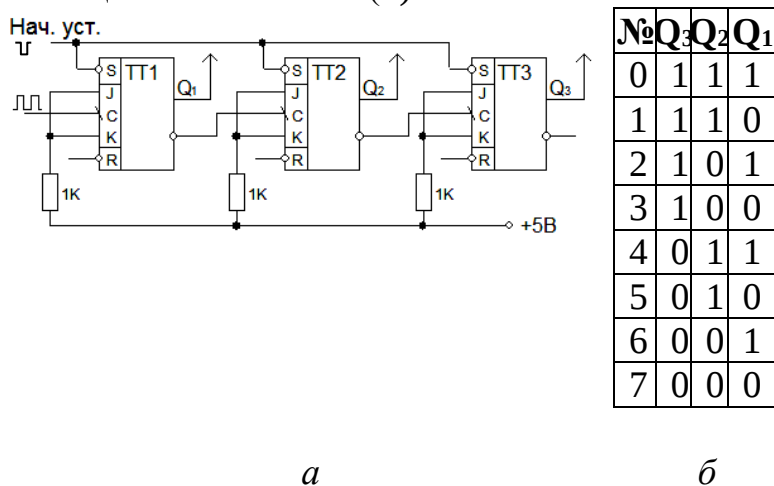


Рис. 3.3.23. Принципиальная схема двоичного вычитающего счетчика с последовательным переносом (а) и таблица его состояний (б)

Таблица на рис. 3.3.23 (б) отражает правила работы вычитающего счетчика, который начинает свою работу с комбинации 111 на прямых выходах триггеров. При поступлении счетных импульсов состояние выходов счетчика меняется в соответствии с режимом вычитания в

двоичном коде. После окончания восьмого импульса счетчик возвращается в исходное состояние 111.

Из таблицы следует, что первый триггер изменяет свое состояние на каждый счетный импульс. Последующие триггеры реагируют на перепад из 0 в 1 на прямом выходе предыдущего триггера, в то время как на его инверсном выходе осуществляется переход из 1 в 0. Чтобы все JK-триггеры работали по перепаду из 1 в 0 в схеме на рис. 3.3.23 (а) тактовые входы триггеров более высокого разряда соединены с инверсными выходами триггеров предыдущего разряда. Начальная установка в схеме осуществляется по S-входам JK-триггеров.

3.3.3.3. Делители частоты.

Делители частоты предназначены для понижения частоты периодической последовательности входных импульсов в целое число раз. Состояние счетчика с коэффициентом счета $K_{сч}$ за время поступления K входных импульсов изменяется всего лишь один раз, поэтому частота следования его выходных импульсов в K раз ниже, чем входных. Следовательно, любой счетчик с коэффициентом пересчета $K_{сч}$ является делителем частоты в K раз.

Основными отличиями делителей частоты от счетчиков являются:

- в делителях используется только один выход – с последнего триггера;
- порядок изменения состояния триггеров в делителях, а следовательно, тип счетчика, не играет роли. Например, в равной мере в качестве делителей могут быть использованы как суммирующие, так и вычитающие счетчики.

На рис. 3.3.24 представлены осциллограммы работы суммирующего счетчика с коэффициентом счета восемь, из которых видно, что на выходе последнего, третьего триггера, происходит деление на восемь входной последовательности импульсов. Таким образом, если в счетчике на рис. 3.3.23 (а) использовать только один выход, с последнего триггера, его можно рассматривать как делитель с коэффициентом деления $K_{дел} = 8$.

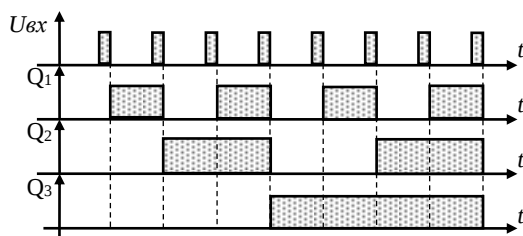


Рис. 3.3.24. Иллюстрация работы счетчика-делителя

К делителям частоты обычно относят счетчики, выполненные в виде интегральных схем, в которых не все выходы триггеров доступны пользователю.

3.3.3.4. Двоичные счетчики с параллельным переносом (синхронные)

Достоинством рассмотренных ранее асинхронных счетчиков является их простота. Недостатком является задержка в установлении соответствующего кода после прихода счетного импульса, поскольку новое состояние счетчика может быть зафиксировано только после того, как сигнал переноса распространится через все триггеры. Таким образом, счетчики с последовательным переносом обладают низким быстродействием.

Более быстродействующими являются счетчики с параллельным переносом, или синхронные, в которых переключение триггеров происходит одновременно, поскольку счетные импульсы подаются на все триггеры, и каждый из них срабатывает под воздействием входного импульса, а не сигнала с предыдущего триггера. Таким образом, счетчики должны быть построены так, чтобы на каждый счетный импульс срабатывали только определенные триггеры. Для этого необходимо использовать дополнительные логические связи между триггерами. Чтобы эти связи определить, нужно произвести синтез синхронного счетчика.

Синтез синхронного счетчика. Наиболее простыми, то есть требующими меньшего числа дополнительных элементов, счетчики получаются на JK-триггерах, поскольку они имеют два информационных входа кроме тактового.

На рис. 3.3.25 (а) приведена таблица, в левой части которой отражена работа JK-триггера. В правой части таблицы приведены комбинации сигналов на входах J и K, обеспечивающие нужное срабатывание JK-триггера. Знак $\emptyset$ обозначает неопределенное (факультативное) состояние. Таким образом, вместо $\emptyset$ можно записывать как 0, так и 1, что представляется удобным для минимизации логических функций.

$J_n K_n$	Q_{n+1}	$Q_n \rightarrow Q_{n+1}$	$J_n K_n$
0 0	Q_n	$0 \rightarrow 0$	0 $\emptyset$
1 0	1	$0 \rightarrow 1$	1 $\emptyset$
0 1	0	$1 \rightarrow 0$	$\emptyset$ 1
1 1	$\bar{Q}_n$	$1 \rightarrow 1$	$\emptyset$ 0

	00	01	11	10
00	0	1	3	2
01	4	5	7	6
11	12	13	15	14
10	8	9	11	10

*a**б*

Рис. 3.3.25. Таблица работы JK-триггера
(*a*)
и карта переходов двоичного синхронного
счетчика (*б*)

Рассмотрим порядок построения синхронного счетчика на примере синтеза двоичного суммирующего четырехразрядного счетчика.

1. Составляется карта переходов синхронного счетчика. Для суммирующего счетчика это переходы от 0 до 15 и возвращение в нулевое состояние (рис. 3.3.25, *б*).

2. Заполняются карты Карно для каждого из триггеров счетчика (рис.3.3.26). Переменными являются сигналы на выходах триггеров Q_1, Q_2, Q_3, Q_4 функциями – сигналы на входах J и K. В рассматриваемом случае количество триггеров должно быть четыре, т.к. количество состояний счетчика $16 = 2^4$, и поэтому заполняются четыре карты Карно.

Q_2Q_1 Q_4Q_3	00	01	11	10	00	01	11	10	00	01	11	10	00	01	11	10
00	1	0	0	1	0	1	0	0	1	0	0	1	0	0	1	0
01	1	0	0	1	0	1	0	0	1	0	0	1	0	0	1	0
11	1	0	0	1	0	1	0	0	1	0	0	1	0	0	1	0
10	1	0	0	1	0	1	0	0	1	0	0	1	0	0	1	0
	J_1K_1				J_2K_2				J_3K_3				J_4K_4			

Рис.3.3.26. Карты Карно четырехразрядного
синхронного суммирующего счетчика

В каждом квадрате карты Карно записывается комбинация на входах J и K, необходимая для нужного срабатывания триггера. В первой карте учитываются состояние первого триггера, во второй – второго и т.д.

3. Проводятся контуры для входов J и K, учитывая не только имеющиеся в карте 1, но и факультативные условия, после чего записываются минимизированные функции для JK-входов.

Так в первой карте Карно в каждом квадрате по входам J и K стоят 1 или 0. Таким образом, возможно объединить в контур 16 квадратов, в которых есть 1 и 0, то есть 2^4 единиц, тем самым исключив все четыре переменные. Получается уравнение $J_1 = K_1 = 1$ для входов первого триггера.

Во второй карте общим контуром для J и K входов является средний контур из восьми единиц, или 2^3 . Таким образом, исключаются три переменные, а уравнение имеет вид $J_2 = K_2 = Q_1$.

Аналогичным образом для третьей и четвертой карты проводятся контуры соответственно из четырех и двух единиц и записываются уравнения для JK-триггеров третьего и четвертого триггеров:

$$J_3 = K_3 = Q_1 Q_2;$$

$$J_4 = K_4 = Q_1 Q_2 Q_3.$$

4. Строится схема счетчика с учетом полученных логических связей. Для их организации используются два логических элемента И (рис. 3.3.27).

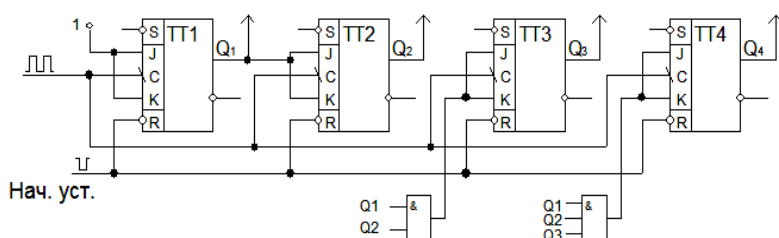


Рис. 3.3.27. Принципиальная схема
четырёхразрядного двоичного синхронного
суммирующего счетчика

Аналогичным образом можно выполнить синтез синхронного вычитающего счетчика, в котором последовательность счета будет обратной – от 15 до 0.

После выполнения всех этапов синтеза получатся уравнения для JK-входов триггеров:

$$J_1 = K_1 = 1; \quad J_2 = K_2 = \bar{Q}_1; \quad J_3 = K_3 = \bar{Q}_1 \bar{Q}_2; \quad J_4 = K_4 = \bar{Q}_1 \bar{Q}_2 \bar{Q}_3.$$

Из уравнений видно, что в вычитающем счетчике на JK-входы последующих триггеров сигналы подаются с инверсных выходов предыдущих триггеров.

На рис. 3.3.28 приведена схема четырехразрядного двоичного синхронного вычитающего счетчика, построенного на JK-триггерах K155ТВ1 с встроенными элементами 3И на входах J и K. Перед началом работы импульсом начальной установки по S-входам счетчик устанавливается в состояние 1111.

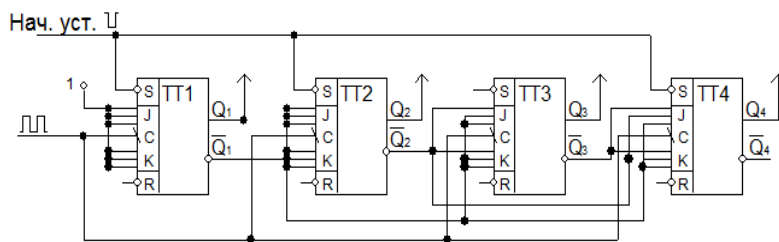


Рис. 3.3.28. Принципиальная схема
четырёхразрядного двоичного синхронного
вычитающего счетчика на микросхемах К155ТВ1

Как видно, синтез синхронных счетчиков требует необходимых знаний, умений и навыков. Построение счетчиков на триггерах выполняют лишь тогда, когда счет производится в каком-либо коде, отличном от двоичного или от двоично-десятичного, поскольку последние выпускаются промышленностью в интегральном исполнении (микросхемы ИЕ7 и ИЕ6 соответственно). Используя эти микросхемы, можно получить счетчик любой разрядности и на любой коэффициент счета.

3.3.3.5. Интегральные счетчики.

Электронной промышленностью выпускаются интегральные микросхемы, в которых счетчики представлены в одном корпусе. К ним относятся интегральные схемы типа ИЕ1 – ИЕ21.

Рассмотрим построение, алгоритм функционирования и некоторые особенности практического использования интегральных счетчиков на примере микросхем 555ИЕ2 и 555ИЕ5.

На рис. 3.3.29 представлена принципиальная схема интегрального счетчика 555ИЕ2.

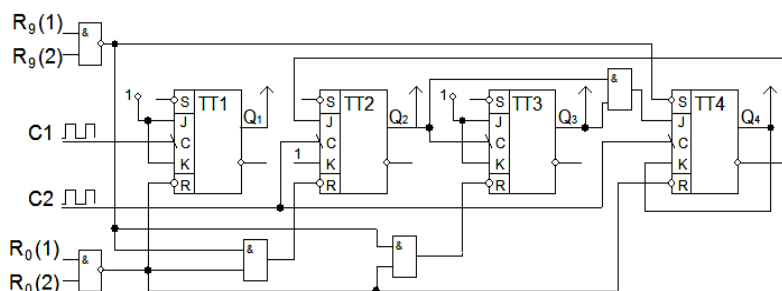


Рис. 3.3.29. Принципиальная схема счетчика
555ИЕ5

Из рис. 3.3.29 следует, что микросхема 555ИЕ2 содержит:

– счетчик с коэффициентом счета $K_{сч} = 2$, выполненный на триггере ТТ1, который сигналами $J = K = 1$ установлен в счетный режим. Счетчик

может работать самостоятельно, так как в микросхеме предусмотрены тактовый вход C_1 для подачи счетной последовательности импульсов и выход Q_1 ;

– счетчик с коэффициентом счета $K_{сч} = 5$, выполненный на триггерах ТТ2, ТТ3, ТТ4 и логическом элементе 2И, связывающем выход триггера ТТ3 и J-вход триггера ТТ4. Для этого счетчика также имеется свой тактовый вход C_2 и три выхода Q_2 Q_3 Q_4 ;

– остальные логические элементы 2И-НЕ и 2И, обеспечивают требуемую начальную установку и режим счета. На входы R_9 первого элемента 2И-НЕ подаются сигналы для предварительной установки триггеров ТТ4, ТТ3, ТТ2, ТТ1 в состояния 1, 0, 0, 1. Два входа R_0 второго элемента 2И-НЕ служат для сброса триггеров счетчика в ноль. Из схемы следует, что управление по установочным входам осуществляется подачей лог. 1 на эти входы.

Используя установочные входы микросхемы 555ИЕ2, можно организовать счетчики с любым, включая $K_{сч} = 10$, коэффициентом счета. Чтобы построить счетчик с $K_{сч} = 10$ достаточно выход Q_1 первого триггера соединить с тактовым входом C_2 , а счетные импульсы подавать на вход C_1 . На установочные входы R_0 и R_9 необходимо подать разрешающий уровень соединив их с «землей». На рис. 3.3.30(а) показано условное графическое обозначение ИМС 555ИЕ2, организованной в режиме счета до 10. На условном графическом обозначении счетчиков ставятся буквы СТ.

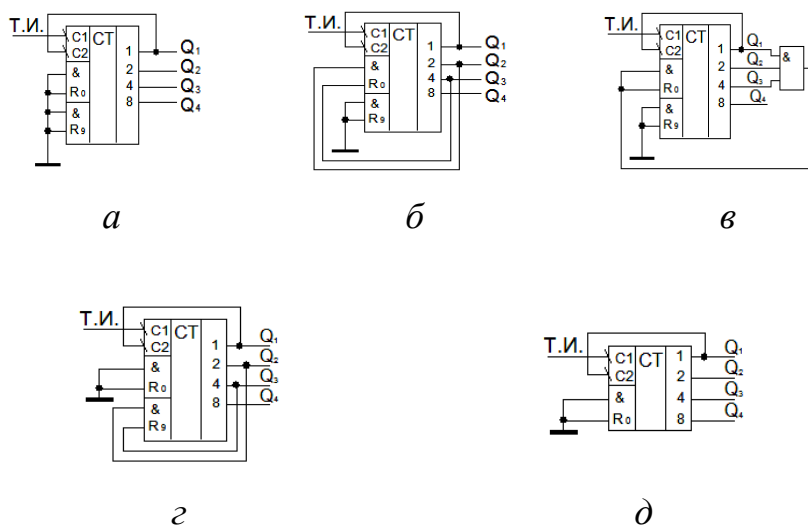


Рис. 3.3.30. Счетчики с $K_{сч} = 10$ (а), с $K_{сч} = 6$ (б), $K_{сч} = 7$ (в), и делитель с $K_{дел} = 7$ (г) на базе микросхемы 555ИЕ2; счетчик с $K_{сч} = 16$ на микросхеме 555ИЕ5(д)

3.3.3.6. Построение счетчика с произвольным коэффициентом счета на основе микросхем ИЕ2 и ИЕ5.

Для построения счетчика с произвольным коэффициентом счета используют *способ управляемого сброса*. Этот способ базируется на организации обратных логических связей, осуществляющих принудительное возвращение счетчика в исходное нулевое состояние. Это происходит после того, как счетчик пройдет число состояний, равное коэффициенту счета. Например, для построения счетчика с $K_{сч} = 6$ входы R_0 соединяют с выходами Q_2, Q_3 , на которых появляются единицы в момент прихода комбинации 0110 (число 6). При этом почти мгновенно происходит сброс счетчика в нулевое состояние (рис. 62, б), а комбинация числа 6 на выходах счетчика не наблюдается. Не всегда количество единиц в коде коэффициента счета равно количеству входов, осуществляющих сброс счетчика. Поэтому, в общем случае счетчик дополняется элементом И, который по состоянию выходов Q_n обнаруживает код конца счета, после чего по цепи R_0 сбрасывает счетчик в нулевое состояние (рис. 62, в). Число входов элемента И зависит от кода конца счета. В случаях счетчика с $K_{сч} = 7$ это элемент 3И. Достоинством этого способа является естественная двоичная последовательность кодов от 0 до K , что позволяет использовать этот способ для построения счетчиков и делителей.

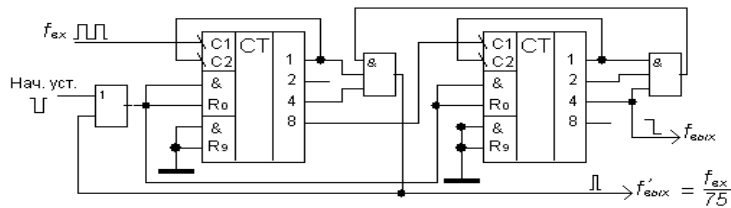
Когда счетчик работает в роли делителя числа импульсов, последовательность операций счета становится несущественной. Важно, сколько импульсов прошло, прежде чем на выходе появится импульс с частотой в несколько раз меньшей. Тогда организация счетчиков – делителей становится еще проще, в частности делитель с $K_{дел} = 7$ можно построить на базе ИМС 555ИЕ2 без дополнительных логических элементов. Для этого нужно соединить выходы Q_2, Q_3 счетчика с установочными входами R_9 . При этом комбинация «шестерки» 0110 преобразуется в комбинацию «девятки» 1001, после которой счетчик автоматически сбрасывается в ноль (рис. 3.3.30, г).

Интегральный счетчик 555ИЕ5 имеет принципиальную схему, аналогичную схеме счетчика 555ИЕ2. В ней один из четырех триггеров обособлен и является счетчиком с $K_{сч} = 2$. У микросхемы есть вход C_1 и выход Q_1 этого счетчика. На остальных трех триггерах реализован счетчик с $K_{сч} = 8$. У него в корпусе есть свой тактовый вход C_2 и выходы Q_2, Q_3, Q_4 . Схема 555ИЕ5 имеет только два установочных входа R_0 , которыми все четыре триггера устанавливаются в нулевое состояние.

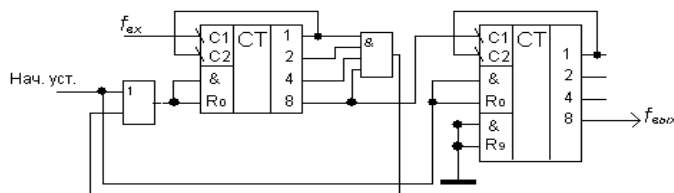
Если соединить выход первого счетчика Q_1 с тактовым входом второго, то можно получить двоичный четырехразрядный асинхронный счетчик с $K_{сч} = 16$. Входы сброса при этом необходимо соединить с «землей» (рис. 3.3.30, д).

Для построения счетчиков – делителей с коэффициентами счета (деления) больше 10 и 16 используют несколько микросхем 555ИЕ2 или 555ИЕ5. Но чаще всего такие счетчики строят на двоично-десятичных счетчиках, в которых удобно индцировать состояние счетчика в десятичной системе счисления.

Схема счетчика-делителя с $K_{\text{дел}} = 75$ приведена на рис. 3.3.31, *а*. В ней использованы два синхронных счетчика 555ИЕ2 с $K_{\text{сч}} = 10$. Первый счетчик считает единицы, второй – десятки. Когда второй счетчик досчитает до 7, а первый до пяти, первая схема И выделит эти комбинации и осуществит сброс по входу R_0 через логический элемент ИЛИ. Элемент ИЛИ используется для начальной установки счетчика, например, при включении питания. Выходной сигнал в этой схеме можно снимать с выхода Q_3 второго счетчика в виде перепада из 1 в 0, либо с выхода первой ячейки И в виде короткого положительного импульса.



а



б

Рис. 3.3.31. Схема делителя с $K_{\text{сч}} = 75$ на базе ИМС 555ИЕ2 (*а*);
схема делителя с $K_{\text{сч}} = 75$ на базе ИМС 555ИЕ5 и 555ИЕ2 (*б*)

При использовании схем только в качестве делителей, когда промежуточные состояния не анализируются и порядок счета не важен, требуемый коэффициент деления разбивают на сомножители $K_{\text{дел}} = K_1, K_2, \dots, K_n$, а схему строят путем последовательного соединения счетчиков с коэффициентами счета $K_1, K_2, \dots, K_n$. Часто при таком способе требуется меньшее число ИМС для заданного $K_{\text{дел}}$. Особенно желательно выделять сомножители 5, 8, 6, 10, 12, 16, то есть те, на которые есть готовые счетчики. Таким образом, если коэффициент деления 75 представить в виде произведения $K_{\text{дел}} = 15 \cdot 5$, то получится схема делителя, как на рис. 3.3.31, *б*.

3.3.4.Запоминающие устройства

Одну из основных частей цифровой системы составляет память. Отдельные устройства комплекса технических средств, реализующих функцию памяти, называют *запоминающими устройствами (ЗУ)*. Они служат для записи, хранения и выдачи цифровой информации в процессе ее обработки цифровой системой.

В вычислительных системах используется широкий набор запоминающих устройств, которые разделяются на классы, группы, типы по ряду отличительных признаков.

Для проектирования и организации цифровых систем наибольший интерес представляют полупроводниковые ЗУ, выполненные на интегральных схемах.

По функциональному назначению ЗУ делят на две группы:

– *оперативные ЗУ (ОЗУ)* или RAM (Random Access Memory –ЗУ с произвольной выборкой), предназначенные для работы в условиях, когда необходимо производить выборку и обновление информации в высоком темпе работы процессора цифрового устройства. Запись информации в память очень проста и может производиться пользователем сколь угодно раз на протяжении всего срока службы ЗУ. Информация в памяти пропадает при выключении питания;

– *постоянные ЗУ (ПЗУ)* или ROM (Read Only Memory – память только для чтения), предназначенные для многократной выдачи постоянно хранящейся (даже при отключении питания вычислительной системы) в них информации.

По способу занесения информации в полупроводниковые ПЗУ различают:

– *масочные*, в которых перемычки в накопителе формируются в заводских условиях на заключительной стадии изготовления микросхем памяти;

– *программируемые ПЗУ*, в которых пользователь имеет возможность с помощью специального устройства один раз осуществить пережигание плавких перемычек, исходя из собственной программы или кода;

– *репрограммируемые ПЗУ*, допускающие многократное перепрограммирование памяти.

Память – это всегда очень сложная структура, включающая в себя множество элементов. Правда, внутренняя структура памяти регулярная, большинство элементов памяти одинаковые, связи между элементами памяти достаточно простые, поэтому функции, выполняемые микросхемами памяти не очень сложные.

Структурно-функциональная организация, или архитектура, практически для всех запоминающих устройств одинакова. Рассмотрим ее на примере устройства ПЗУ на рис. 3.3.32.

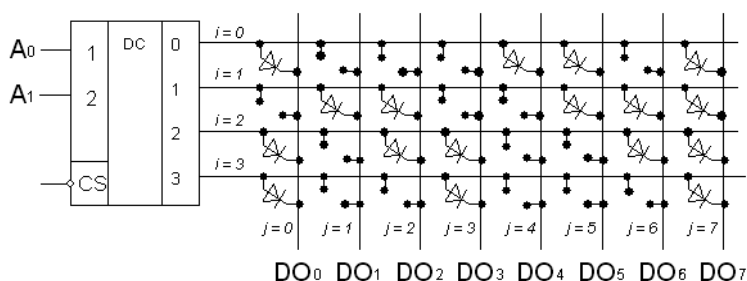


Рис. 3.3.32. Структурно-функциональная организация ПЗУ с однокоординатной адресацией

Основной частью ПЗУ является матрица – накопитель, в которой функцию элементов памяти выполняют элементы односторонней связи, между строками и столбцами или отсутствие таковых. Элементами связи могут быть как диоды, так и другие полупроводниковые приборы (биполярные и полевые транзисторы). Строки служат для адресации и позволяют произвести выборку требуемого слова. Столбцы играют роль разрядных линий данных или линий считывания.

Наличие диода между строкой и столбцом позволяет создать электрическую связь между ними. При отсутствии диода между i -й строкой и j -м столбцом таковой связи никогда нет. Наличие связи кодируется лог. 1, отсутствие связи – лог. 0.

Дешифратор (2х4) адресного кода предназначен для активизации одной из адресных шин (строк $i = 0, 1, 2, 3$) с помощью сигнала $CS = 0$ (Chip Select – выбор кристалла, микросхемы). Такая организация выборки носит название однокоординатной адресации, когда читается или записывается одновременно все слово.

Одной из основных характеристик ЗУ является *емкость памяти* – наибольший объем информации, который может одновременно храниться в ЗУ. Базовой единицей емкости памяти служит бит, представляющий собой один разряд двоичного слова. ПЗУ на рис. 3.3.32 характеризуется емкостью 32 бита. Бит хранится элементом памяти, а слово – ячейкой памяти.

Для детализации структуры памяти используется *показатель организации ЗУ*, для оценки которого служит произведение числа хранимых слов на их разрядность, что дает емкость памяти ЗУ. Например, два запоминающих устройства с организацией 32х32 и 64х16 имеют одинаковую емкость памяти 1024 бита. Представленное на рис. 64 ПЗУ имеет организацию 4х8, что дает емкость памяти 32 бита.

В соответствии со структурно-функциональной организацией запоминающих устройств микросхемы памяти имеют следующие информационные выводы, показанные на рис. 3.3.33:

– **адресные выводы** (входные), образующие *шину адреса памяти*. Код на адресных линиях представляет собой двоичный номер ячейки памяти, к которой происходит обращение в данный момент;

– **выводы данных** (выходные), образующие *шину данных памяти*. Код на этих линиях представляет собой содержимое ячейки памяти, к которой происходит обращение. Количество разрядов данных определяет количество разрядов ячеек памяти (обычно оно бывает равным 1, 4, 8, 16, 32). В случае оперативной памяти помимо выходной шины данных может быть еще и отдельная входная шина данных, на которую подается код, записываемый в выбранную ячейку памяти (рис. 3.3.33, в). Другой вариант – совмещение входной и выходной шин данных, то есть двунаправленная шина данных (рис. 3.3.33, б), направление передачи по которой определяется управляющими сигналами. Двунаправленные шины применяются при использовании данных большой разрядности;

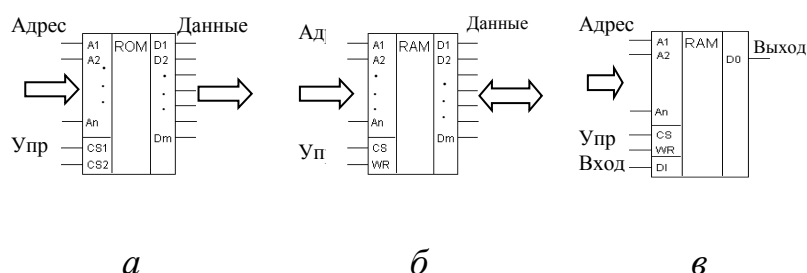


Рис. 3.3.33. Условные графические обозначения ПЗУ (а), ОЗУ с двунаправленной шиной (б) и ОЗУ с отдельными шинами входных и выходных данных (в)

– **управляющие выводы** (входные), определяющие режим работы ИМС. В большинстве случаев у памяти имеется вход *выбора микросхемы* CS, или их может быть несколько, объединенных функцией И. У оперативной памяти также обязательно есть вход данных WR, активный уровень на котором переводит ИМС в режим записи.

Одним из самых распространенных видов **применения постоянных запоминающих устройств (ПЗУ)** является замена ими сложных комбинационных схем. Такое решение позволяет существенно упростить устройство и снизить количество используемых корпусов комбинационных ИМС, а иногда и уменьшить потребляемый ток и увеличить быстродействие схемы.

Суть предлагаемого метода сводится к следующему. Если рассматривать адресные входы ПЗУ как входы комбинационной схемы, а

выходы ПЗУ – как выходы этой комбинационной схемы, то можно сформировать любую требуемую таблицу истинности данной комбинационной схемы. Для этого нужно всего лишь составить таблицу «прошивки» ПЗУ, соответствующую нужной таблице истинности. В этом случае не нужно ни подбирать логические элементы, ни оптимизировать их соединения, ни думать о том, можно ли вообще построить требуемую комбинационную схему из стандартных микросхем. Важно только, чтобы количество требуемых входов не превышало количество адресных разрядов ПЗУ, а количество требуемых выходов не превышало разрядности шины данных ПЗУ.

Вопросы для самоконтроля

1. Приведите определение ПЗУ.
2. Приведите определение триггера, перечислите его отличительные особенности.
3. Какие признаки используют при классификации триггеров?
4. Что такое таблица переходов триггера? Изобразите таблицы переходов известных вам типов триггеров.
5. Что такое характеристическое уравнение триггера? Запишите характеристические уравнения известных вам типов триггеров.
6. Изобразите временные диаграммы известных вам типов триггеров.
7. В чем отличие синхронных триггеров, управляемых уровнем, от триггеров с динамическим управлением?
8. Объясните принцип действия двухступенчатого D-триггера с M-S структурой.
9. Докажите возможность преобразования синхронного RS-триггера в D-триггер; JK-триггера в D- и T-триггеры, D-триггера в T-триггер.
10. С какой целью ИС триггеров дополняют асинхронными входами?
11. Дайте определение регистра.
12. В чем отличия регистров памяти от регистров сдвига?
13. Какие типы триггеров могут быть использованы для построения схем:
а) регистров памяти, б) регистров сдвига?
14. Объясните причину нецелесообразности применения T-триггеров для построения регистров памяти.
15. Изобразите схему регистра, позволяющего преобразовывать четырехразрядный параллельный код в последовательный. Объясните работу схемы.
16. Объясните каким образом в регистре сдвига каждый синхроимпульс обеспечивает сдвиг информации ровно на один разряд.
17. Почему триггеры, синхронизируемые уровнем, не могут быть использованы для построения регистров сдвига?
18. Перечислите возможности ИС К155ИР1 и необходимые для их реализации действия.
19. Дайте определение цифрового счетчика.

20. В каком случае цифровой счетчик именуют двоичным?
21. Изобразите временные диаграммы, поясняющие работу асинхронного Т-триггера.
22. На основе ИС JK-триггеров (K155ТВ1) спроектировать схемы трехразрядных а) суммирующего, б) вычитающего счетчиков.
23. Укажите переход между состояниями трехразрядного суммирующего счетчика с последовательным переносом, которому соответствует максимальное значение времени регистрации (t_p).
24. Замените триггеры, используемые в схеме счетчика (рис. 1) на D-триггеры, тактируемые срезами синхроимпульса, и постройте временные диаграммы для модернизированной схемы счетчика. Сделайте выводы.
25. Действия, аналогичные указанным в вопросе 6, проведите для схемы вычитающего двоичного счетчика (рис. 2).
26. Спроектируйте схему трехразрядного суммирующего двоичного счетчика с параллельным переносом. Какие преимущества характерны для такого счетчика в сравнении со счетчиком с последовательным переносом?
27. Какой вариант реализации междуразрядных коммутирующих цепей (рис. 3) для реверсивных счетчиков является более предпочтительным? Приведите соответствующие обоснования.
28. Объясните работу ИС декадного счетчика K155ИЕ6.
29. На основе ИС K155ИЕ7 спроектируйте схему суммирующего двоичного счетчика со значением модуля счета $K=100$.
30. Каким образом можно обеспечить деление частоты следования импульсов в заданное (K) число раз?

3.4.ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ

3.4.1.Аналого-цифровые преобразователи (АЦП)

Использование вычислительной техники для сбора информации о протекающих процессах, часто требует ввести в ЭВМ аналоговый сигнал, который характеризует исследуемый процесс. Так как ЭВМ работает с дискретными сигналами, то аналоговый (непрерывный) сигнал преобразуют в дискретный при помощи АЦП (аналого-цифровых преобразователей).

Аналого-цифровые преобразователи (АЦП) решают задачу поиска однозначного соответствия аналоговому сигналу цифрового кода. На вход АЦП поступает аналоговый сигнал и после определенного конечного времени преобразования на его выходе появляется цифровой код. Количественная функция преобразования АЦП определяется статической характеристикой, представляющей связь между конечным множеством цифровых значений выходного сигнала «Н» и бесконечным множеством

значений непрерывного входного преобразуемого сигнала «X». Идеальный АЦП характеризуется номинальной функцией преобразования:

$$h(t_i) = \text{Ent}[X_i/\Delta x + 0.5 \Delta X_i/\Delta x],$$

где $h \equiv H$: $\text{Ent}[*]$ -символ обозначающий целую часть числа; Δx - номинальный шаг квантования, выраженный в единицах преобразуемой величины и равный единице младшего разряда, $\Delta X_i = X_{i+1} - X_i$.

Принцип аналого-цифрового преобразования можно проиллюстрировать способом, представленным на рис.3.4.1:



Рис.3.4.1. Иллюстрация сигнала, квантованного по амплитуде и времени, удобная для ввода в ЭВМ. а- дискретизация и квантование сигнала; б- кодирование сигнала.

Существует несколько различных методов аналого-цифрового преобразования, например, метод последовательного счета поразрядного уравнивания, двойного интегрирования, преобразования напряжения в частоту, параллельного преобразования. Реальные схемы по некоторым методам преобразования могут содержать ЦАП (цифро-аналоговый преобразователь), используемый в цепи ОС (обратной связи).

Основными практическими критериями для выбора АЦП являются - время преобразования, точность и стоимость преобразователя.

Рассмотрим работу различных методов аналого-цифрового преобразования.

3.4.1.1. АЦП последовательного счета.

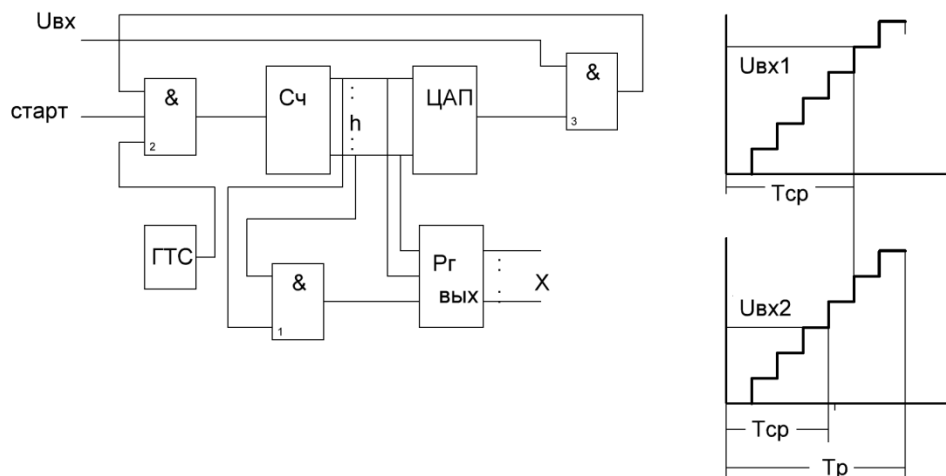


Рис. 3.4.2. АЦП последовательного счета.

Простота схемы данного АЦП обуславливается отсутствием синхронизации. При поступлении стартового сигнала на выходе АЦП с частотой $1/T_p$ изменяются цифровые коды результата преобразования (частота $1/T_p$ определяет максимальную допустимую частоту отслеживания входного сигнала) см. рис.3.4.2.

Рассматривая график работы, мы видим, что время преобразования этого АЦП - переменное и зависит от входного аналогового сигнала, но такт работы всего устройства постоянен и равен $T_p = T/n$, где T -период генератора опорных импульсов; n - разрядность счетчика и собственно АЦП.

3.4.1.2. АЦП следящего типа.

Немного усложнив предыдущую схему управления, заменив суммирующий счетчик на реверсивный, и введя элементы, обеспечивающие его работу, мы получим АЦП следящего типа. Этим мы достигаем значительное сокращение времени преобразования, однако подобный метод целесообразно использовать в системе с небольшим числом каналов преобразования т.к. один АЦП работает на один канал.

3.4.1.3. АЦП поразрядного уравнивания

Данные АЦП применяются в многоканальных системах сбора и обработки данных при больших скоростях преобразования. Эту схему можно назвать еще АЦП с последовательным сравнением. Компаратор сравнивает

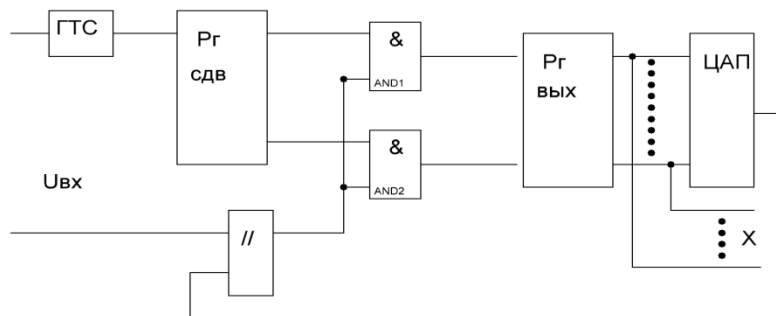


Рис.3.4.3. АЦП поразрядного уравнивания

$U_{вх}$ и $U_{вых}$ ЦАП последовательно со старшего разряда. На каждом шаге сравнения устанавливается значение очередного разряда (рис.3.4.3). Преимуществом данного АЦП является постоянство интервала преобразования и независимость его от $U_{вх}$. Однако преобразователь этого типа не свободен от недостатков. На погрешность преобразования влияют погрешности ЦАП, компаратора и нестабильность опорного напряжения. Высокая точность достигается значительным удорожанием преобразователя.

3.4.1.4. АЦП с интегрированием.

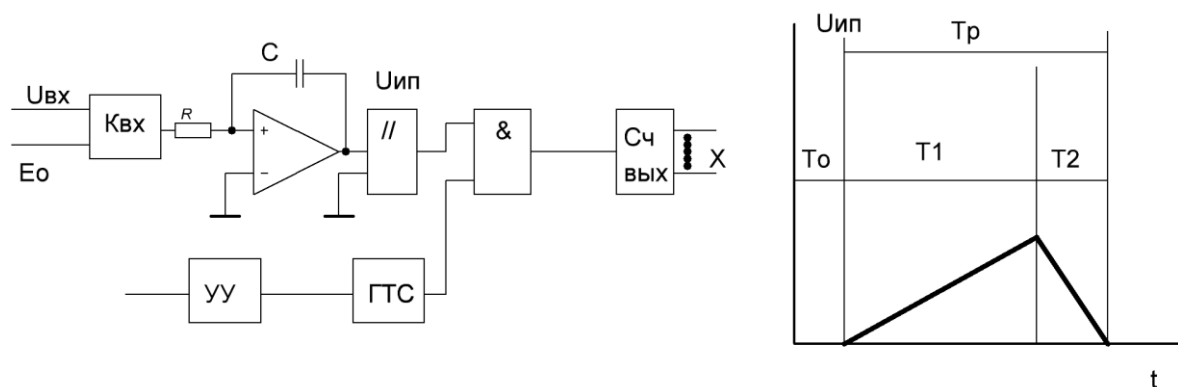


Рис.3.4.4. АЦП с интегрированием

При аналого-цифровом преобразовании с интегрированием (рис.3.4.4) могут быть использованы несколько вариантов: с одним, двумя и более наклонами интегрирования (с двойным интегрированием). Такой преобразователь имеет хорошую линейность характеристики, малые суммы и низкую стоимость. Его рабочий цикл содержит три периода: коррекция нуля (T_0), интегрирование входного напряжения (T_1), и

интегрирование опорного напряжения (T_2), т.е. мы преобразуем напряжение во временной интервал, а затем измеряем временной интервал. Преобразователь "напряжение - временной интервал" строится на основе интегратора, т.к. при постоянном входном напряжении выходное напряжение интегратора - линейная функция времени:

$$U_{\text{ВЫХ}}(t) = - [1/(RC)] * U_{\text{ВХ}}(t) dt = - [1/(RC)] U_{\text{ВХ}} t$$

Рассмотрим схему. На первом этапе преобразования на вход интегратора через входной коммутатор подается напряжение $U_{\text{ВХ}}$ и в течение фиксированного времени T_1 реализуется первое интегрирование, в результате которого на выходе интегратора устанавливается напряжение, пропорциональное $U_{\text{ВХ}}$, т. е. $U_{\text{ВЫХ}}(t) = - U_{\text{ВХ}} T_1 / (RC)$. На втором этапе преобразования на вход интегратора подключается E_0 , знак которого противоположен знаку $U_{\text{ВХ}}$, напряжение на выходе интегратора изменяется от $U_{\text{ВЫХ.МАХ}}$ до 0 в течение времени $T_2 = U_{\text{ВХ}} T_1 / E_0$. При достижении на выходе интегратора нулевого уровня «нулькомпаратор» прекращает поступление тактовых импульсов на вход счетчика результата.

3.4.1.5. АЦП с преобразованием напряжения в частоту

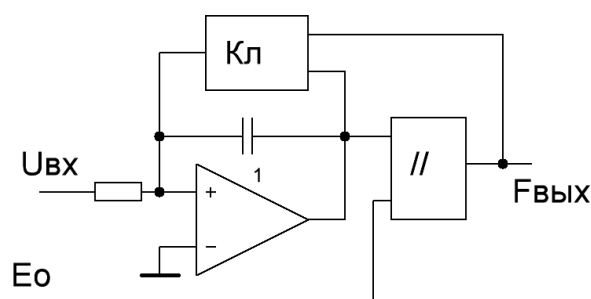


Рис.3.4.5. АЦП с преобразованием напряжения в частоту

В данных АЦП используется метод измерения частоты следования прямоугольных импульсов, основанный на заполнении счетчика импульсов в течение фиксированного времени (рис.3.4.5). Эти преобразователи используют при медленно изменяющемся входном напряжении. Основное достоинство этих АЦП - простота схематического решения. Небольшие габаритные размеры преобразователя «напряжение-частота» позволяют разместить его в непосредственной близости от датчиков исходной информации и тем самым реализовать АЦП с высоким соотношением сигнал-шум.

3.4.1.6. АЦП параллельного преобразования.

Эти АЦП строятся на основе двоично-взвешенного источника E_0 , где «ИОН»-источник опорного напряжения, «ДШ» - дешифратор(рис.3.4.6). Достоинство таких преобразователей - высокое быстродействие, определяемое временем переключения компараторов. Частота преобразования может достигать 10-20 МГц при 3-х разрядном выходном коде. Число компараторов равно числу разрядов выходного кода. Для получения двоичного выходного кода необходим на выходе дешифратор «ДШ»

Подобные преобразователи рациональны при « $n=2-4$ » необходимости быстрых аналого-цифровых преобразований.

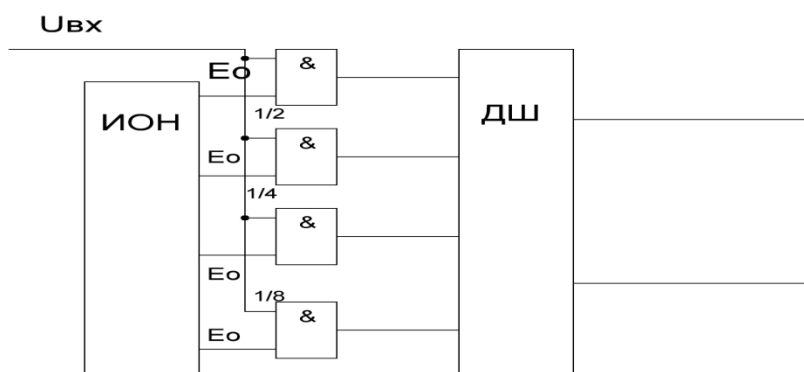


Рис. 3.4.6. АЦП параллельного преобразования.

3.4.2. Цифро-аналоговые преобразователи (ЦАП)

Цифро-аналоговые преобразователи (ЦАП) преобразуют цифровой код в аналоговое выходное напряжение. Это позволяет использовать цифровые коды для приведения в действие устройств, требующих на входе аналоговые напряжения,

ЦАП используется для согласования ЭВМ с аналоговыми устройствами, а также в качестве внутренних узлов в аналого-цифровых преобразователях (АЦП) и цифровых измерительных приборах.

Микросхемы ЦАП выполняют декодирование цифровой информации в эквивалентные значения выходной величины (напряжение или ток). Цифровая информация представляется соответствующим кодом. Наиболее распространен двоичный цифровой код. Значение разрядов в такой коде определяется присутствием или отсутствием электрического напряжения или напряжениями высокого и низкого уровней.

Цифровой код представляется в виде последовательности единиц и нулей, например, 1100010100. В данном случае он состоит из десяти цифр, называемых разрядами.

Максимальное число разрядов, которая может быть подано на вход ЦАП и преобразовано в выходную величину, пропорциональную значению кода зависит от конструктивного и схемотехнического исполнения конкретной ИС. Число разрядов является наиболее общей характеристикой определяющей номинальные функциональные возможности ИС. Существует два широко распространенных способа цифро-аналогового преобразования с использованием:

- а) резистивной матрицы с весовыми двоично-взвешенными сопротивлениями;
- б) матрицы с двумя номиналами сопротивлений, которую обычно называют матрицей R-2R.

3.4.2.1. ЦАП с двоично-взвешенными резисторами.

ЦАП с весовыми двоично-взвешенными сопротивлениями (рис.3.4.7) состоит из следующих компонентов: «n» - ключей по одному на каждый разряд, управляемых преобразуемым двоичным кодом; матрицы двоично-взвешенных резисторов; источника опорного напряжения $U_{оп}$; выходного операционного усилителя, с помощью которого суммируются токи,

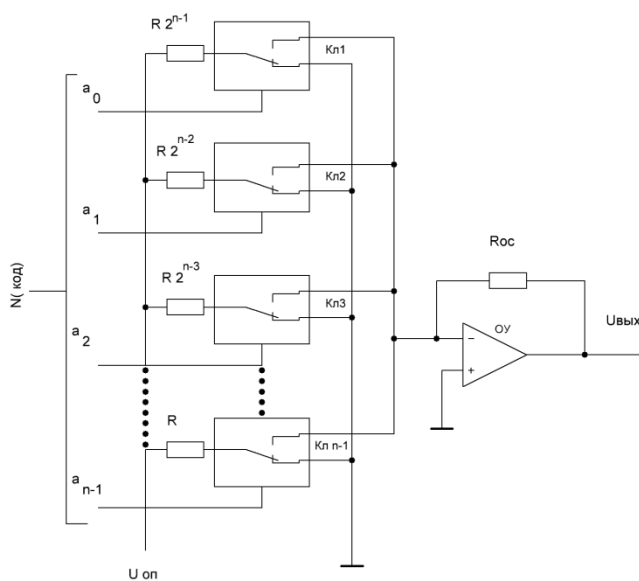


Рис. 3.4.7. ЦАП с весовыми двоично-взвешенными сопротивлениями.

протекающие через двоично-взвешенные сопротивления, для аналогового выходного сигнала $U_{вых}$, пропорционального цифровому коду.

Регистр, который обычно является внешним устройством по отношению к ЦАП, вырабатывает двоичный код N , состоящий из « n »-двоичных разрядов:

$$N = a_{n-1}2^{n-1} + a_{n-2}2^{n-2} + \dots + a_12^1 + a_02^0 = \sum_{j=0}^{n-1} a_j 2^j$$

где a - коэффициент, имеющий значение «1» или «0».

Каждый j -й разряд управляет ключом « K_{lj} », который подключается к источнику опорного напряжения $U_{оп}$, когда $a_j=1$, или к общей шине, когда $a_j=0$.

Сопротивление резисторов, соединенных с ключом, таковы, что обеспечивается пропорциональность протекающего в них тока двоичному весу соответствующего разряда входного кода.

Сопротивление резистора в старшем разряде имеет значение R , сопротивление следующего резистора $2 \cdot R$ и т.д. до сопротивления резистора в младшем разряде, значение которого $R \cdot 2^{n-1}$. Следовательно, ток протекающий на входе «ОУ»:

$$I = \frac{a_{n-1}U_{оп}}{R} + \frac{a_{n-2}U_{оп}}{2R} + \dots + \frac{a_1U_{оп}}{2^{n-2}R} + \frac{a_0U_{оп}}{2^{n-1}R}$$

Соответственно выходное напряжение ЦАП пропорционально взвешенному коду, у которого принимает единичное значение- разряды, соответствующие ключам связанным с источником $U_{оп}$.

$$U_{вых} = -IR_{OC} = -\frac{U_{оп}R_{OC}}{2^{n-1}R} \sum_{l=1}^{n-1} a_l 2^l$$

Максимальное выходное напряжение имеет место, когда все разряды примут значение «1»:

$$U_{max} = \left| U_{оп} \frac{(2^n - 1)R_{OC}}{2^{n-1}R} \right|$$

3.4.2.2. ЦАП с резистивными матрицами $R-2R$

ЦАП с двумя номиналами сопротивлений (рис.3.4.8) исключает эти сложности с дополнительным резистором в каждом разряде и является линейной цепью, работу которой можно проанализировать методом

суперпозиции, т. е. вклад в выходное напряжение от каждого источника

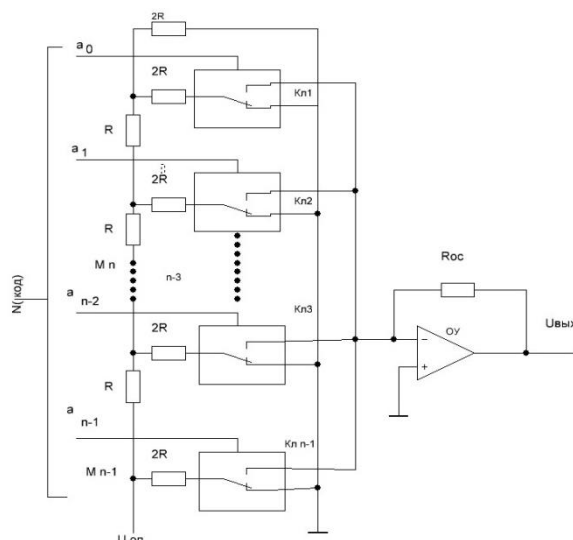


Рис. 3.4.8. ЦАП с двумя номиналами сопротивлений

(разряда) рассчитать независимо друг от друга. Вклады от каждого разряда суммируются для получения на выходе ЦАП результатов в виде напряжения.

Рассмотрим работу ЦАП, если ключ K_{n-1} старшего разряда подключен к источнику опорного напряжения: $U_{оп}$, а все остальные ключи замкнуты на общую шину. Эквивалентное сопротивление цепи справа от узла M_{n-1} равно $2R$ т. к. входной вывод ОУ фактически имеет нулевой потенциал. Легко проверить, что эквивалентное сопротивление сверху от узла M_{n-1} также равно $2R$. Для рассматриваемого случая эквивалентная

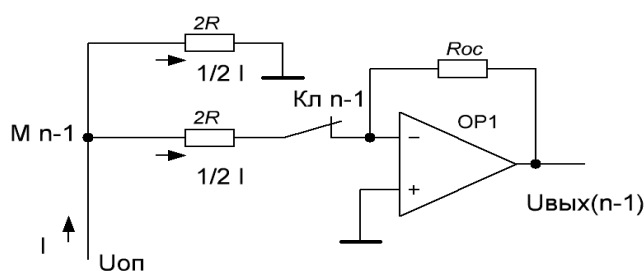


Рис.3.4.9. Эквивалентная схема матрицы.

схема матрицы представлена на (рис.3.4.9). Ток, вызванный источником опорного напряжения $U_{оп}$, в узле M_{n-1} делится пополам (рис.3.4.9), обеспечивая на выходе ОУ напряжение:

$$U_{\text{вых}}(n-1) = -\frac{1}{2}IR_{oc}$$

Учитывая, что источник опорного напряжения нагружен сопротивлением $R_H = 2R \parallel 2R = R$, последнее соотношение можно записать в виде

$$U_{\text{вых}}(n-1) = -\frac{1}{2}U_{on} \frac{R_{oc}}{R}$$

Рассмотрим работу ЦАП, если ключ Кл_{n-2} подключен к источнику опорного напряжения U_{on} , а все остальные ключи замкнуты на общую шину

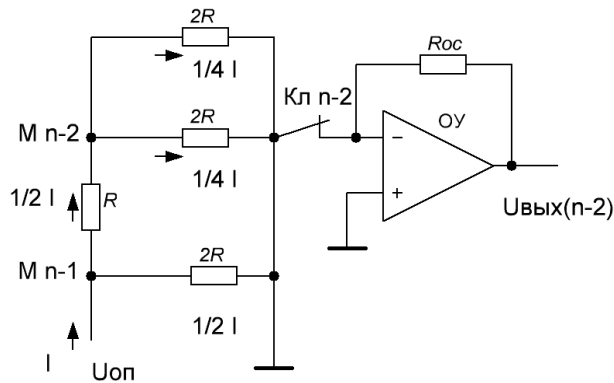


Рис.3.4.9. Эквивалентная схема промежуточной матрицы.

(рис.3.4.9). Так как ток $\frac{1}{2} I$ в узле M_{n-2} для этого снова делится пополам, получаем выходное напряжение ЦАП, обусловленное разрядом $(n-2)$:

$$U_{\text{вых}}(n-1) = -\frac{1}{2}IR_{oc} = -\frac{1}{4}U_{on} \frac{R_{oc}}{R}$$

То же самое происходит и с другими разрядами ЦАП. Окончательно запишем:

$$\begin{aligned} U_{\text{вых}} &= -U_{on} \frac{R_{oc}}{R} (a_{n-1} 2^{-1} + a_{n-2} 2^{-2} + \dots a_1 2^{-(n-1)} + a_0 2^{-n}) = \\ &= -U_{on} \frac{R_{oc}}{R} 2^{-n} (a_{n-1} 2^{n-1} + a_{n-2} 2^{n-2} + \dots a_1 2^{-1} + a_0 2^0) = \\ &= -U_{on} \frac{R_{oc}}{R 2^n} \sum_{i=0}^{n-1} a_i 2^i \end{aligned}$$

Таким образом, выходное направление ЦАП пропорционально сумме напряжений со своими весами, обусловленных теми ключами, которые подключены к источнику U_{on} .

ЦАП с резистивными матрицами R- 2R, в отличие от ЦАП с двоично- взвешенными резисторами, не требует широкого диапазона номиналов резисторов и поэтому легко реализуются полупроводниковой технологией.

Таким образом, выходное направление ЦАП пропорционально сумме напряжений со своими весами, обусловленных теми ключами, которые подключены к источнику $U_{оп}$.

До сих пор при описании ЦАП цифровая информация представлялась в виде чисел, не имеющих знака. Преобразование чисел со знаком имеет определенные особенности. Для представления цифровых кодов принимающих положительные и отрицательные значения используются несколько разновидностей кодов.

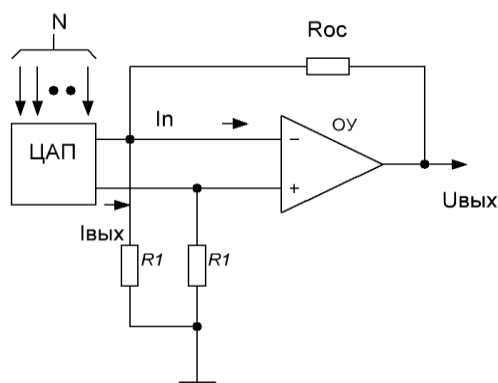


Рис.3.4.10.Схема ЦАП с суммированием токов

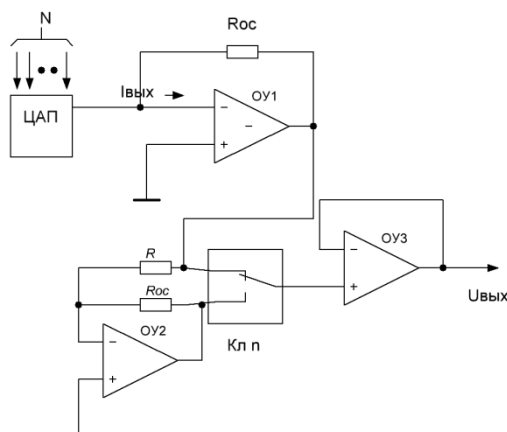


Рис.3.4.11. Разновидность схемы ЦАП с суммированием токов.

Для получения биполярного выходного сигнала соответствующего рассматриваемым вводным кодам, применяют различные схемы ЦАП. Можно построить ЦАП с суммированием токов, учитывая особенность дополнительного кода, где старший разряд включен при преобразовании отрицательных значений и выключен при преобразовании положительных и нулевых (рис.3.4.10). Здесь на инвертирующий вход операционного усилителя поступает ток старшего разряда I_n а на неинвертирующий - ток всех остальных разрядов $I_{вых}$. В схеме (рис.3.4.11) выходной ток ЦАП $I_{вых}$.

поступает на вход инвертирующего усилителя $ОУ_1$, и преобразуется в напряжение противоположно полярности. Это напряжение подается на верхний контакт ключа и на вход следующего инвертирующего $ОУ_2$, где преобразуется в напряжение той же полярности, что и на выходе ЦАП. В результате к верхнему и нижнему контактам ключа, управляемого знаковым разрядом входного кода a_n (прямой код со знаком), приложены одинаковые по амплитуде, но противоположные по знаку потенциалы. В зависимости от a_n соответствующий потенциал подается на вход повторителя $ОУ_3$.

3.4.2.3. Статические параметры ЦАП.

В простейшем ЦАП подается параллельный двоичный код, значения каждого разряда которого на входы поступают одновременно. Допустим, значения входного кода изменяются от минимального до максимального. При этом каждое значение входного кода преобразуется в дискретное значение выходной аналоговой величины. Совокупность значений выходной аналоговой величины « X_j » в зависимости от значения входного кода a_j называют характеристикой преобразования (ХП). В системе координат код - выходная аналоговая величина ХП изображается прямой, расположенной под некоторым углом к оси абсцисс (рис.4.7). Когда необходимо определить некоторую точку на ХП, приводят значение кода, соответствующее этой точке. Иногда характеристику преобразования изображают ступенчатой линией, что подчеркивает дискретность изменения как значения кода, так и выходной аналоговой величины.

На ХП можно выделить характерные точки. Прежде всего - это начальная и конечная точки ХП, которые определяются начальным и конечным значениями входного кода. За начальное (конечное) значение



Рис.3.4.12. Номинальная ХП 4-разрядного двоичного ЦАП с однополярным входным сигналом: 1- характеристика преобразования ЦАП; 2-прямая, соединяющая начальную и конечную точки ХП.

входного кода принимают значение, при котором номинальное значение выходной величины является минимальным (максимальным). При этом начальной точкой ХП является точка пересечения координатных осей α_j , X_j , т.е. точка, соответствующая нулевому значению выходной аналоговой величины при значении входного кода, равном нулю. При изменении знака входного кода α_j от начального до конечного - выходного, аналоговая величина X_j дискретно изменяется в некотором интервале. Интервал значений выходной аналоговой величины от начальной до конечной точки называют диапазоном выходной величины, а разность между максимальными значениями этой величины – амплитудой ее изменения. Значение дискретного изменения выходной аналоговой величины при изменении значения входного кода на единицу называют ступенью квантования. В случае двоичного линейного ЦАП для номинальной характеристики все степени равны:

$$\bar{h} = (X_{\max} - X_{\min}) / (b - 1) = X_{\text{orn}} / (b - 1)$$

где $X_{\max}; X_{\min}$ - номинальное значение выходной аналоговой величины в конечной и начальной точках ХП; X_{orn} – номинальная амплитуда изменения выходной аналоговой величины; b – число возможных значений кода.

Номинальное значение ступени квантования, представляющее наименьшее изменение выходной аналоговой величины, является разрешающей способностью преобразования.

Для действительной характеристики преобразования ступени квантования в разных точках отличаются друг от друга. В этом случае подсчитывают среднее, значение ступени квантования:

$$\bar{h} = (X_{\max} - X_{\min}) / (b - 1)$$

Это значение может служить единицей измерения выходной аналоговой величины, и его называют единицей младшего разряда (ЕМР). Нелинейность в данной точке ХП – это отклонение точки реальной ХП от прямой, проведенной определенным образом.

Для ЦАП нелинейность, как правило, определяется нелинейностью в точке ХП, где она по абсолютной величине максимальна. Нелинейность выражается в долях ЕМР или в процентах от значения аналоговой величины в конечной точки ХП:

$$\delta_l = (\Delta X / \bar{h}) [\text{ЕМР}] \text{ или } (\Delta X / X_k) * 100,$$

где ΔX – максимальное отклонение ХП от заданной прямой; X_k - значение аналоговой величины в конечной точке ХП.

Дифференциальная нелинейность – это отклонение действительных ступеней квантования от их значения. Дифференциальная нелинейность j -й ступени квантования:

$$\delta_{ld} = [(\bar{h} - h)/(\bar{h})][EMP] \quad \text{или} \quad [(\bar{h} - h)/X_k] * 100$$

где: $h, \bar{h}$, – действительное и среднее значение ступени квантования. Для ЦАП указывается значение дифференциальной нелинейности той точки характеристики, где это значение по абсолютной величине максимально. Дифференциальная нелинейность имеет прямую связь с монотонностью ХП. Под монотонностью понимается неизменность знака приращения выходной величины при последовательном изменении значения входного кода. Если построить две характеристики для ЦАП с отличающимися (хотя и незначительно) средними значениями ступеней квантования, то отличие будет заметно из-за разной крутизны характеристик. Параметр, характеризующий среднюю крутизну ХП, называют коэффициентом преобразования – крутизна прямой, аппроксимирующей действительную ХП. По числовому значению и размерности коэффициент преобразования совпадает со средним значением ступени квантования. Отклонение действительной ХП от номинальной из-за отличия коэффициента преобразования обычно оценивают в конечной точке ХП или в той точке, где это отклонение принимает максимальное значение. Его называют максимальным отклонением выходной величины.

Возможно также отклонение ХП от номинальной в виде параллельного сдвига. Параллельный сдвиг характеристики оценивают относительно начала координат и называют напряжением смещения нуля выходной аналоговой величины. Это действительное значение входной величины при значении входного кода, при котором номинальная выходная величина равна нулю.

Допустимое напряжение на выходе – это интервал значения, в пределах которого изменение выходного тока не превышает заданного значения. Аналогично ИС ЦАП с выходом по напряжению могут характеризоваться допустимым диапазоном тока на выходе.

3.4.2.4. Динамические параметры ЦАП.

Время установления входного сигнала – время от момента изменения кода на входах ЦАП до момента, когда значение выходной аналоговой величины отличается от установившегося на заданную величину (рис.3.4.13). В зависимости от типа ЦАП это может быть время установления выходного тока t_{si} или время установления выходного напряжения t_{sv} . В большинстве случаев приводится время установления при скачкообразном изменении

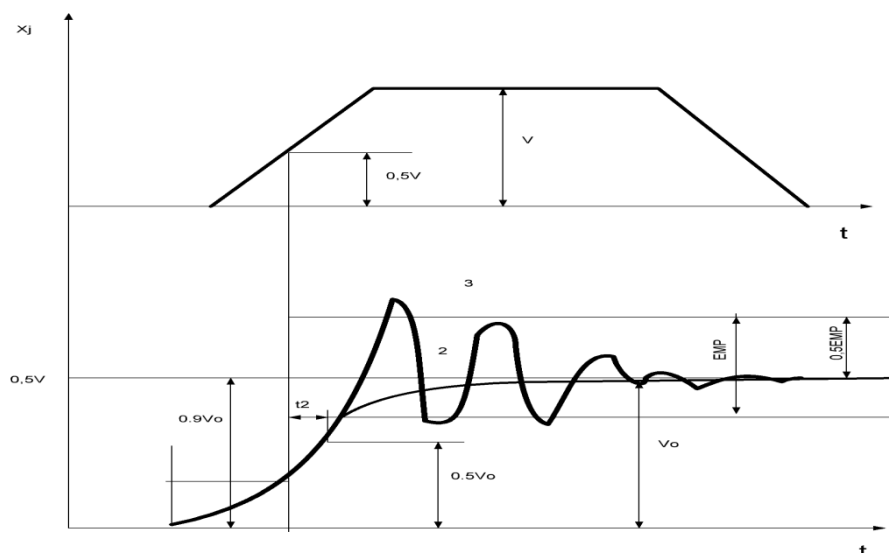


Рис. 3.4.13. Эпюры входного (а) и выходного (б) сигналов ЦАП

входного кода от минимального до максимального значения или наоборот. В этом случае выходная аналоговая величина отличается от установившегося значения не более $0,5EMP$ в ту или иную сторону. Отсчёт времени обычно ведется от момента достижения входным уровнем $0,5$ амплитуды.

На рис.3.4.13- это интервал времени t_1 от момента достижения половины амплитуды логического уровня до момента, когда кривая выходного сигнала в последний раз пересекает из границ зоны, ограниченной $X_{max} - 0,5EMP$ и $X_{max} + 0,5EMP$.

Время задержки распространения – время от момента достижения входным уровнем половины амплитуды до момента достижения выход аналоговой величиной половины установившегося значения (время t_2 на рис.3.4.13). Наряду с этим параметром может использоваться время задержки – время от момента изменения кода до момента, когда аналоговая величина достигает уровня $0,1$ установившегося значения.

Вопросы для самоконтроля

- 1.Приведите определение АЦП и ЦАП.
- 2.Перечислите виды АЦП.
- 3.Перечислите виды ЦАП.
- 4.АЦП последовательного счета.
- 5.АЦП следящего типа.
- 6.АЦП поразрядного уравнивания.
- 7.АЦП с интегрированием.
- 8.АЦП с преобразованием напряжения в частоту
- 9.АЦП параллельного преобразования.

10. ЦАП с двоично-взвешенными резисторами.
11. ЦАП с резистивными матрицами R-2R.
12. Статические параметры ЦАП.
13. Динамические параметры ЦАП.

ЗАКЛЮЧЕНИЕ

В настоящем учебно-методическом пособии приведен учебный материал, который при самостоятельном изучении позволяет освоить физические основы электронных процессов, обеспечивающих работу компьютерных узлов. Пособие знакомит с основами теории цепей и методами их расчета, элементами кодирования сигналов и построения на базе Булевой алгебры цифровых узлов. Отдельно рассмотрены цифровые устройства без памяти – шифраторы, дешифраторы, мультиплексоры, демультиплексоры, сумматоры, вычитатели, а также с памятью: триггеры, на основе которых строятся регистры, счетчики, делители, составляющие в настоящее время все современные электронные устройства, в том числе, и компьютеры. Отдельно рассмотрены цифро-аналоговые и аналого-цифровые преобразователи, обеспечивающие элементную базу вычислительных машин, а потому являются неотъемлемой частью дисциплин, посвященных вопросам физического обеспечения компьютерной схемотехники.

Учебное пособие предназначено для самостоятельной работы с целью более детального усвоения материала, изучаемого на дисциплине «Физические основы компьютерных систем» по теме: Основы радиоэлектроники.

Список литературы

К гл.1

1. Белецкий А.Ф. Теория линейных электрических цепей: Учебник для вузов. – М.: Радио и Связь, 1986. - 544 с.
2. Бакалов В.П., Игнатов А.Н., Круг Б.И. Основы теории электрических цепей и электроники: Учебник для вузов. – М.: Радио и Связь, 1989. - 525 с.
3. Шебес М.Р., Каблукова М.В. Добротворский И.Н. Теория электрических цепей: Учебник для техникумов. – М.: Радио и Связь, 1990. - 472с.

4. Ханзел Г. Дмитриев В.Н., Зелинский М.М. Теория электрических цепей. Конспект лекций. Часть 1. Ташкент: ТЭИС. 2000. - 83 с. Часть 2. Ташкент: ТЭИС. 2000. - 91 с.

К гл.2

1. Фролкин В.П., Попов Л.Н. Импульсные и цифровые устройства. -М.: «Радио и связь», 1992. С.305-312.
2. Гольденберг Л.М. Импульсные и цифровые устройства. Учебник для вузов.М.,»Связь», 1973. С.347-360.
3. Степаненко И.С., Основы микроэлектроники. Учебное пособие для вузов. – М.: Сов. Радио, 1980. – 424 с
4. Гусев В.Г., Гусев Ю.М. Электроника. – М.:Высшая школа, 1991. – 622с.
5. Забродин Ю.С. Промышленная электроника. – М.: Высшая школа, 1982. – 622 с.
6. Жеребцов И.П. Основы электроники. – Л.: Энергоатомиздат, 1985. – 352 с.
7. Верещагин И.К., Косяченко Л.А., Кокин С.М. Введение в оптоэлектронику. – М.: Высшая школа, 1991. – 191 с.
8. Иванов В.И., Аксёнов А.И., Юшин А.М Полупроводниковые оптоэлектронные приборы. Справочник. – М.: Энергоатомиздат, 1989. – 448 с.
9. Пасынков В.В., Чиркин Л.К., Полупроводниковые приборы. – СПб.: Изд “Лань”, 2001г. – 480 с.

К гл.3

1. Алексеенко А.Г., Шагурин И.М. Микросхемотехника. – М.: Радио и связь, 1982.
2. Вениаминов В.Н., Лебедев О.Н., Мирошниченко А.И. Микросхемы и их применение. – М.: Радио и связь, 1989.
3. Схемотехника ЭВМ / Под ред. Г.Н. Соловьева– М.: Высшая школа, 1985.
4. Токхейм Р. Основы цифровой электроники. – М.: Мир, 1988.
5. Угрюмов Е.П. Цифровая схемотехника. – СПб.: БХП – Петербург, 2001.
6. Хоровиц П., Хилл У., Искусство схемотехники: В 3 томах. – М.; Мир, 1993.

7. Цифровая и вычислительная техника / Под ред. Э.В. Евреинова. – М.: Радио и связь, 1991.
8. Цифровые устройства на микросхемах / Под ред. В.Л. Волчека и Е.Г. Ойхмана. – М.: Энергия, 1975.
9. Янсен И. Курс цифровой электроники: В 4 томах. – М.: Мир, 1987.
- 10.Скаржена В.А., Луценко А.Н. Электроника и микросхемотехника (часть 1), Киев.: Выша школа, 1989.
- 11.Гусев В.Г., Гусев Ю.М. Электроника М.: Высшая школа,1991.
- 12.Ерофеев Ю.Н. Импульсные устройства М.:Высшая школа,1989