

Г. И. БОГДАН, М. М. НЕКРАСОВ

Пленочная электроника и полу- проводниковые интегральные схемы

*Допущено Министерством
высшего и среднего
специального образования УССР
в качестве учебного пособия для студентов вузов,
обучающихся по специальностям
«Диэлектрики и полупроводники»,
«Электронные приборы»,
«Промышленная электроника»*

Киев
Головное издательство
издательского объединения
«Вища школа»
1979

6Ф0.3

Б.73

УДК 621.382(07)

Пленочная электроника и полупроводниковые интегральные схемы. Богдан Г. И., Некрасов М. М. Киев, изд. объединение «Вища школа». Головное изд-во, 1979, 208 с.

В пособии освещены вопросы физики твердого тела, расчета и технологии интегральных элементов и схем на основе тонких и толстых пленок. Даны схемные решения и рассмотрены физические процессы, протекающие в электронных схемах, описаны конструкции и принципы работы микросхем на биполярных и МДП-транзисторах.

Предназначено для студентов, обучающихся по специальностям «Диэлектрики и полупроводники», «Электронные приборы», «Промышленная электроника».

Табл. 10. Ил. 169. Список лит.: 33 назв.

Редакция литературы по кибернетике, электронике и энергетике.

Зав. редакцией *А. В. Дьячков*.

Б 30407—079
М211(04)—79 192-79 2 403 000 000

© Издательское объединение «Вища школа», 1979

Директивами XXV съезда КПСС предусмотрено широкое применение интегральных схем в аппаратуре различного назначения: в ЭВМ, в системах навигации и управления воздушным движением, в единой сети связи и других отраслях народного хозяйства. Микроэлектроника является основной базой научно-технического прогресса в области радиоэлектроники, автоматики, измерительной и вычислительной техники, техники связи. Основная задача микроэлектроники — увеличение функциональной плотности аппаратуры при одновременном повышении надежности и быстродействия электронных схем. Кроме этого микроэлектроника, в которой тесно взаимосвязаны технология, физика твердого тела и микросхемотехника, способствует повышению технико-экономических показателей аппаратуры за счет использования групповых методов обработки, сокращения количества соединений элементов.

Совершенствование радиоэлектронной аппаратуры и повышение ее надежности невозможно без широкого применения интегральных схем (ИС), способы производства которых принципиально отличаются от способов производства изделий на дискретных элементах. Настоящее учебное пособие написано на основе лекций по курсу «Микроэлектроника», прочитанных в Киевском политехническом институте. По содержанию учебное пособие состоит из девяти глав, в которых затрагиваются практически все аспекты микроэлектроники.

В первой главе рассматриваются вопросы, связанные с проектированием ИС, включая надежность и тепловые режимы.

В последующих пяти главах последовательно рассматриваются технология изготовления полупроводниковых и пленочных ИС, излагаются элементы ИС на биполярных структурах, МДП-структуры и ИС на их основе. В последнее

время большое внимание уделяется созданию БИС. Поэтому особенностям проектирования БИС посвящается глава 7. И, наконец, в 8-й главе рассмотрены электронные процессы в тонких пленках (диэлектрических и металлических), а также активные и пассивные элементы на их основе. Как отдельное направление изложены сверхпроводящие пленки, включая криотронные элементы.

9-я глава является приложением к основному курсу. В ней изложены основные направления развития микроэлектроники.

Введение, главы 1-я и 9-я написаны профессором М. М. Некрасовым, главы 2—8 — доцентом Г. И. Богдан.

Авторы выражают благодарность рецензентам Н. Н. Горюнову и М. И. Дронюку за ценные замечания и советы, которые способствовали улучшению пособия.

Отзывы и пожелания просим направлять по адресу: 252054, Киев-54, ул. Гоголевская, 7. Головное издательство издательского объединения «Вища школа».

Непрерывное усложнение радиоэлектронной аппаратуры (РЭА) в связи с усложнением выполняемых ею функций вызвало необходимость уменьшения габаритов и массы. При этом очень остро встала проблема надежности и потребляемой мощности. С возникновением и развитием ЭВМ, радиолокационной техники и электронной автоматики такие требования непрерывно возрастали. Появление в конце 40-х гг. полупроводниковых диодов и транзисторов ускорило процесс миниатюризации аппаратуры, одновременно с этим позволило создать сложнейшие ЭВМ и системы промышленной автоматики, комплексы наземных и бортовых радиоэлектронных устройств. Внедрение дискретных полупроводниковых приборов (вместо ламповых) позволило уменьшить габариты, массу, потребляемую мощность РЭА и повысить ее надежность.

По мере совершенствования технологии полупроводниковых приборов удавалось уменьшить размеры и повысить надежность аппаратуры.

Появление в 50-х гг. модульных и микромодульных элементов не внесло значительных качественных изменений, так как это была та же техника на дискретных элементах.

К началу 60-х гг. значительно усложнилась РЭА в связи с развитием новых областей техники, в частности, космических исследований. Появились системы, содержащие десятки тысяч элементов. Надежность больших сложных систем стала определяться надежностью контактов и соединений между элементами и блоками.

Развитие полупроводниковой электроники привело на грани 50-х и 60-х гг. к возникновению интегральной электроники. Совершенствование пленочной и создание планарной технологий явились той основой, на базе которой могла быстро развиваться микроэлектроника (полупроводниковые и гибридные интегральные схемы). При этом

универсальным элементом аппаратуры стала интегральная схема. Это был новый качественный скачок в электронике. Процесс разработки и изготовления интегральных схем стал сложным комплексом и потребовал интеграции схемотехнических, физических, химических, технологических и других методов.

Весь путь развития радиоэлектроники можно разделить на четыре этапа:

I — РЭА на электровакуумных приборах;

II — РЭА на дискретных полупроводниковых приборах;

III — РЭА на интегральных схемах;

IV — РЭА на больших интегральных схемах (БИС) и больших гибридных интегральных схемах (БГИС).

В табл. 1 приведены сравнительные данные качества компоновки РЭА (в относительных единицах). При этом интегральную схему принимают как один элемент.

Таблица 1

Основные показатели РЭА	Этапы развития РЭА			
	I	II	III	IV
Количество элементов (сложность)	400	600	50	1
Объем	2500	400	5	1
Частота отказов	150	30	5	1
Потребляемая мощность	5000	50	3	1

Переход к интегральной электронике характеризуется постепенной заменой дискретных полупроводниковых приборов интегральными полупроводниковыми и пленочными схемами.

Интегральная схема представляет собой один или несколько функциональных элементов (триггер, усилитель, инвертор, формирователь), собранных в одном корпусе в виде отдельного электронного прибора, выполняющего законченную функцию. Размещается ИС в корпусе, имеющем от 8 до 40 выводов, и заменяет электронную схему, насчитывающую несколько десятков или сотен транзисторов, диодов, резисторов и конденсаторов.

Производство ИС ведется в едином технологическом цикле, по мере совершенствования технологии надежность

их повышается. При таком способе формирования элементов для полного изготовления ИС нужно выполнить такие же технологические операции, как и для одного наиболее сложного компонента (например, транзистора). В этом смысле ИС также проста, как и отдельный элемент, надежность которой с эквивалентной сложностью 15 ... 20 и более соответствует надежности лучших образцов дискретных кремниевых транзисторов, а срок службы аппаратуры на интегральных схемах приблизительно в 650 раз больше, чем срок службы аналогичной аппаратуры на дискретных компонентах. Высокая надежность ИС обусловлена одинаковыми методами и условиями формирования их компонентов. Уровень производства ИС позволяет выполнить на одном кристалле полупроводника сложные схемы, содержащие сотни и более взаимосвязанных логических элементов.

При изготовлении полупроводниковых ИС на кремниевой пластине формируется, как правило, несколько интегральных микросхем. Затем пластину разрезают на отдельные кристаллы, каждый из которых устанавливается в отдельный корпус, в котором выполняется присоединение его к внешним выводам. Такой способ изготовления ИС наряду с повышением надежности и уменьшением стоимости РЭА все же имеет много промежуточных операций (разрезку пластин, корпусирование отдельных ИС, крепление корпуса на плате и др.).

Следующий уровень интеграции — создание *больших интегральных схем* и больших гибридных интегральных схем — позволил сократить количество промежуточных операций. Простые ИС при этом уже не разрезались и не корпусировались как отдельные элементы. В БИС сборка в большие функциональные блоки и целые устройства производится на одной полупроводниковой пластине с помощью пленочных проводников и многослойной изоляции.

Создание БИС и БГИС позволило резко сократить длины межэлементных соединений, улучшить электрические характеристики и повысить надежность. Например, в БИС на 1000 элементов количество внешних соединений уменьшается в 30 раз.

Основным направлением в микроэлектронике являются полупроводниковые ИС, которые вытесняют в некоторых областях гибридные ИС, например, в частотно-избирательных и фильтровых схемах, схемах задержки сигналов (фильтры и линии задержки на полупроводниковых

приборах с зарядовой связью), схемах аналого-цифровых преобразователей и т. д. Гибридные ИС (тонко- и толсто- пленочные) применяются в основном для создания интегральных СВЧ устройств, устройств с прецизионными элементами и для схем частного применения.

Главные потребители полупроводниковых ИС (75 ... 80%) — электронно-вычислительная техника, цифровые системы обработки данных, автоматика и т. д.

С конца 60-х гг. в области полупроводниковых ИС успешно развиваются два конструктивно-технологических направления — на основе биполярных (*БТ*) и полевых (металл — диэлектрик — полупроводник — *МДП*) транзисторов.

Первоначально ИС на *БТ* господствовали как в области полупроводниковых, так и в области цифровых ИС. Вскоре цифровые *МДП* ИС стали вытеснять схемы на *БТ*, так как уровень их интеграции в несколько раз выше.

По мере совершенствования технологии и увеличения выхода годных микросхем, снижения потребляемой мощности, улучшения теплоотвода, повышения помехоустойчивости становится возможным дальнейшее увеличение степени интеграции.

Наиболее сложные задачи в микроэлектронике стоят перед технологией. Технология и конструирование в микроэлектронике неотделимы. Технология призвана обеспечить высокую воспроизводимость параметров схем и надежность в условиях, когда замена элементов и подложек их исключены. Особая проблема, имеющая огромное экономическое значение, — унификация микросхем.

Научной базой развития микроэлектроники является физика, материалы и возможности управления их свойствами, новые технологические принципы и схемотехника. Микросхемы, особенно полупроводниковые интегральные схемы, широко применяются прежде всего в цифровой вычислительной технике. Это обусловлено высокой повторяемостью логических схем и относительно низкими требованиями к параметрам схем элементов, что способствует организации массового и крупносерийного производства.

ПРОЕКТИРОВАНИЕ МИКРОЭЛЕКТРОННЫХ СХЕМ

1.1. ОБЩИЕ СВЕДЕНИЯ

Микроэлектроника — новое направление электроники, в котором, используя достижения физики твердого тела, металлургии сверхчистых материалов и электронного машиностроения, в микрообъемах твердого тела и на пленках создаются сложные электронные узлы — интегральные микросхемы с высокой степенью микроминиатюризации. Микроэлектроника решает проблему резкого повышения надежности электронной аппаратуры при одновременном уменьшении ее габаритов, массы, потребляемой энергии и стоимости.

Микросхемой называется микроэлектронное изделие, имеющее эквивалентную плотность монтажа не менее пяти элементов в одном кубическом сантиметре объема, занимаемого схемой, и рассматриваемое как единое конструктивное целое. В интегральной микросхеме все или часть элементов нераздельно связаны и электрически соединены между собой. Плотность упаковки элементов (степень интеграции) в микросхеме может достигать десятков тысяч элементов в одном кубическом сантиметре.

Аппаратура, в которой используются в основном микросхемы и другие изделия микроэлектроники, называется *микроэлектронной*. Высокая надежность микроэлектронной аппаратуры объясняется тем, что внутренние соединения интегральных микросхем герметичны и защищены прочным покрытием, а их малые размеры позволяют создать прочные и компактные узлы и блоки аппаратуры, способные выдерживать большие механические перегрузки.

Полупроводниковая интегральная микросхема выполняется в виде кристалла полупроводникового материала, обычно кремния, в поверхностном слое которого формируются области элементов электрической схемы и соединений между ними. В такой схеме применяют специальные меры для электрической изоляции элементов друг от друга.

Технологические процессы, применяемые при изготовлении интегральных микросхем, имеют групповой характер.

В настоящее время применяют два основных метода изготовления интегральных микросхем, дополняющие друг друга:

1. Воздействие на микроучастки полупроводникового кристалла с целью придания им нужных свойств в соответствии с выполняемыми функциями и создание соединений между микроэлементами.

2. Нанесение тонких пленок различных материалов на общее основание с одновременным формированием из них элементов и соединений между ними.

Кроме полупроводниковых интегральных микросхем широко распространены *пленочные гибридные микросхемы*, в которых пассивные элементы и соединения между ними формируются в виде пленок из различных материалов, наносимых в определенной конфигурации на пассивную изоляционную подложку. Активные элементы в этих схемах представляют собой микроминиатюрные дискретные диоды и транзисторы, а также ИС различной степени интеграции.

Различают два вида пленочных гибридных интегральных микросхем — тонкопленочные и толстопленочные. Микросхемы, у которых толщина пленок меньше 1 мкм, называют *тонкопленочными*, а микросхемы с толщиной пленок более 1 мкм — *толстопленочными*. Технология изготовления толстопленочных микросхем проще, чем тонкопленочных, а применяемое оборудование — дешевле.

Разработаны различные по функциональному назначению микросхемы, на основе которых создают вычислительные машины, устройства автоматики, связи, вычислительной и радиолокационной техники. Из всех микроэлектронных устройств наиболее распространены полупроводниковые интегральные схемы, технология изготовления которых основана на обобщении групповых технологических приемов.

1.2. КЛАССИФИКАЦИЯ

Микроэлектронные схемы классифицируют по различным признакам. В зависимости от применения есть ИС широкого и частного применения, а также интегральные схемы СВЧ-диапазона и частотно-избирательные.

В ИС широкого применения элементы выполняют в объеме и на поверхности полупроводникового материала (монокристаллического кремния). Кремниевые интегральные

микросхемы, изготовленные на одном кристалле, называются *монолитными*. Все элементы монолитных микросхем реализуют на основе транзисторной структуры в едином технологическом процессе введения примесей в кремний, групповыми методами локальной диффузии, фотолитографии и эпитаксиального наращивания.

ИС частного применения изготавливают обычно по технологии гибридно-пленочных схем. Пассивные элементы выполняют вакуумным напылением на подложке с навесными активными элементами. ИС частного применения разрабатывают и изготавливают почти на каждом предприятии РЭА в соответствии со спецификой производства этого предприятия.

Интегральные схемы СВЧ-диапазона применяют в приемно-передающих устройствах и строят на принципах микрополосковых линий.

Кроме того, все ИС можно разделить на два основных класса: логические (цифровые) и линейно-импульсные (аналоговые). *Логические* схемы работают в режиме ключа и используются в ЭВМ, системах автоматики и в различных устройствах дискретной обработки информации. *Линейно-импульсные* ИС применяются в усилителях и генераторах, работающих в линейном режиме, а также в схемах преобразователей.

В зависимости от технологии изготовления ИС разделяют на полупроводниковые и пленочные. *Полупроводниковые ИС* получают методами планарной технологии (окисление, диффузия, эпитаксия). Пленочные ИС подразделяются на тонкопленочные и толстопленочные. Тонкопленочные ИС изготавливают последовательным осаждением на подложку пленочных пассивных элементов, а толстопленочные пассивные элементы — методами шелкографии и вжигания специальных паст. В тонкопленочных и толстопленочных ИС в настоящее время применяются навесные активные элементы. Так создают гибридно-пленочные ИС.

ИС делятся на классы, группы и серии, отражающие существующую их номенклатуру и функциональные возможности. К классам интегральных схем широкого применения относятся усилители, генераторы, преобразователи, модуляторы, детекторы, триггеры, ключи, фильтры, линии задержки, логические схемы, запоминающие устройства, схемы селекции и сравнения, элементы арифметических и дискретных устройств, наборы элементов и многофункциональные схемы.

Серия объединяет ряд отдельных схем по их технологическому признаку, согласованности по напряжению питания и уровням сигналов, по конструкции, способам установки и монтажа. Как правило, в серию входит ряд микросхем, на основе которых можно построить законченное функциональное устройство. Для вновь разрабатываемых и модернизируемых интегральных микросхем введена система обозначений (ГОСТ 18682—73). Первый элемент обозначения — цифра, указывающая на технологическую разновидность ИС (1 — полупроводниковая, 2 — гибридно-пленочная); второй — две цифры, составляющие в сочетании с первой номер серии; третий — две буквы, указывающие подгруппу и вид по функциональному назначению; четвертый — цифра, обозначающая порядковый номер разработки микросхемы по функциональному признаку в данной серии; пятый — буква, указывающая на отличие по какому-либо параметру одного и того же типа микросхем (например, по нагрузочной способности, быстродействию). Прежняя система обозначений (для выпускаемых микросхем) несколько отличается от новой и заключается в следующем: первый элемент — цифра, обозначающая группу микросхемы по конструктивно-технологическому исполнению; второй — две буквы, обозначающие подгруппу и вид по функциональному назначению; третий — порядковый номер разработки; четвертый и пятый элементы — то же, что и в новой системе.

1.3. ОСНОВНЫЕ ПРИНЦИПЫ ПРОЕКТИРОВАНИЯ МЭА

Основным направлением конструирования микроэлектронной аппаратуры (МЭА) является переход от интеграции схем к интеграции радиоэлектронного устройства заданной сложности. Общая тенденция при конструировании МЭА — увеличение степени интеграции.

В зависимости от количества элементов в схеме различают степени интеграции: до 10 элементов — первая; от 10 до 100 — вторая; от 100 до 1000 — третья и свыше 1000 — четвертая (БИС и БГИС).

Объединение большого количества элементов, работающих в системе целого устройства, приводит к резкому сокращению длины межэлементных соединений и значительно улучшает электрические характеристики, повышает быстродействие за счет уменьшения нагрузочных и паразитных емкостей соединений и снижает потребляемую мощ-

ность, причем для типичных логических схем фактор «мощность — задержка» уменьшается в два раза.

Улучшаются показатели электромагнитной совместимости ИС, так как сокращение длины соединений уменьшает разброс питающих напряжений и повышает их надежность. Анализ надежности показывает, что начиная с 1960 г. частота отказов уменьшалась в пять раз за каждые два-три года. Относительные значения показателей качества компоновки МЭА различной степени интеграции представлены в табл. 2, из данных которой следует, что сложность конструкции всего устройства уменьшается с увеличением степени интеграции. Это происходит за счет усложнения элементной базы (БИС и БГИС), при этом надежность устройства также увеличивается, а объем уменьшается.

Таблица 2

Показатели качества компоновки	Степень интеграции МЭА					
	1	2	3	4	5	6
Сложность	13	8	4	2	2	1
Объем	16	7,8	5,3	2,9	2	1
Плотность упаковки	1/16	1/8	1/5	1/3	1/2	1

В настоящее время все больше утверждаются БГИС, представляющие собой сборку полупроводниковых БИС на пассивной подложке с пленочными соединениями между ними, в необходимых случаях имеются дополнительные пленочные пассивные элементы (иногда в сочетании с навесными активными элементами), чем и достигается необходимая функциональная полнота. Подложка такой БГИС конструктивно представляет собой микроминиатюрную печатную плату, соединяющую между собой БИС, а также дискретные активные и пассивные элементы.

Гибридные ИС и БГИС играют особую роль в технике линейных схем. Линейные ИС имеют очень широкий диапазон номиналов пассивных и активных элементов, что затрудняет разработку полупроводниковых линейных ИС. На современном уровне технологии разработка таких схем с малой степенью интеграции оправдывается при массовом их производстве. Гибридные ИС уменьшают трудности, связанные с широким диапазоном номиналов в линейной технике, благодаря этому они являются основной элементной базой линейных устройств.

Процесс проектирования МЭА можно делить на шесть этапов.

1. Составление технического задания на проектируемую аппаратуру.

2. Синтез функциональной схемы аппаратуры, электрических схем узлов и ИС, схем электрических соединений элементов.

3. Выбор физических методов реализации функциональных преобразований и оптимальной сложности ИС и других элементов аппаратуры.

4. Конструктивная разработка ИС и узлов.

5. Технологическая разработка ИС и узлов.

6. Разработка методики и аппаратуры для испытаний ИС и МЭА.

Как правило, наиболее важной частью технического задания является четкое определение функциональной задачи ИС, вытекающей из назначения системы. Обычно сюда входят количество входов и выходов ИС с их входными параметрами и характеристиками и алгоритм преобразования сигналов в ИС. При этом следует учитывать не только рабочие сигналы, несущие полезную информацию, но и паразитные возмущения, к которым относятся электромагнитные помехи, перепады питающих напряжений, влияние окружающей среды (колебания температуры, световые потоки, акустические волны).

В работающей ИС протекает два взаимосвязанных процесса: электрическое преобразование сигналов и обработки информации. Преобразование сигналов позволяет реализовать алгоритмы обработки информации. Имеется три вида преобразователей: аналоговые, дискретные и смешанные. При аналоговом преобразовании информация формируется плавным изменением одного или нескольких параметров непрерывного сигнала. Информацию (сообщение) можно представлять непрерывным сигналом, число состояний которого равно бесконечности. При дискретном преобразовании информация формируется составлением определенных комбинаций из многих сигналов, имеющих ограниченное число состояний, параметры которых изменяются скачкообразно. При смешанных преобразованиях состояние входных сигналов может изменяться непрерывно, а выходных дискретно или наоборот.

По мере развития микросхемотехники критерии конструирования МЭА претерпели большие изменения. При конструировании РЭА первого и второго поколений раз-

работчики старались использовать в схемах минимально возможное количество элементов, исходя из того, что чем меньше их количество в схеме, тем выше ее надежность и ниже стоимость. В МЭА третьего и четвертого поколений элементы, в том числе активные элементы ИС, стали намного дешевле своих дискретных аналогов. На одном кристалле элементы выполняются в едином технологическом процессе, при этом разброс параметров значительно меньше, а надежность выше. Но при этом ограничивается количество внешних соединений, которое можно разместить на одном кристалле.

Изготавливают полупроводниковые ИС групповыми методами. Характеристики отдельных элементов и рабочие характеристики готовой микросхемы определяются точными геометрическими размерами элементов, их расположением на кристалле, а также технологией изготовления микросхем. Поэтому в основу разработки полупроводниковых интегральных схем положен функционально узловый метод их конструирования и групповой метод изготовления. Ограничения при проектировании определяются технологическими возможностями. Процесс проектирования полупроводниковых микросхем очень трудоемкий. Он включает в себя расчет микросхемы, расчет и проектирование топологии (с учетом паразитных связей) и теплоотвода, разработку технологической документации. Как правило, он должен выполняться методами машинного проектирования.

Процесс изготовления полупроводниковых микросхем включает следующие этапы: а) изготовление прецизионных фотошаблонов и масок; б) подготовку кремниевых подложек; в) формирование структур в пластине кремния; г) создание внутрисхемных соединений; д) сборку и герметизацию микросхем; е) испытание.

При проектировании гибридных микросхем сначала производят выбор схемного решения, а затем определяется конструктивное выполнение микросхемы. При этом выбирают форму и размеры подложки, тип внешних выводов (корпуса) и метод герметизации. Однозначного решения вопросов топологии нет, поэтому при разработке гибридных ИС находят оптимальное размещение и форму элементов микросхемы. Для получения оптимальной топологии сложных микросхем используется ЭВМ.

После уточнения размеров всех элементов схемы производится корректировка топологии микросхемы.

Один из возможных путей повышения степени интеграции — уменьшение геометрических размеров элементов микросхем. Предельные геометрические размеры элементов определяются необходимыми электрическими параметрами и разрешающей способностью технологического оборудования. В настоящее время оборудование и методы изготовления микросхем совершенствуются очень быстро и в полупроводниковых микросхемах минимальные размеры элементов приближаются к предельно возможным. Это накладывает определенные ограничения при проектировании и определяет требования к технологическим процессам изготовления БИС. Высокое быстродействие БИС и большая плотность размещения элементов определяют повышенные требования к их схемотехническим параметрам. Передаваемые сигналы с наносекундной длительностью фронтов создают паразитные связи, помехи и проблему отвода тепла. Высокая плотность упаковки приводит к увеличению удельной мощности рассеяния. Для отвода тепла значительных мощностей разрабатываются специальные конструкции тепловодов.

При разработке БИС необходимо учитывать выход годных элементов и схем и соответственно увеличивать площади кристалла. Создается взаимосвязь между технологией и конструкцией БИС, поэтому при их проектировании приходится решать целый комплекс вопросов. Особое внимание следует уделять оптимизации топологии, от которой зависит увеличение степени интеграции, уменьшение длины соединений, пересечений и паразитных связей.

При разработке БИС важнейшими этапами являются выбор типа базового элемента, на котором предполагается ее создание, определение логической структуры схемы, электрический и конструктивный расчеты. Электрический расчет неразрывно связан с расчетом топологии схем, он устанавливает связь между базовыми структурами и отдельными элементами схемы. Решение такого большого круга задач, с которыми приходится сталкиваться при разработке БИС, требует организации машинного проектирования.

1.4. НАДЕЖНОСТЬ ИС

Сложность радиоэлектронных устройств непрерывно увеличивается, одновременно с этим возрастают требования к надежности и в настоящее время вопросы повыше-

ния надежности являются важнейшей проблемой дальнейшего развития электроники. Поэтому прежде всего большие усилия были направлены на повышение надежности элементов и только в последнее время на повышение надежности ИС. Это объясняется тем, что возможности повышения надежности РЭА заложены в самой природе и технологии ИС.

Плотность упаковки пленочных ИС достигает 10^3 см⁻², а полупроводниковых 10^4 см⁻² и даже выше. При малом объеме современных ИС легче обеспечить изоляцию их от внешних воздействий в герметизированных корпусах. Небольшая масса делает их устойчивыми к ударным и вибрационным нагрузкам. Создание элементов ИС в едином технологическом цикле на базе одного материала при значительном уменьшении контактных соединений является важнейшим фактором повышения надежности. Обеспечение надежности ИС начинается на стадии проектирования и конструирования с учетом дальнейшей микроминиатюризации и унификации при совершенствовании структуры микросхем.

Надежность ИС в большой мере определяется тепловыми режимами их работы. Проблема теплоотвода решается ограничением предельных электрических нагрузок и созданием облегченных режимов работы с одновременным совершенствованием схемотехнических и конструктивных решений, обеспечивающих равномерное тепловое поле. При этом не исключается применение микроминиатюрных теплоотводов и систем охлаждения. Основным препятствием на пути увеличения надежности полупроводниковых БИС является случайное расположение дефектов на пластине. В связи с этим необходима индивидуальная обработка каждой пластины, что повышает себестоимость таких схем.

Дальнейшая микроминиатюризация идет по пути уменьшения объема элементов ИС и по пути унификации, усложнения их функций и изготовления универсальных компонентов. При создании систем на основе крупных однородных матриц повышается их надежность и удешевляется производство. Унификация заключается в том, что при минимальном наборе таких элементов можно осуществлять максимальное число функций.

Обеспечение и повышение надежности ИС в процессе производства — это повышение эффективности контроля качества исходных материалов, совершенствование технологических методов и оборудования, комплексная

автоматизация производства и операционного контроля, разработка эффективных методов выходного контроля и отбраковки изделий.

Разработка оптимальных методов контрольных испытаний и неразрушающего контроля готовых ИС безусловно даст значительный вклад в повышение надежности.

Таким образом, *факторами повышения надежности ИС* являются:

1. На этапе проектирования — оптимизация схемных решений, обеспечение облегченных режимов работы ИС, унификация и дальнейшая микроминиатюризация путем увеличения аппаратурной плотности упаковки, создание БИС.

2. На этапе производства — применение прогрессивных методов технологии, операционного и выходного контроля и отбраковочные испытания неразрушающими методами, дальнейшая автоматизация производства.

3. На этапе выходных испытаний — разработка совершенных методов испытаний на надежность и долговечность.

4. На этапе эксплуатации — изучение физики отказов, организация периодического профилактического осмотра систем РЭА, использующих ИС.

1.5. ТЕПЛОВЫЕ РЕЖИМЫ

Тепловой режим считается нормальным, если во всех элементах блока в условиях эксплуатации температуры не превышают значений предельно допустимых по техническим условиям.

При расчете теплового режима ИС необходимо: определить размеры источников, создающих локальные перегревы; выполнить расчет стационарных температурных полей; решить проблему отвода тепла; разработать методы измерения тепловых параметров.

1. *Определение минимальных размеров тепловых источников.* Если рассматривать механизм термоэлектрических эффектов как увлечение электронов фононами, то средняя длина пробега длинноволновых фононов

$$l_{\phi} = \frac{3T\mu_n\alpha_n}{v}, \quad (1.1)$$

где μ_n — подвижность электронов в германии или кремнии; α_n — дифференциальная термо-э.д.с.; v — скорость звука в полупроводнике.

При $T = 300 \text{ К}$ $l_{\phi} = 6 \text{ мкм}$. Следовательно, минимальные размеры области, в которой необходимо учитывать локальный перегрев, должны быть не меньше 6 мкм , при этом необходимо учитывать, что расчет выполнен с грубым приближением.

2. *Расчет стационарных температурных полей.* Потенциальный рельеф полупроводниковой ИС определяется сравнительно большим значением контактной разности потенциалов. Контактная разность потенциалов имеет место в $p-n$ -переходах, в местах контакта полупроводника с металлом и т. п.

Перепады внешнего напряжения обычно меньше локальных контактных разностей потенциалов, которые обуславливают термоэлектрические эффекты. Термоэлектрические эффекты и процессы рекомбинации неравновесных носителей энергетически обратимы. Мощность этих обратимых эффектов может превышать джоулевы потери, поэтому их нужно учитывать. Однако вследствие большой теплопроводности германия и кремния и взаимной компенсации этих мощностей их влияния на температурное поле можно не учитывать, тогда джоулевы потери являются основным источником тепла. Для материалов с меньшей теплопроводностью, а также когда компенсация обратимых процессов не происходит энергетический баланс будет определяться этими процессами.

Джоулевы потери определяются омическим сопротивлением толщи полупроводника, эффектом насыщения дрейфовой скорости носителей заряда, явлением рекомбинации (генерации) на омическом контакте, различием дрейфовой скорости дырок и электронов.

Для однородного кристалла в случае плоского круглого источника максимальный перегрев

$$\theta_{\max} = \frac{P}{2\pi\lambda_1 d} \left(1,9 \frac{d}{r_0} + \ln \frac{a}{1,5d} + 2\pi\lambda_1 d R_T \right), \quad (1.2)$$

где P — мощность источника; λ_1 — коэффициент теплопроводности полупроводника (кристалла); a и d — длина и толщина полупроводникового кристалла; r_0 — радиус источника тепла; R_T — тепловое сопротивление корпуса.

Однако в ряде ИС отдельные компоненты кристалла электрически изолированы слоем окисла кремния толщиной $0,4 \dots 2 \text{ мкм}$, теплопроводность которого значительно меньше теплопроводности остальной части кристалла.

Влияние изолирующего слоя на перегрев в центре источника тепла можно учесть аддитивным членом

$$\theta_k = \frac{P d_k}{\lambda_1 S} \left(1 - \frac{l_k}{\lambda_1} \right) \left(1 - \eta_1 \frac{l_k}{a'} \right), \quad (1.3)$$

где λ_k — коэффициент теплопроводности аморфного кварца; d_k — толщина изолирующего слоя; S — площадь нижней поверхности источника; l_k — расстояние по вертикали между источником и изолирующим слоем; a' — половина длины источника;

$$\eta_1 = \frac{\delta_k \lambda_1}{a_k \lambda_k}.$$

Формула (1.3) эмпирическая, приближенная, применена для квадратных и круглых источников, находящихся в центре квадратного изолирующего слоя.

3. *Отвод тепла.* Передача тепла в блоке МЭА осуществляется конвекцией, излучением и теплопроводностью.

Количество тепла, переносимого конвекцией (в газе или жидкости) в окружающую среду или от одной поверхности блока к другой,

$$P = \alpha_k S \theta, \quad (1.4)$$

где α_k — коэффициент конвекции; S — площадь охлаждаемой поверхности; θ — величина перегрева поверхностей относительно друг друга или относительно окружающей среды.

При естественной конвекции от корпуса блока в окружающую среду значение α_k может достигнуть 4 Вт/(м² · с), а в случае принудительной конвекции (принудительного воздушного охлаждения) α_k увеличивается в несколько десятков раз. Однако принудительное воздушное охлаждение целесообразно только при нормальной или близкой к ней плотности воздуха. В условиях значительного разрежения достаточно эффективной является система жидкостного охлаждения (по сравнению с воздушным эффективностью выше в два — четыре раза).

Различают собственно жидкостную систему охлаждения, когда перенос тепла осуществляется жидкостью (этиловый и метиловый спирт, вода), и системы, построенные на принципе испарения жидкого фреона. В обоих случаях система охлаждения строится по замкнутому циклу.

Количество тепла, отводимое при лучеиспускании в окружающую среду или от одной поверхности к другой в единицу времени,

$$P_2 = \alpha_n S \theta, \quad (1.5)$$

где α_n — коэффициент лучеиспускания.

При использовании способа теплопроводности количество тепла, передаваемое от одной изотермической поверхности к сопрягаемой другой в единицу времени,

$$P_3 = \lambda S \theta / l, \quad (1.6)$$

где λ — коэффициент теплопроводности; l — длина пути теплового потока; S — площадь поперечного сечения теплового потока.

Так как в блоках МЭА коэффициент заполнения объема очень высокий, а расстояния между блоками малые, то количество тепла, передаваемое конвекцией и лучеиспусканием, очень мало, поэтому основным типом передачи тепла является теплопроводность.

Глава 2

ТЕХНОЛОГИЯ ИЗГОТОВЛЕНИЯ ПОЛУПРОВОДНИКОВЫХ И ПЛЕНОЧНЫХ ИС

2.1. ОСНОВНЫЕ ТЕХНОЛОГИЧЕСКИЕ ОПЕРАЦИИ

В производстве полупроводниковых ИС наиболее распространены планарная и планарно-эпитаксиальная технологии, включающие следующие основные технологические операции: подготовку пластин кремния; фотолитографию, окисление, диффузию; эпитаксию; корпусирование.

В качестве полупроводника в интегральных схемах применяют преимущественно кремний, температура плавления которого равна 1420°C . Максимальная температура при технологических операциях не должна превышать эту величину. На практике установлена максимальная технологическая температура 1300°C .

Характеристики кремния при $T = 25^{\circ}\text{C}$

Ширина запрещенной зоны, эВ	1,12
Работа выхода, эВ	5
Диэлектрическая проницаемость	12
Подвижность дырок, $\text{см}^2/(\text{в} \cdot \text{с})$	480
Подвижность электронов, $\text{см}^2/(\text{в} \cdot \text{с})$	1350
Концентрация носителей в собственном полупроводнике, см^{-3}	$1,5 \cdot 10^{10}$

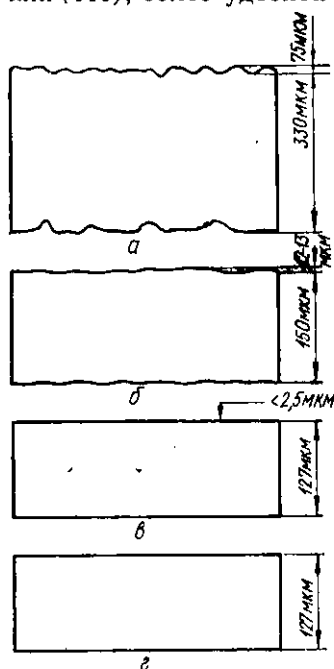
Монокристалл кремния ориентируют в плоскости $\langle 111 \rangle$ или $\langle 110 \rangle$, более удобной ориентацией для окончательного

разделения пластин является плоскость $\langle 110 \rangle$. Для создания МДП-структур с низким значением порогового напряжения в настоящее время используют пластины кремния с ориентацией в плоскости $\langle 100 \rangle$.

Подготовка пластин кремния. Монокристаллы кремния, выращенные из расплава с определенной ориентацией кристаллической решетки, разрезают вдоль оси на отдельные пластины толщиной 250 350 мкм.

Разрезанные пластины имеют нарушенный поверхностный слой на глубине около 75 мкм. Для удаления этого слоя и подготовки к дальнейшим технологическим операциям применяется последовательно шлифовка, полировка и химическое травление кремниевых пластин (рис. 2.1).

Рис. 2.1. Последовательное изменение поверхности кремния при технологических операциях его обработки: а — после резки; б — после шлифовки; в — после полировки; г — после травления.



Фотолитография. Для создания на поверхности подложки защитной маски высокой точности и практически любой

сложности применяют фотолитографию. Этот процесс состоит из нескольких операций. На окисленную поверхность кремния наносят тонкий слой фоторезиста (светочувствительного вещества, устойчивого к действию кислотных и щелочных травителей), на подсушенную поверхность

которого помещают фотошаблон. Пленка фоторезиста подвергается ультрафиолетовому облучению через фотошаблон. Негативный фоторезист под его прозрачными участками задубливается, а остальная часть пленки фоторезиста смывается растворителем. Открытые участки окисла вытравливаются, после чего удаляют оставшийся фоторезист. Таким образом окисел создает на поверхности кремния необходимый рисунок схемы, определяемый фотошаблоном и видом фоторезиста.

Фоторезисты разделяют на негативные и позитивные. Негативные фоторезисты под действием света образуют нерастворимые участки рисунка и после проявления остаются на ее поверхности. Рисунок фоторезиста представляет собой негативное изображение фотошаблона. Позитивные фоторезисты под действием света образуют растворимые участки и результатом процесса фотолитографии является позитивное изображение фотошаблона.

Фотошаблоны изготавливают из оптического стекла, на поверхность которого фотографическим способом наносят рисунок. Размеры фотошаблона соответствуют размерам рисунка микросхемы. Он содержит до 2000 изображений одной микросхемы.

При изготовлении фотошаблона его оригинал увеличивается в 100 ... 1000 раз, затем вычерчивается с помощью координатографа на стекле, покрытом непрозрачным лаком. Специальным резцом (алмазным или из карбида вольфрама) обводят контур оригинала, а затем удаляют лишнюю пленку лака. Оригиналу изображения фотографируют на фотопластину с уменьшением в 100 раз.

Полученный фотооригинал помещают в проекционный фотоштамп. При этом уменьшают фотошаблон до окончательных размеров и производят мультипликацию рисунка.

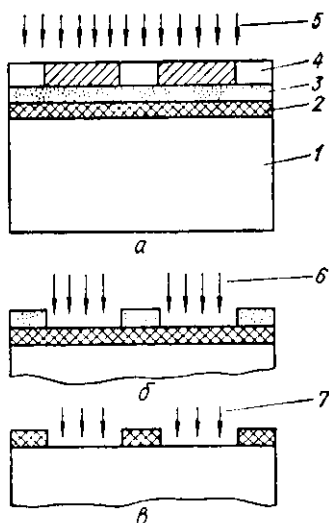


Рис. 2.2. Схема фотохимического гравирования (процесса фотолитографии): а — облучение окисленного кремния с фоторезистом и фотошаблоном; б — селективное травление слоя SiO_2 ; в — локальная диффузия в кремний; 1 — кремний; 2 — слой SiO_2 ; 3 — фоторезист (негативный); 4 — фотошаблон; 5 — облучение; 6 — травитель; 7 — диффузانت.

Таким образом, полный цикл фотолитографии (рис. 2.2) состоит из операций: а) подготовки поверхности пластин; б) нанесения слоя фоторезиста; в) сушки фоторезиста и пленкообразования (при $T = 20^\circ \text{C}$ в течение 20 мин, затем при $T = 100 + 150^\circ \text{C} - 30 \dots 60$ мин); г) совмещения и экспонирования; д) проявления фоторезиста; е) задубливания фоторезиста (при $T = 20^\circ \text{C}$ и $T = 200^\circ \text{C}$ в течение 1 ч); ж) травление открытых участков окисла кремния; з) удаление пленки фоторезиста.

Окисление. Пленки окисла кремния SiO_2 на поверхности полупроводниковой подложки выполняют множество функций. Их применяют в процессе диффузии как маскирующее покрытие, в готовой схеме для изоляции отдельных компонентов, пассивации поверхности, в МДП-структурах как активную часть прибора.

Свойства пленок SiO_2 в основном определяются методикой их получения. Получают SiO_2 методом термического окисления поверхности кремния в парах воды, а также в сухом и влажном кислороде. Иногда применяется электрическое или газовое анодное окисления или пиролитическое разложение кремнийорганических соединений.

Наиболее часто получают окисные пленки методом окисления в парах воды при $T = 1100 + 1200^\circ \text{C}$. В печи размещаются пластины кремния и нагреваются до соответствующей температуры. Над ними пропускают водяной пар. При этом быстро нарастает толстый окисный слой (1 мкм за 1 ч при $T = 1200^\circ \text{C}$). Затем проводят окисление в сухом кислороде для получения более плотной пленки ($T = 1200^\circ \text{C}$; $d = 0,1$ мкм за 2 ч). Пленка окисла толщиной около 1 мкм является достаточным маскирующим покрытием для сурьмы, фосфора и бора.

Диффузия. Одной из основных операций при производстве ИС является диффузия, определяющая количество и пространственное распределение примесей в полупроводнике, а следовательно свойства $p-n$ -переходов и других легированных областей.

Характер распределения примесей в процессе диффузии описывается законом, который определяет скорость накопления примесных атомов в любой плоскости, перпендикулярной к направлению диффузии. Для одномерного случая

$$\frac{\partial N}{\partial t} = D \frac{\partial^2 N(t, x)}{\partial x^2}, \quad (2.1)$$

где $\frac{\partial N}{\partial t}$ — изменение концентрации диффундирующего вещества в зависимости от времени; D — коэффициент диффузии; $\frac{\partial N}{\partial x}$ — градиент концентрации.

Уравнение (2.1) решается для различных граничных условий, соответствующих диффузиям из бесконечного или из ограниченного источника.

Диффузия из бесконечного источника. Начальные граничные условия имеют вид:

$$\begin{aligned} N(x > 0; 0) &= 0; \\ N(0; t \geq 0) &= N_0, \end{aligned} \quad (2.2)$$

где x — глубина проникновения; N_0 — поверхностная концентрация примеси, поддерживаемая постоянной в течение всего процесса; t — время диффузии. Концентрация примеси на любой глубине в любое время находится из решения (2.1)

$$N(x, t) = N_0 \left(1 - \operatorname{erf} \frac{x}{2\sqrt{Dt}} \right) = N_0 \operatorname{erfc} \left(\frac{x}{2\sqrt{Dt}} \right),$$

где $\operatorname{erf} \left(\frac{x}{2\sqrt{Dt}} \right)$ — функция ошибок, значения которой табулируются;

$$\left[1 - \operatorname{erf} \left(\frac{x}{2\sqrt{Dt}} \right) \right] = \operatorname{erfc} \left(\frac{x}{2\sqrt{Dt}} \right) -$$

дополнение функции ошибок до 1.

Графическое выражение $\frac{N(x)}{N_0}$ для разных t приведено на рис. 2.3, а.

Диффузия из ограниченного источника. Начальные условия:

$$N(x, 0) = \begin{cases} N_0 & \text{при } 0 < x < h \\ 0 & \text{при } x > h, \end{cases} \quad (2.4)$$

где h — тонкий слой, в котором создана начальная концентрация примеси N_0 , убывающая со временем по закону

$$N(x, t) = N_0 e^{(-x/2\sqrt{Dt})^2}. \quad (2.5)$$

Уравнение (2.5) представляет собой функцию распределения Гаусса. График $N(x)/N_0$ при разном времени диффузии для этого случая приведен на рис. 2.3, б.

Изменение температуры диффузионного процесса сильно влияет на скорость диффузии. Коэффициент диффузии D экспоненциально зависит от температуры

$$D = D_0 e^{-\frac{\Delta E_a}{kT}}, \quad (2.6)$$

где D_0 — значение коэффициента диффузии при бесконечно большой температуре; ΔE_a — энергия активации процесса диффузии; k — постоянная Больцмана.

Температурная зависимость $D(T)$ для различных примесных элементов в кремнии приведена на рис. 2.4.

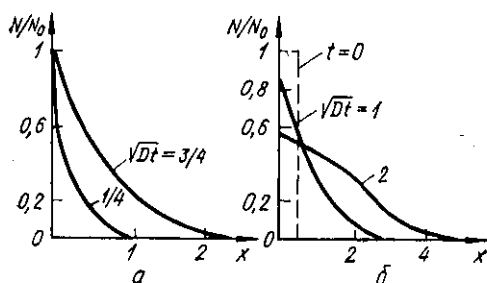


Рис. 2.3. Зависимость $N(x)/N_0$ при разных временах диффузии (Dt): а — диффузия из бесконечного источника; б — для случая ограниченного источника.

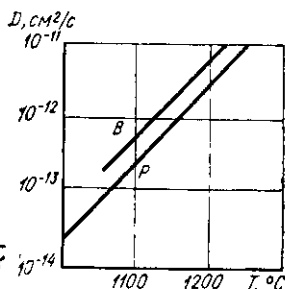


Рис. 2.4. Зависимость коэффициента диффузии от температуры для примесей бора и фосфора в кремнии.

Распределение примеси согласно функции дополнения интеграла ошибок до единицы (или одноступенчатый процесс диффузии) обеспечивается при проведении глубокой (разделительной) диффузии или для создания эмиттера. При проведении диффузии из бесконечного источника получают поверхностную концентрацию примеси, соответствующую максимальной растворимости этой примеси при температуре диффузии.

Гауссовское распределение примеси (двухступенчатый процесс) получают при проведении кратковременной операции осаждения примеси и продолжительной диффузии из поверхностного слоя. Двухступенчатый процесс используют в том случае, когда требуется получить поверхностную концентрацию меньше, чем концентрация, соответствующая максимальной растворимости примеси. Предельная растворимость некоторых примесей в кремнии и коэффициенты диффузии приведены в табл. 3.

Таблица 3

Примесный элемент	Предельная растворимость, атом/см ³	Температура, при которой достигается предельная растворимость, °С	Коэффициент диффузии при $T=1300^{\circ}\text{C}$, см ² /с	Тип проводимости кремния после диффузии
Алюминий	$10^{18} \dots 10^{19}$	1150	$7,0 \cdot 10^{-11}$	<i>p</i>
Бор	$5 \cdot 10^{20}$	1200	$1,6 \cdot 10^{-11}$	<i>p</i>
Галлий	$4 \cdot 10^{19}$	1250	$2,2 \cdot 10^{-11}$	<i>p</i>
Золото	10^{17}	1300	$2,5 \cdot 10^{-6}$	омический контакт
Серебро	$2 \cdot 10^{17}$	1350		омический контакт
Мышьяк	$2 \cdot 10^{21}$	1150	$1,5 \cdot 10^{-12}$	<i>n</i>
Сурьма	$6 \cdot 10^{19}$	1300	$1,5 \cdot 10^{-12}$	<i>n</i>
Фосфор	$1,3 \cdot 10^{21}$	1150	$1,6 \cdot 10^{-11}$	<i>n</i>

Температура диффузии в процессе изготовления ИС обычно превышает 900°C . Коэффициент диффузии увеличивается примерно в пять раз на каждые 100°C . В интервале температур от комнатной до 300°C диффузия проходит очень медленно и практически ее можно не учитывать.

При многократной диффузии следует подбирать режимы такими, чтобы температура последующей диффузии была более низкой, а продолжительность ее меньше по сравнению с предыдущей.

Для транзисторных структур планарно-эпитаксиального типа применяют следующие режимы диффузии:

1. Для получения изолирующих *p*-областей проводится разделительная диффузия в две стадии; первая — диффузия бора из постоянного источника BBr_3 при $T = 1100^{\circ}\text{C}$ в течение 20 мин; вторая — диффузия из ограниченного источника при $T = 1250^{\circ}\text{C}$.

2. Базовая диффузия также проводится в две стадии. Диффузия из постоянного источника BBr_3 (загонка) проходит при температуре 950°C в течение 20 мин, а диффузия из ограниченного источника (разгонка), которым служит верхний, насыщенный примесями слой кремния, — при температуре 1200°C .

3. Эмиттерная диффузия ведется из постоянного источника при температуре $T = 1050 \div 1100^{\circ}\text{C}$.

Наиболее распространен в настоящее время метод двухступенчатой диффузии в потоке газа-носителя (диффузия

по способу открытой трубы). Диффузионная печь, применяемая для этого способа диффузии, изображена на рис. 2.5. Входной конец кварцевой трубы соединяется с газовой линией (газом-носителем). Кремниевые пластины размещают обычно у выхода газа-носителя (высокотемпературная часть печи), а источники примеси — у входа. При испарении примеси ее атомы попадают в газ-носитель и проходят над поверхностью кремния. В зависимости от темпе-

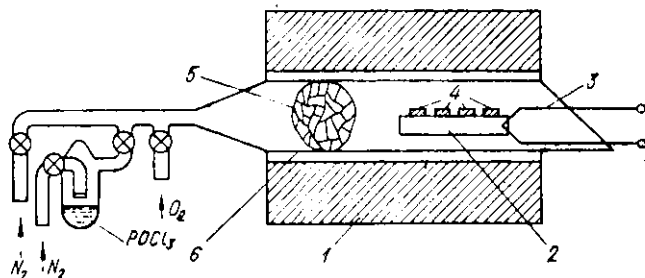


Рис. 2.5. Диффузионная печь для проведения двухступенчатой диффузии: 1 — печь; 2 — кварцевая лодочка; 3 — термопара; 4 — пластины кремния; 5 — кварцевая вата; 6 — кварцевая труба.

ратуры источника изменяется количество примесей в потоке газа и соответственно поверхностная концентрация в кремнии.

Источники примеси, применяемые в производстве ИС, могут быть твердыми, жидкими и газообразными.

Рассмотрим процесс применительно к жидким источникам примеси. В качестве жидких источников используется хлорокись фосфора $POCl_3$ и BBr_3 . Температура жидкого источника поддерживается близкой к комнатной.

В трубе создается сильный поток азота. Температура в зоне диффузии с образцами кремния соответствует заданной для рассчитанного режима. Кремниевые пластины загружают обычно до введения примеси в рабочую зону печи. Когда температура пластин становится равной температуре в зоне диффузии, тогда в потоке газа-носителя подается $POCl_3$, одновременно в состав газовой смеси добавляется кислород. В результате этого на поверхности кремния создается P_2O_5 или B_2O_3 . Таким образом в течение первых двух-трех минут происходит наращивание слоя стекла, затем в течение 20 ... 30 мин — загонка примеси на глубину 0,2 ... 0,5 мкм. После этого удаляется слой окисла с поверхности и производится разгонка примеси

на заданную глубину в окислительной среде при определенной температуре, с тем чтобы обеспечить нарастание нового слоя окисла на поверхности кремния.

Эпитаксия. Второй по важности технологической операцией является эпитаксия. Эпитаксиальные пленки имеют равномерное распределение примеси в слое, благодаря чему транзисторные структуры обладают лучшими характеристиками. Применение эпитаксиальных пленок дает

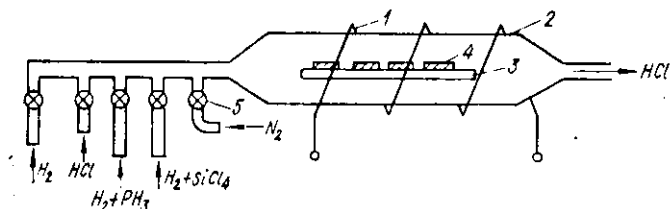


Рис. 2.8. Схема установки для газовой эпитаксии: 1 — высокочастотный индуктор; 2 — кварцевая труба; 3 — графитовая подставка; 4 — пластины кремния; 5 — вентили.

возможность сократить количество диффузий, а следовательно и весь технологический цикл.

Эпитаксиальные слои получают:

а) *прямыми методами*, когда кремний осаждается на подложку без промежуточной реакции — это испарение в вакууме и катодное распыление. Для этих процессов нужен строгий контроль режимов, высокий вакуум и высокая чистота подложки;

б) *непрямыми методами*, когда на поверхности подложки происходит разложение паров кремниевых соединений на чистый кремний и летучее соединение — это восстановление в водороде $SiCl_4$ и $SiBr_4$, пиролиз SiH_4 .

Процесс эпитаксиального наращивания проводят в специальных установках. Основным рабочим объемом, как и в случае диффузии и окисления, является кварцевая труба. Схема установки представлена на рис. 2.6.

Свойства эпитаксиальных слоев в большой мере определяются чистотой и совершенством поверхности подложки, поэтому предварительно полированные и обмытые подложки очищают дополнительно в реакционной камере.

Подложки в камере перед нагреванием продувают азотом или инертным газом, вытесняя из камеры воздух. Затем производится дополнительная очистка в среде водорода, который перед поступлением в камеру тщательно очищают от кислорода, водяных паров и других примесей.

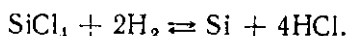
При заданной температуре в поток очищенного водорода добавляется хлористый водород HCl и устанавливается определенная скорость потока.

При 1200°C и концентрациях HCl в водороде до 5% скорость травления достигает 2 мкм/мин. После удаления слоя заданной толщины прекращают подачу HCl и систему продувают водородом. Затем в газ-носитель, которым является водород, вводят SiCl_4 и соответствующие легирующие примеси. При эпитаксиальном наращивании легирующие примеси входят в пленку в процессе ее роста. Эти примеси, подача которых регулируется, поступают в реакционную камеру вместе с газами, несущими атомы полупроводника.

Легирующую примесь можно:

- а) добавлять к жидкому SiCl_4 ;
- б) вводить в рабочую камеру отдельным газовым потоком (фосфин PH_3 и диборан B_2H_6); газы разбавляются водородом и вводятся в реакционную камеру. Однако газообразные примеси ядовиты и необходимо принимать соответствующие меры предосторожности.

Процесс эпитаксиального наращивания проходит в реакционной камере при температуре подложки $1150 - 1270^\circ\text{C}$. Водород играет роль газа-носителя и восстановителя. На поверхности нагретой подложки протекает реакция



Скорость роста эпитаксиальной пленки при температуре 1270°C достигает 5 мкм/мин.

2.2. ТЕХНОЛОГИЯ ИЗГОТОВЛЕНИЯ ИС НА БИПОЛЯРНЫХ СТРУКТУРАХ

В настоящее время разработано много методов изоляции элементов ИС. Различают четыре вида изоляции: а) обратным смещенным $p-n$ -переходом; б) тонкой пленкой диэлектрика; в) воздушными промежутками; г) диэлектрическими материалами.

Изоляция обратным смещенным $p-n$ -переходом. Это наиболее распространенный и простой метод, который сводится к изготовлению четырехслойной полупроводниковой структуры.

Недостатком четырехслойной структуры является наличие третьего изолирующего перехода, создающего паразитные связи с ИС.

Все компоненты полупроводниковых ИС, применяемые в настоящее время, являются планарными. Под термином *планарные* понимают приборы, в которых все слои выходят на поверхность подложки и все электроды расположены в одной плоскости.

Под *планарной технологией* понимают технологический цикл создания кремниевых приборов или ИС, включающий локальную диффузию, эпитаксию и использующий маскирующий слой SiO_2 . Окисная маска легко создается на поверхности кремния и обладает хорошими маскирующими и защитными свойствами.

Основным элементом ИС являются планарные транзисторы. Остальные компоненты схем формируются одновременно с транзисторной структурой. Рассмотрим технологическую последовательность создания четырехслойной транзисторной структуры на примере создания транзистора типа $n - p - n$ по *планарно-эпитаксиальной* технологии.

Для транзистора $n - p - n$ в качестве подложки используют p -кремний. Пластина кремния подвергается очистке и окисляется при $T = 1100^\circ \text{C}$ в атмосфере влажного и сухого кислорода. Общая толщина полученного окисного слоя составляет около 0,5 мкм. Затем производится первая фотолитография и вскрываются окна в окисле для создания скрытого слоя n^+ . В образовавшиеся окна проводится диффузия сурьмы на глубину около 2 мкм (рис. 2.7, а). После этого с поверхности удаляется слой окисла и пластина очищается. На поверхности очищенного полупроводника выращивается эпитаксиальный слой n с заданной концентрацией примеси (рис. 2.7, б). Эпитаксиальный слой выращивается из паровой фазы SiCl_4 при температуре 1250°C , толщина его равна 10 ... 15 мкм, удельное сопротивление $\rho_b = 0,1 \div 5 \text{ Ом} \cdot \text{см}$. На поверхности эпитаксиального слоя выращивается снова защитный слой SiO_2 толщиной до 1 мкм (рис. 2.7, в). Затем проводится фотолитография для создания окон под разделительную диффузию, которую проводят на всю глубину эпитаксиального слоя в два этапа (рис. 2.7, г). В качестве диффузанта используют бор. На поверхности кремния в атмосфере азота, кислорода и газообразного VBG_3 наращивается слой диоксида кремния. В течение 20...30 мин при $T = 1100^\circ \text{C}$ происходит загонка диффузанта в кремний, затем в атмосфере сухого кислорода — разгонка (диффузия из ограниченного источника) при $T = 1250^\circ \text{C}$.

На этом этапе диффузии в подложке формируются отдельные, изолированные p — n -переходами, n -области, в каждой из которых в результате последующих операций формируется интегральный элемент.

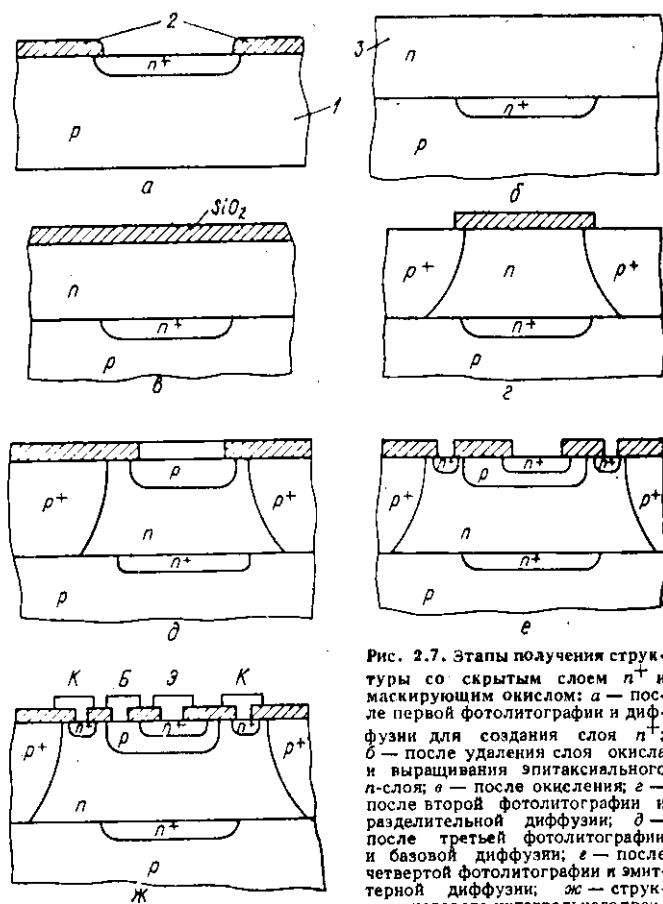


Рис. 2.7. Этапы получения структуры со скрытым слоем n^+ и маскирующим окислом: а — после первой фотолитографии и диффузии для создания слоя n^+ ; б — после удаления слоя оксида и выращивания эпитаксиального n -слоя; в — после окисления; г — после второй фотолитографии и разделительной диффузии; д — после третьей фотолитографии и базовой диффузии; е — после четвертой фотолитографии и эмиттерной диффузии; ж — структура готового интегрального транзистора с контактами; 1 — подложка кремния p -типа; 2 — защитный слой SiO_2 ; 3 — эпитаксиальный слой n -кремния.

С поверхности полупроводника со сформированными изолированными n -областями снимается окисный слой с примесью бора. Очищенная поверхность кристалла снова окисляется. Создается чистый защитный слой SiO_2 и проводится третья фотолитография для создания окон под

базовую диффузию, которая проходит в две стадии. В течение 20 ... 30 мин проводится загонка (из бесконечного источника) диффузанта, которым является бор, а после снятия с поверхности боросиликатного стекла — разгонка в течение 30 ... 60 мин при $T = 1200^\circ\text{C}$ в атмосфере сухого, а затем влажного кислорода. Источником диффузии является верхний, насыщенный бором во время загонки слой полупроводника. Глубина базовых областей, полученных в результате этих диффузий — 2,5 ... 3,5 мкм, поверхностное сопротивление — 200 ... 300 Ом/□ (рис. 2.7, д). Одновременно с базами транзисторов в ИС создаются резистивные слои, а при наличии в схеме конденсаторов — p -области, входящие в структуру барьерной емкости.

Для создания эмиттерных областей производится четвертая фотолитография в слое окисла (рис. 2.7, е), который вырастает на поверхности кристалла во время диффузии базы (диффузант — фосфор). Диффузия проводится в одну стадию при $T = 1050^\circ\text{C}$ в течение 20 ... 30 мин. Одновременно с эмиттерами формируются подконтактные области коллекторов. Поверхностное сопротивление слоя n^+ составляет около 2 Ом/□. Поверхность структуры окисляется в парах воды при $T = 1100^\circ\text{C}$.

Для получения контактов производится пятая фотолитография, при которой удаляется окисный слой в местах будущих контактов. На поверхность схемы наносится слой алюминия толщиной около 1 мкм методом термического испарения в вакууме. После фотолитографии на поверхности ИС остаются лишь соединения, соответствующие рисунку схемы. Для получения прочных и надежных контактов полупроводника с металлом напыленный алюминий после фотогравировки обжигается в среде азота при $T = 500^\circ\text{C}$ (рис. 2.7, ж).

Для формирования четырехслойной транзисторной структуры кроме эпитаксиально-диффузионного метода можно применять еще методы тройной и встречной диффузий.

При формировании коллекторной области транзистора *методом тройной диффузии* производится диффузия в подложку p -типа. На рис. 2.8 изображена структура полупроводника после первой фотолитографии и первой диффузии, в результате которой образуется коллекторный n -слой. Остальные операции формирования транзисторной структуры такие же, как и при эпитаксиально-диффузионном

методе. Это наиболее простой метод, однако недостаток его состоит в том, что в коллекторной области образуется неравномерное распределение примесей, создающее ускоряющее внутреннее поле для неосновных носителей.

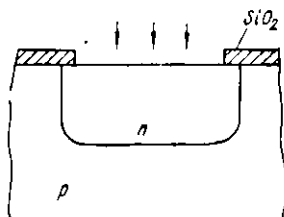


Рис. 2.8. Структура полупроводника после первой фотолитографии и первой диффузии (метод тройной диффузии).

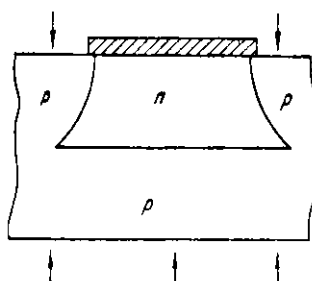


Рис. 2.9. Структура полупроводника после встречной диффузии.

Для равномерной концентрации примесей в коллекторе применяется метод *встречной диффузии*, при котором коллекторная область создается при встречной диффузии акцепторной примеси в подложку n-типа (рис. 2.9). В результате этого процесса образуется изолированный n-слой с заданной равномерной концентрацией примеси. Недостатком этого метода является то, что диффузию акцепторной примеси необходимо провести на глубину 75 мкм, соответствующую половине толщины исходного полупроводникового кристалла, а для этого потребуется время около 38 ч. Кроме того диффузия выполняется не только в глубину пластины, но и под слой SiO_2 , маскирующий поверхность. Это не позволяет рационально использовать площадь кристалла и, соответственно, плотность размещения элементов на поверхности ИС уменьшается.

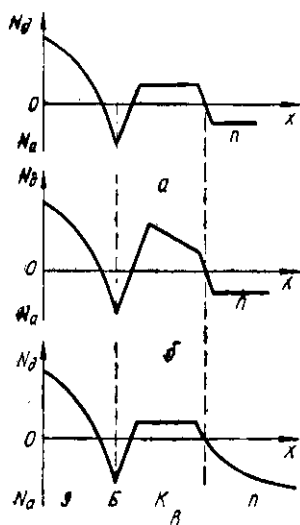


Рис. 2.10. Распределение примесей в различных частях триодных структур при а — эпитаксиально-диффузионном методе; б — методе тройной диффузии; в — методе встречной диффузии.

При эпитаксиально-диффузионном методе (рис. 2.10, а) концент-

рация примеси в коллекторной области равномерная (слой n^+ не показан), а в подложке — также равномерная, но более низкая. Это уменьшает паразитную емкость относительно подложки.

При изготовлении транзистора методом тройной диффузии (рис. 2.10, б) концентрация примесей в коллекторе неравномерная, наибольшей она будет у базового перехода. Такое распределение примесей снижает частотные свойства структуры за счет накопления неосновных носителей

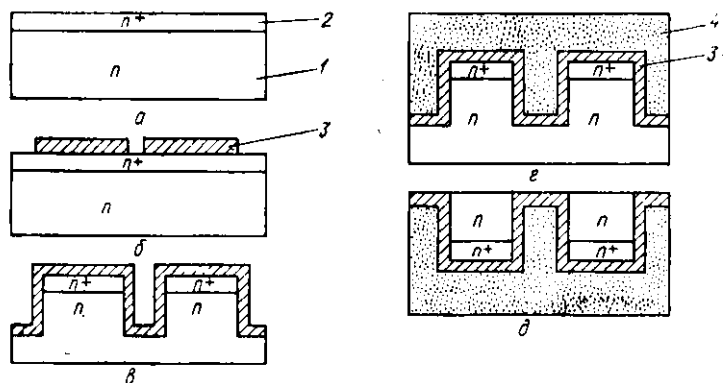


Рис. 2.11. Последовательность технологических операций при изоляции элементов полупроводниковых интегральных схем слоем SiO_2 : а — кремниевая подложка с выращенным эпитаксиальным слоем n^+ ; б — после первой фотолитографии; в — после локального травления и окисления поверхности; г — после осаждения слоя поликристаллического кремния; д — готовая структура после шлифовки кремния; е — подложка; 2 — эпитаксиальный слой n^+ ; 3 — окисел кремния; 4 — поликристаллический кремний.

в коллекторе и, кроме того, диффузия в область с неравномерной концентрацией создает трудности получения заданной глубины перехода коллектор — база. Распределение примесей при методе встречной диффузии изображено на рис. 2.10, в.

Из рассмотренных методов наиболее удобным для получения качественных триодных структур является эпитаксиально-диффузионный метод.

Изоляция слоем SiO_2 (эпик-процесс). Сначала производится диффузия сурьмы в слой полупроводника n -типа. При этом образуется область n^+ толщиной до 2 мкм (рис. 2.11, а). Затем с помощью фотолитографии формируют окна под травление (рис. 2.11, б). Локальным травлением открытой поверхности кремния создают канавки в полупроводнике глубиной до 20 мкм. После этого поверхность

кремния с канавками окисляют и получают слой SiO_2 толщиной до 1 мкм (рис. 2.11, в). На поверхности окисла выращивают поликристаллический кремний толщиной до 100 мкм (рис. 2.11, г). Нижний слой монокристаллического кремния сошлифовывают вплоть до слоя SiO_2 (рис. 2.11, д), при этом получают изолированные участки кремния n -типа со скрытым слоем n^+ , которые могут быть использованы для формирования в них компонентов интегральных схем. Последовательность операций создания базовой и эмиттерной областей такая же, как при эпитаксиально-диффузионном методе.

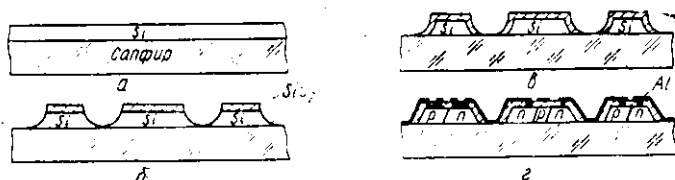


Рис. 2.12. Изготовление диэлектрической изоляции элементов ИС методом *KHC*: а — нанесение пленки кремния на сапфировую подложку; б — создание островков путем травления до сапфировой подложки; в — термическое окисление островков кремния; г — формирование элементов ИС с торцовыми p — n -переходами.

Этот метод сначала широко применялся. Однако наличие проводящей подложки ограничивало частотный диапазон работы схемы. Исследования показали, что для композиции SiO_2 — Si диэлектрические потери растут линейно с увеличением частоты. Но при $f = 10^8$ Гц диэлектрические потери растут настолько быстро, что материал подложки нельзя уже рассматривать как изолятор, поэтому эпоксипроцесс был модифицирован. Подложка из поликристаллического кремния была заменена диэлектриком (стекло, керамическая композиция или ситаллы).

Изоляция элементов ИС диэлектриком, являющимся одновременно подложкой, позволяет исключить емкость изоляции и существенно уменьшить время переключения логических элементов. При этом улучшаются и другие параметры изоляции элементов ИС (ток утечки, напряжение пробоя, удельная емкость).

Изоляция воздушными промежутками. Этот метод имеет ряд преимуществ по сравнению с другими (отсутствие паразитных связей между элементами, высокая устойчивость ИС к воздействию ионизирующих факторов, отсутствие паразитной емкости разводки на подложку).

Существует два метода создания такой изоляции: «декаль» и кремний на сапфире (КНС).

По методу «декаль» элементы ИС изготавливаются до создания изоляции, а по методу КНС — после (рис. 2.12). Технология создания изоляции по методу «декаль» очень сложна, а по КНС значительно проще. Однако пленки кремния, выращенные на сапфире — неоднородны. Изоляция воздушными промежутками имеет еще и тот недостаток, что при этом значительно уменьшается плотность компоновки.

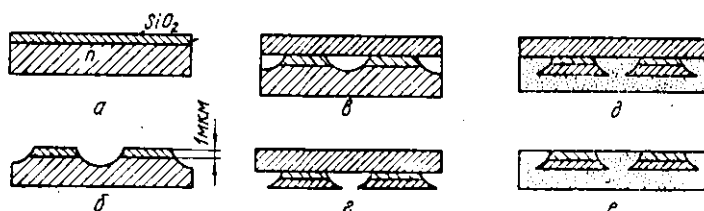


Рис. 2.13. Создание диэлектрической изоляции методом «горячего прессования»: а — создание слоя SiO_2 ; б — получение рельефа травлением; в — крепление к пластине-держателю; г — разделение островков кремния; д — запрессовка стеклокерамики; е — удаление пластины-держателя.

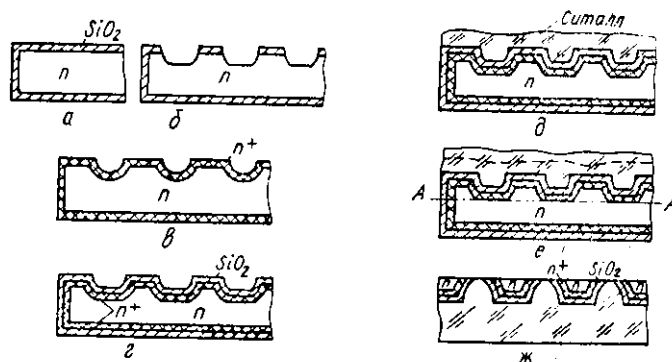


Рис. 2.14. Создание диэлектрической изоляции методом ДИАК: а — окисление исходной пластины кремния; б — глубинное травление; в — создание диффузионного слоя n^+ ; г — нанесение маскирующей пленки SiO_2 ; д — нанесение тонких слоев сапфира; е — нанесение толстых слоев сапфира (А — А — линия, до которой производится шлифовка и полировка кремния); ж — вскрытие карманов кремния.

Изоляция диэлектрическими материалами. При методе горячего прессования (рис. 2.13) в качестве исходной берут пластину кремния типа n , на которую методом термического окисления наносят пленку SiO_2 толщиной 0,8...1 мкм.

Таблица 4

Метод изоляции	Параметры изолирующего слоя				
	$C_{уд. пф/мм^2}$	$E, В/см$	$\rho_{\text{уд.}} \text{ Ом} \cdot \text{см}$	ϵ	$\text{tg } \delta$
Изоляция обратнo смещенным p — n -переходом (метод раздельной диффузии)	$(1,6 \dots 3) \times 10^{-4}$	10^4	5	11,7 ($f = 500 \text{ Гц} \dots 30 \text{ МГц}$)	—
Эпик-процесс (пленки SiO_2 — 1 мкм)	$(1,5 \dots 3) \times 10^{-5}$	$(1,3 \dots 2) \times 10^6$	$5 \cdot 10^{16}$	3,2 ($f = 100 \text{ Гц}$, с частотой растет)	$0,001 (f = 100 \text{ Гц}, \text{ с частотой растет})$
Декаль	0		10^{10}	—	0
KHC	0			9,4 ($f = 100 \text{ Гц} \dots 100 \text{ кгц}$)	0
ЛИАК	0	$5 \cdot 10^7$	10^{12}	6,2 ($f = 10^{10} \text{ Гц}$)	$20 \cdot 10^{-4}$ ($f = 10^{10} \text{ Гц}$)
Метод горячего прессования	0	$8 \cdot 10^5$		6 ($f = 10^5 \dots 10^{10} \text{ Гц}$)	0,03 $\dots$ 0,01 ($f = 10^5 \dots 10^{10} \text{ Гц}$)

После глубинного травления создается необходимый рельеф и наносится слой SiO_2 толщиной 1 мкм. Исходная пластина кремния припаивается к другой кремниевой пластине (держателю) через слой SiO_2 в окислительной среде при $T = 1200^\circ \text{C}$ и давлении 0,14 Па. Затем сошлифовывается слой n вплоть до раздела мезаобластей. Промежуток между мезаобластями заполняется стеклокерамической композицией горячим прессованием. Пластина-держатель удаляется газовым травлением в смеси хлористого водорода при 1000°C , слой SiO_2 снимается в плавиковой кислоте.

Вторым является *метод заполнения керамическим цементом* — метод ДИАК (рис. 2.14). Здесь следует отметить, что слой ситаллового стекла наносят методом центрифугирования с последующей кристаллизацией каждого слоя при $T = 1204^\circ \text{C}$. Количество ситалловых слоев может быть от двух до четырех. Основным недостатком этого метода является сложность технологии. Сравнительные данные различных методов изоляции элементов ИС приведены в табл. 4.

2.3. ТЕХНОЛОГИЯ ИЗГОТОВЛЕНИЯ ИС НА МДП-СТРУКТУРАХ

Особенностью изготовления ИС на МДП-транзисторах является то, что технология МДП-структур гораздо проще технологии биполярных транзисторов. Упрощение технологии идет по пути уменьшения таких высокотемпературных процессов, как окисление и диффузия (для МДП-структур — одна диффузия, для биполярных — три диффузии и эпитаксия).

Однако для создания качественных МДП-транзисторов со стабильными характеристиками необходимо уделять большее внимание операции создания диэлектрика под затвором транзистора. Эта операция, кроме стабильности характеристик, определяет также значения порогового напряжения транзистора.

В настоящее время в качестве диэлектрика под затвором транзистора используется двуокись кремния, стабилизированная стеклами, нитрид кремния, комбинация оксида и нитрида, в качестве затвора — поликристаллический кремний или металл, имеющий большую работу выхода.

Рассмотрим последовательность технологических операций при создании типичной МДП-структуры с каналом p -проводимости (рис. 2.15). В качестве подложки в

таких структурах используется n -кремний с удельным объемным сопротивлением $3 \dots 6 \text{ Ом} \cdot \text{см}$ и кристаллографической ориентацией подложки $\langle 111 \rangle$ (используется также ориентация $\langle 100 \rangle$). Одной из первых выполняется операция химической очистки и полировки подложки. После этого наращивается слой окисла толщиной $0,2 \dots 0,3 \text{ мкм}$, который будет служить маской при проведении диффузии бора. Эффективное маскирование для бора достигается

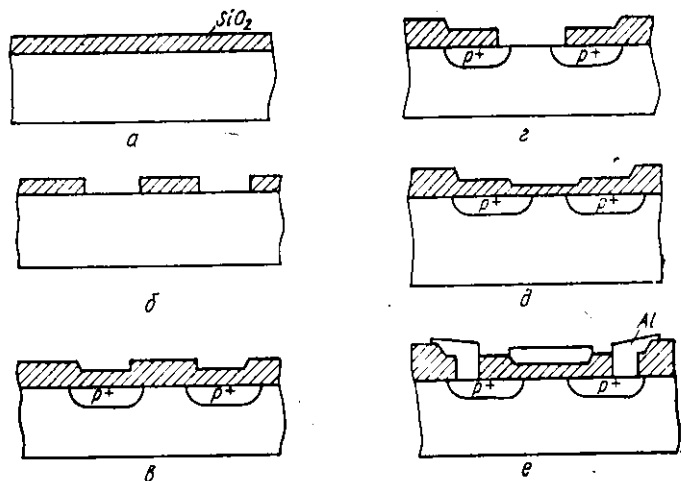


Рис. 2.15. Получение МДП-структур с p -каналом: a — после нанесения маскирующего окисла; b — первая фотолитография; c — диффузия и окисление; d — вскрытие окон под затвор; e — создание тонкого диэлектрика под затвор; f — нанесение металлизации.

уже при толщине окисла порядка $1000 \text{ \AA}$. Первая фотолитография — вскрытие окон в окисле под диффузию. Маскирование под диффузионные области p^+ определяет размеры областей истока и стока и расстояние между ними, а следовательно, и длину канала проводимости. Поэтому операция маскирования требует большой точности.

Диффузия для создания областей p^+ проводится в две стадии. Загонка (первая стадия) проводится при $T = 1000^\circ \text{C}$. В качестве источника бора используется диборан B_2H_6 или трихлорид бора используется при температуре около 1250°C после предварительного удаления пленки окиси бора, образующейся после операции загонки одновременно с операцией окисления поверхности. В результате этой операции (рис. 2.15, e) протекают

одновременно два процесса: распространение диффузанта на определенную глубину в полупроводник (до 2 ... 3 мкм) и выращивание защитного оксидного слоя над областями p -типа. Толщина защитного окисла составляет 1 ... 1,5 мкм.

Вторая фотолитография проводится для вскрытия окон под затвор. Слой окисла, который удаляется при этой операции, имеет значительную толщину и операция травления занимает много времени. Поэтому процесс необходимо проводить очень тщательно, чтобы не допустить «подтравливания», т. е. слишком большого клина на краях окисла после травления.

После травливания толстого слоя окисла сразу же наращивается тонкий окисный слой под затвор. Окисление проводится в атмосфере сухого кислорода для создания плотного окисла с определенной плотностью поверхностных состояний $N_{\text{п.с}}$ на границе окисел—кремний. Толщина окисного слоя — 1000 ... 1200 Å. Выращенный окисный слой стабилизируется фосфоросиликатным стеклом. Из паровой фазы на поверхность окисла осаждается слой P_2O_5 и при определенной температуре образовывается фосфоросиликатное стекло, которое собирает и захватывает подвижные ионы в окисной пленке (в основном ионы щелочных металлов).

Третья фотолитография создает окна под металлические контакты. На полученную полупроводниковую структуру методом термического испарения в вакууме наносят металл (обычно алюминий). После фотолитографии на поверхности структуры остается заданный рисунок металлизации (рис. 2.15, e).

Для создания МДП-транзисторов с улучшенными характеристиками применяются некоторые специальные технологические методы.

Большое пороговое напряжение МДП-транзисторов затрудняет согласования схем на МДП- и биполярных транзисторах. Понизить его можно, применяя технологические методы, позволяющие уменьшить заряд в поверхностных состояниях.

1. Для создания МДП-структур используются кристаллы кремния с ориентацией $\langle 100 \rangle$ вместо $\langle 111 \rangle$. В плоскости $\langle 100 \rangle$ плотность поверхностных состояний, связанная с меньшим количеством незаполненных связей, меньше, что снижает величину порогового напряжения с 4 ... 5 В до 2,5 ... 3 В.

2. Под затвором используется двойной диэлектрический слой SiO_2 и $\text{Si}_3\text{N}_4 \cdot \text{SiO}_2$ толщиной 100 ... 200 Å и сравнительно толстый слой Si_3N_4 (1000 Å). Пороговое напряжение в таком транзисторе снижается до 1,5 ... 2 В. Кроме того в Si_3N_4 подвижность ионов щелочных металлов значительно ниже и применение нитрида кремния под затвором повышает стабильность характеристик транзисторов.

3. Уменьшают разность работ выхода металл — полупроводник ($\psi_{\text{м.п}}$), используя в качестве затвора кремний p -типа или молибден. В результате такой замены пороговое напряжение можно понизить до 1 ... 1,5 В.

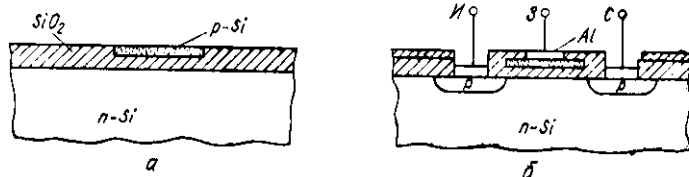


Рис. 2.16. Изготовление МДП-структур с кремниевым затвором: а — получение тонкого окисла и кремния p -типа над ним; б — создание контактов к областям p^+ и к кремниевому затвору.

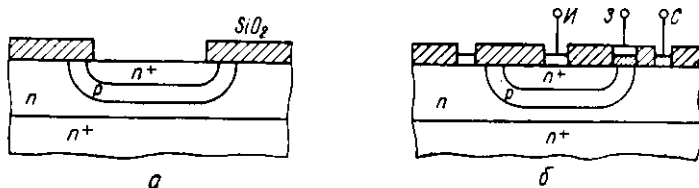


Рис. 2.17. Структура МДП-транзистора: а — с каналом, созданным методом двойной диффузии; б — окончательно сформированная структура.

При изготовлении МДП-структуры с кремниевым затвором (рис. 2.16) первая фотолитография проводится для получения окна под тонкий окисел. После этого идет окисление и получение тонкого слоя SiO_2 , на который осаждается поликристаллический кремниевый затвор. Структуру с поликремнием окисляют. Вторая фотолитография создает окна под диффузию областей p^+ . Диффузия проводится в окна, при этом практически исключается перекрытие затвором слоев p^+ , а следовательно, снижается паразитная емкость. Третья фотолитография создает окна под контакты к областям p^+ и к затвору. Последней выполняется операция металлизации. Этот технологический метод

одновременно снижает пороговое напряжение и паразитные емкости, что повышает быстродействие транзисторов.

4. С целью дальнейшего повышения быстродействия транзисторов в них уменьшается длина канала проводимости. Планарная технология позволяет получить длину канала в пределе до 3 мкм. Дальнейшее уменьшение длины ограничено возможностями фотолитографии и диффузии. Для преодоления этих трудностей используется метод создания канала способом двойной диффузии как при получении $n - p - n$ -транзисторов. При этом на поверхности n^+ подложки выращивается эпитаксиальный n -слой. Затем проводят окисление, первую фотолитографию и получают окна под диффузию акцепторной примеси. Образуется p -область. После следующего окисления, фотолитографии и диффузии получают слой n^+ . Следующие окисление, фотолитография и металлизация формируют прибор МДП-транзистор (рис. 2.17).

ствия

2.4. СБОРКА ПОЛУПРОВОДНИКОВЫХ ИС

После завершения технологического цикла создания полупроводниковой ИС в кристалле полупроводника и проверки ее на функционирование производится сборка схем в корпус. Процесс сборки включает ряд операций.

1. *Испытание схем на пластине.* Оно проводится вначале на тестовых структурах элементов, входящих в данную ИС. При этом проверяется соответствие основных параметров заданным значениям. Если параметры тестовых структур не выходят за допустимые пределы, то производят испытание функциональной способности каждой ИС. Неработающие ИС маркируются краской для последующей отбраковки.

2. *Разделение пластин на кристаллы* (скрайбирование — надрезывание пластины алмазным резцом). Скрайбирование обычно осуществляется на прецизионной установке и является предварительной операцией при разделении пластины. Скрайбирование поверхности вызывает местные кристаллографические напряжения в пластине, под действием которых кремниевая пластина может раскалываться вдоль определенных кристаллических плоскостей. При изготовлении интегральной структуры обычно учитывается расположение кристаллографических плоскостей и, кроме того, вокруг каждой схемы создаются участки с удаленным слоем SiO_2 . Вследствие этого пластина легко разламывается

после скрайбирования на отдельные кристаллы. Сейчас для резки пластин применяется лазерное скрайбирование и лазерная резка.

Разрезанные кристаллы проверяются под микроскопом для выявления и отбраковки дефектных кристаллов. Типичными дефектами являются дефекты фотолитографии и обработки в виде царапин, трещин и сколов.

3. *Монтаж кристаллов в корпус.* Корпус интегральной схемы наряду с функцией защиты схемы от внешних воздействий обеспечивает также отвод тепла, генерируемого при работе схемы. В настоящее время применяет-

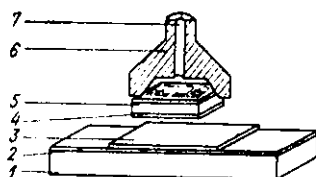


Рис. 2.18. Монтаж кристалла: 1 — коваровая подложка (при $T = 395^\circ \text{C}$); 2 — пленка золота; 3 — эвтектический сплав золото—германий; 4 — сплавленный слой золота; 5 — кристалл со схемой; 6 — вакуумный пинцет; 7 — к вакуумной магистрали.

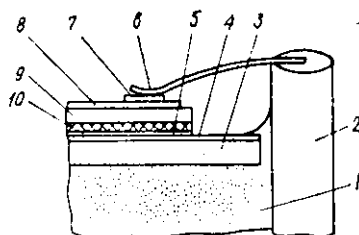


Рис. 2.19. Полупроводниковая ИС (схематический разрез): 1 — ножка корпуса; 2 — позолоченный коваровый вывод корпуса; 3 — ковар; 4 — слой золота; 5 — сплав золото—германий; 6 — алюминиевая проволока; 7 — контактная площадка; 8 — пленка оксида кремния; 9 — кристалл кремния; 10 — сплав золото—кремний.

ся несколько типов корпусов ИС: металлический корпус типа ТО, металлический плоский корпус; керамические или пластмассовые корпуса с двухрядным расположением выводов.

При монтаже кристаллов в металлический корпус используется твердый припой, представляющий собой эвтектический сплав германий — золото (или кремний — золото), т. е. сплав, имеющий точку плавления ниже температуры плавления отдельных компонентов. Ножку корпуса помещают в нагреватель при $T = 400^\circ \text{C}$. На поверхность корпуса помещают припой германий—золото, на который помещается кристалл, покрытый с тыльной стороны тонким слоем золота (рис. 2.18). Пайку проводят в атмосфере азота. В стеклянных или керамических корпусах кристалл крепится с помощью легкоплавкого стекла.

4. *Присоединение выводов.* Для соединения контактных площадок с выводами корпуса чаще всего применяется термокомпрессия или ультразвуковая сварка. Термоком-

прессионное соединение получается при одновременном действии температуры и механического давления на контактирующие металлы. В качестве проводников применяются алюминиевые и золотые проволоки. При термокомпрессии сшиванием кристалл помещается на нагреватель при $T \approx 300^\circ \text{C}$. Капилляр давит на проволоку, диаметр которой 18 ... 50 мкм и прижимает ее к нагретой контактной площадке. Температура капилляра составляет около 165°C . В результате молекулярной диффузии образуется прочное соединение. Часть интегральной схемы и корпуса после сборки приведена на рис. 2.19.

5. *Герметизация.* Она предназначена для предохранения схемы от воздействия окружающей среды. Корпус закрывается крышкой и производится герметизация в атмосфере инертного газа методом контактной сварки.

Перед сваркой ножка с кристаллом отжигается в азоте при $T = 200 \div 300^\circ \text{C}$ в течение 30 мин. После сварки корпус выдерживается 72 ч при $T = 150 \div 200^\circ \text{C}$.

После сборки проводят ряд испытаний корпуса: проверку на герметичность, вибропрочность, испытания на ударные нагрузки и др.

6. *Испытание изделия.* Готовая схема в корпусе подвергается испытаниям и проверке на функционирование.

2.3. ТЕХНОЛОГИЯ ИЗГОТОВЛЕНИЯ ПЛЕНОЧНЫХ ИС

Пленочные ИС получают последовательным нанесением тонких пленок диэлектриков, металлов и полупроводников. Различают следующие методы получения тонких пленок: термическое испарение в вакууме; катодное распыление; ионно-плазменный; реактивное распыление; осаждение из паровой фазы; электрохимическое осаждение; химическое осаждение из растворов.

Термическое испарение. Для осаждения тонких пленок методом термического испарения в вакууме требуется прямолинейное распространение молекул испаряемого вещества от испарителя к подложке. Это обеспечивается выбором длины свободного пробега частиц λ , которая должна быть больше, чем расстояние от испарителя к подложке. Значение λ зависит от остаточного давления в вакуумной камере:

$$\lambda = \frac{1}{\sqrt{2} \pi d^2 N_m}, \quad (2.9)$$

где N_m — количество молекул остаточного газа в рабочем объеме; d — диаметр молекулы остаточного газа. При комнатной температуре и давлении остаточных газов $p = 10^5$ Па $\lambda = 6,21 \cdot 10^{-2}$ м; при $p = 1,33 \cdot 10^{-2}$ Па $\lambda = 0,7$ м; при $p = 1,33 \cdot 10^{-8}$ Па $\lambda = 7$ м. Поэтому величину остаточного давления в рабочем объеме устанавливают меньше $1,33 \cdot 10^{-2}$ Па.

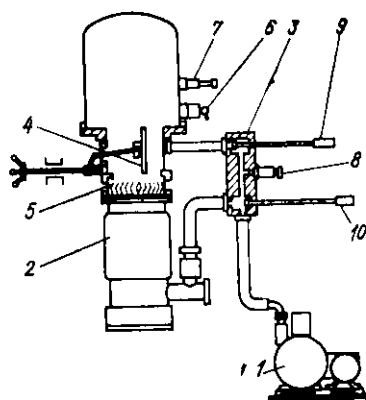


Рис. 2.20. Схема вакуумной установки УВН-2м-1: 1 — роторный насос; 2 — паромасляный насос; 3 — клапанная коробка; 4 — высоковакуумный затвор; 5 — азотная ловушка; 6 — нагнетатель для напуска в рабочий объем воздуха; 7 — нагнетатели для напуска газов и газовых смесей; 8 — нагнетатель для напуска воздуха в форвакуумный насос; 9 и 10 — клапаны.

При термическом испарении качество пленки зависит от времени напыления и определяется величиной $p_r t$ (p_r — парциальное давление испаряемого вещества; t — время испарения). Уменьшают $p_r t$ за счет уменьшения t .

Важным фактором при осаждении пленки является чистота подложки. Основным загрязнителем являются жирные кислоты.

Схема вакуумной установки для осаждения пленок приведена на рис. 2.20. Установка состоит из рабочего объема, в котором происходит осаждение пленки, форвакуумного насоса и диффузионного насоса.

В диффузионном насосе подогретое масло испаряется и его пары от отражателей попадают на охлаждаемые стенки насоса, где конденсируются и оседают на дно. В процессе испарения и конденсации пары масла захватывают частицы остаточных газов и давление в насосе понижается до 10^{-4} Па.

Форвакуумный насос создает предварительное разрежение в рабочем объеме и в диффузионном насосе до $1,3$ Па, а также в процессе работы постоянно создает нисходящий поток паров масла. Масляная ловушка применяется для дополнительного отражения паров масла, движущихся к рабочему объему.

Для создания пленок термическим испарением применяется ряд испарителей: резистивные, индукционные, электронно-лучевые (электронные пушки).

В качестве резистивных испарителей применяются тугоплавкие металлы вольфрам, молибден, тантал, титан и сплав никеля с хромом. Конструктивно испарители изготавливаются в виде цилиндрических и конических спиралей, петель, ленточных испарителей и др. (рис. 2.21). Резистивные испарители применяют для испарения не более 1 см³ веществ (температура испарителя не должна превышать 1800° С). Испарители с индукционным нагревом (рис. 2.22) применяют для испарения больших объемов вещества.

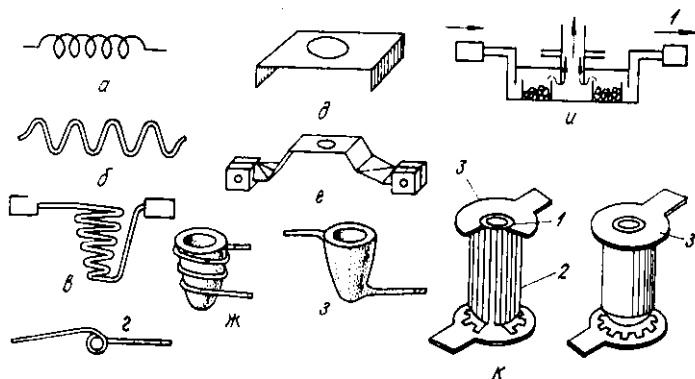


Рис. 2.21. Омические нагреватели: а — цилиндрическая спираль; б — плоская спираль; в — коническая спираль; г — одновитковый нагреватель для точечных испарителей; д — нагреватель для поверхностного испарения; е — нагреватель, сохраняющий жесткость при высоких температурах; ж — тигельный испаритель с внешним нагревателем; з — тигельный испаритель со встроенным нагревателем; и — нагреватель для испарения монооксида кремния; к — универсальный тигельный испаритель с радиационным нагревом; 1 — тигель; 2 — нагревательный элемент, 3 — тепловой экран.

Электронно-лучевые нагреватели (рис. 2.23) применяются для получения очень чистых веществ.

Между катодом и анодом приложено постоянное напряжение 15 кВ и создается сильное поле, под действием которого происходит холодная эмиссия электронов с катода. Электростатический экран находится под отрицательным потенциалом и фокусирует пучок электронов. Электронный луч нагревает участок поверхности испаряемого вещества до температуры плавления и испарения.

Достоинством этого метода термического испарения является его универсальность (можно испарить любое вещество), возможность испарения больших объемов веществ, чистота получаемых пленок, так как греется только малый участок испаряемого вещества, а остальные части установки холодные и не испаряют засоряющих компонентов.

При испарении веществ сложного состава очень часто возникают трудности, связанные с фракционированием этого состава.

Для получения пленки сложного состава применяется метод испарения из разных источников и метод дискретного испарения.

Метод трех температур широко применяется для получения пленок CdS. Схема установки изображена на

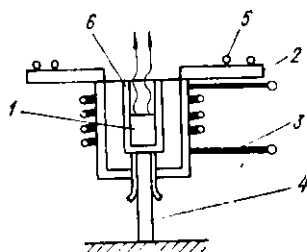


рис. 2.22. Испаритель с индукционным нагревом: 1 — испаряемое вещество; 2 — экран, охлаждаемый водой; 3 — высокочастотный индуктор; 4 — диэлектрическая подставка; 5 — водяное охлаждение; 6 — диэлектрический стакан.

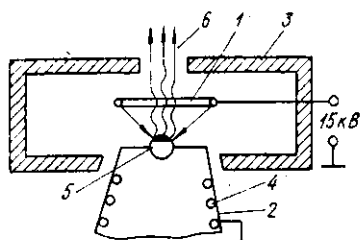


рис. 2.23. Электронно-лучевой нагреватель: 1 — вольфрамовый кольцевой катод; 2 — анод; 3 — электростатический экран; 4 — водяное охлаждение; 5 — испаряемое вещество; 6 — поток частиц испаряемого вещества.

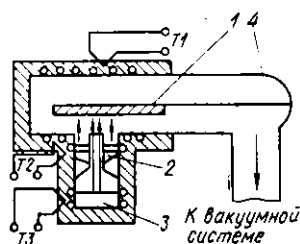


рис. 2.24. Схема установки для получения пленок методом трех температур: 1, 2, 3 — независимые температурные зоны; 4 — кварцевая труба; T₁, T₂, T₃ — термопары.

рис. 2.24. В установке создаются три независимые температурные зоны 1, 2, 3. Допустим, в зоне 2 создается оптимальная температура для испарения компонента А, в зоне 3 — оптимальная температура для компонента В. Температура подложки (в зоне 1) оптимальная для образования соединения. Этот метод обеспечивает не только эффективное управление составом пленок, но и высокое кристаллографическое качество пленок. Свойства пленок при этом

приближаются к свойствам массивных кристаллов.

Метод дискретного испарения. При испарении диссоциирующего соединения вначале осаждается на подложке более летучий компонент. Поэтому осаждаемая пленка будет иметь слоистую структуру, нижняя часть которой

содержит компонент с меньшей температурой испарения, а верхняя — с большей.

Если масса испаряемой загрузки уменьшена до такой степени, что при полном испарении на подложке образуется слой молекулярной толщины, то этот слой должен быть идеально стехиометрическим. Если пленка состоит из совокупности таких монослоев, образующихся путем последовательного испарения малых загрузок, то она должна отвечать стехиометрическому составу. Из-за неоднородности испаряемых зерен по размерам и нерегулярной их подачи в пленке возникают неоднородности по составу, для устранения которых нагревают подложку.

Катодное распыление. При изготовлении пленки методом катодного распыления используют поток атомов, получающихся при распылении материала катода в условиях самостоятельного тлеющего газового разряда за счет бомбардировки его положительными ионами.

Напряжение между катодом и анодом распределяется нелинейно. Разрядное пространство выглядит как ряд чередующихся темных и светлых полос, которые образуются в результате неравномерного распределения носителей. Напряжение между катодом и анодом в основном сосредоточено в темном катодном пространстве.

В качестве катода обычно используется распыляемый металл. Подложка с образцом располагается между катодом и анодом. Процесс катодного распыления выполняется в объеме, заполненном инертным газом, чаще всего аргоном, при давлении около 6 Па.

С началом тлеющего разряда ионы аргона ускоряются полем и, двигаясь в сторону катода, выбивают из его поверхности атомы металла. В прикатодном пространстве образуется облако атомов испаряемого вещества. Вследствие диффузии распыляемого металла в места с меньшей концентрацией на аноде и подложке осаждается распыляемый металл.

Так как размеры темного катодного пространства зависят только от давления, а основное ускорение ионы получают именно на этом участке, то существует оптимальное расстояние между катодом и подложкой, которое выбирается обычно в два раза большим, чем ширина темного катодного пространства. Исходя из размеров темного катодного пространства выбирается оптимальное давление и напряжение, являющиеся взаимозависимыми величинами. При низком давлении длина катодного пространства велика,

ка, но количество ионов, участвующих в распылении, мало, поэтому мала скорость распыления. При очень высоком давлении длина катодного пространства мала, и ускоренные ионы будут частично тормозиться в светлом пространстве, кроме того, при большом давлении увеличивается вероятность дополнительных столкновений частиц распыленного металла, а следовательно, вероятность их возвращения на катод. Исходя из этого выбирается оптимальный режим при катодном распылении: давление $p = 6 \div 7$ Па, плотность тока катода $J = 1 \div 2$ мА/см², напряжение катод — анод $U = 2 \div 5$ кВ, расстояние катод — подложка $l = 2 \div 5$ см.

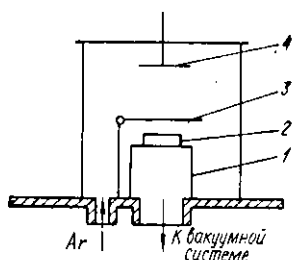


Рис. 2.25. Схема установки для катодного распыления: 1 — анод; 2 — подложка; 3 — заслонка; 4 — катод.

Конструкция установки для катодного распыления такая же, как и установки для термического испарения, и отличается только устройством рабочего объема (рис. 2.25). Порядок работы при катодном распылении следующий. Предварительно из рабочей камеры откачивается воздух до давления $6 \cdot 10^{-3} \dots 1,3 \cdot 10^{-4}$ Па и через специальный натекатель,

который дает возможность подавать малые порции инертного газа, пропускается аргон, давление повышается до 1,3 Па. После этого повторно снижается давление до $6 \cdot 10^{-3} \dots 10^{-4}$ Па и снова пропускается аргон до давления соответствующего рабочему режиму $p = 6 \div 7$ Па. Эта операция называется «промывкой» рабочего объема инертным газом. После установления рабочего давления, напряжение катод — анод повышается до 1000 В. При этом начинается тлеющий разряд, но энергия ионов достаточна лишь для удаления примесей на поверхности катода (катод не разрушается). Такой способ очистки называется катодным травлением.

После катодного травления напряжение на катоде повышается до рабочего (3 ... 5 кВ) и выполняется катодное распыление поверхности катода (распыляемого вещества).

При катодном распылении получают однородные по толщине пленки. Этого достигают за счет большого диаметра катода по сравнению с расстоянием катод — анод. Диаметр катода может достигать 200 мм, что в 10 раз больше

расстояния анод — катод. Площадь подложки выбирают меньше площади катода. Метод катодного распыления позволяет получить однородные по составу пленки, так как при этом методе нет фракционирования сложных составов по температуре плавления, характерного для термического испарения.

Достоинством этого метода является то, что с его помощью можно разрушить решетку любого тугоплавкого металла. Недостаток метода состоит в загрязнении пленки примесями, которые попадают в пленку благодаря относительно высокому давлению остаточных газов в рабочей камере.

Ионно-плазменное распыление.

Распыление производится в плазме газового разряда низкого давления. В камере установки для ионно-плазменного распыления (рис. 2.26) создается давление 10^{-4} Па. Подложку подогревают и разогревают катод до температуры, достаточной для получения термоэлектронного тока порядка нескольких ампер на квадратный сантиметр. Между катодом и анодом прикладывается напряжение более 1 кВ высокой частоты, после чего в камеру поступает инертный газ при давлении $10^{-2} \dots 10^{-4}$ Па. При этом в пространстве между электродами начинается разряд, а напряжение между ними падает до 60 В.

Положительные ионы, имеющие низкую энергию, осуществляют ионное травление в рабочем объеме. После этого на мишень (источник распыляемого материала) подается отрицательный потенциал, достаточный для распыления мишени.

Достоинством метода является его универсальность. Он позволяет распылять тугоплавкие металлы. Сложные пленки можно напылять из нескольких мишеней одновременно, скорость распыления каждой из них может быть независимой. Большим преимуществом ионно-плазменного метода является его безынерционность. Таким образом распыление происходит лишь при подаче потенциала на мишень и сразу же прекращается после выключения напряжения.

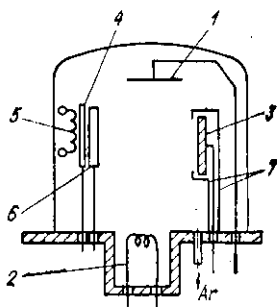


Рис. 2.26. Схема установки для ионно-плазменного распыления: 1 — анод; 2 — подогреваемый катод; 3 — зонд Лейбнера (распыляемое вещество); 4 — подложка; 5 — подогрев подложки; 6 — подвижный экран; 7 — неподвижный экран.

Скорость распыления легко изменяется от единиц до нескольких тысяч $\text{\AA}$ в минуту. Достигается это увеличением плотности ионного пучка (изменением тока эмиссии катода). Равномерность пленки по толщине достигает 1 ... 2%. Улучшается чистота пленок, так как распыление происходит при низком давлении $p = 10^{-2}$ Па, и прочность сцепления ее с подложкой.

Распыление диэлектриков. В настоящее время широко применяется непосредственное распыление диэлектрических мишеней. В качестве распыляемого диэлектрика можно применять мишень любого сложного соединения, в том числе и аморфного стекла.

Диэлектрические мишени распыляют высокочастотным методом. Между катодом и анодом прикладывают высокое напряжение с частотой до 20 МГц. При отрицательной половине напряжения на диэлектрической мишени (катоде) происходит обычное катодное распыление. Затем поверхность заряжается положительными ионами разряда и бомбардировка мишени прекращается. При положительной половине напряжения происходит бомбардировка мишени электронами, которые нейтрализуют заряд на поверхности, и в следующем цикле снова становится возможным распыление.

Для обеспечения заметной скорости распыления диэлектрической мишени частота приложенного напряжения должна быть не ниже 10^4 Гц. На более низких частотах в результате накопления положительного заряда на поверхности мишени значительно понижается энергия положительных ионов. Накопление ионов на низкой частоте происходит быстрее, так как при этом не сказывается их инерционность. Если частота больше 10^4 Гц, то на мишени возникает отрицательное смещение. Плотность тока мишени составляет 1 ... 4 мА/см^2 . Скорость осаждения зависит от типа диэлектрика (наиболее высокая — у стекол, минимальная — у сложных соединений). Средняя скорость напыления составляет около 30 $\text{\AA/с}$.

2.6. ТЕХНОЛОГИЯ ТОЛСТЫХ ПЛЕНОК

Характерными для толсто пленочной технологии являются термины «трафаретная печать» и «чип». Под чипом понимается некорпусированная полупроводниковая ИС, ее часть или отдельный активный элемент, предназначенные для включения в гибридную схему.

Основными преимуществами толсто пленочной технологии являются низкая стоимость и возможность получения пассивных элементов повышенной точности и мощности. Толсто пленочная технология не может конкурировать с тонко пленочной и технологией монокристаллических схем, а может лишь их дополнить. Суть ее можно свести к следующему.

На керамическую подложку через соответствующие сетчатые маски наносятся резистивные, диэлектрические и проводящие пасты. Пленки вначале сушат, а затем обжигают при $T = 750 \div 950^\circ \text{C}$. Активные элементы схемы присоединяют методом эвтектической пайки, методом обращенного чипа и др.

Основные этапы производства толстых пленок включают: а) проектирование систем, б) проектирование схем, в) разработку топологии, г) изготовление масок, д) нанесение и вжигание слоев, е) подгонку резисторов, ж) сборку, з) корпусирование, и) электрические измерения и испытания на воздействие окружающей среды.

Подложки. В качестве подложек в ИС применяют окись алюминия (Al_2O_3). Такие подложки обладают высокой механической прочностью, стабильностью в широком температурном интервале и удовлетворительной гладкостью поверхности. Создают их методом прессования, при котором порошки окиси алюминия, магния и кремния смешиваются со связкой и обжигаются.

Пасты. Для создания толсто пленочных элементов исходным материалом являются пасты, которые делятся на проводящие, резистивные и диэлектрические.

В состав проводящих паст входят проводящие компоненты (порошки благородных металлов), определяющие электропроводность и возможность пайки, связующими компонентами являются легкоплавкие стекла и растворители. Широко используются проводящие пасты на основе золота, чистого серебра, сплавов платина — золото, золото — палладий и серебро — палладий.

Удельное сопротивление пасты определяется сопротивлением контактов между металлическими частицами. Контакты могут быть точечными, если вжигание пасты проводится при низкой температуре, или образуется однородная проводящая структура, если обжиг идет при высокой температуре.

Так как в процессе изготовления паст применяются высокотемпературные процессы, то в качестве проводящих

компонентов нельзя использовать металлы, обладающие некоторой химической активностью. Наибольшую опасность при взаимодействии металла со стеклом или с газовой средой печи представляет образование окисных и нитридных пленок, которые резко повышают сопротивление контактов между частицами и ухудшают спекаемость пасты. Поэтому в качестве проводящих компонент практически пригодны только благородные металлы.

Легкоплавкие стекла используют в качестве связующего вещества между частицами пасты и между пастой с подложкой. Для применения стекла в качестве связующего компонента важны следующие его характеристики: температурная зависимость вязкости, поверхностное натяжение, химическая активность и коэффициент теплового расширения. Температурная зависимость вязкости должна обеспечить оптимальную вязкость при температуре спекания. Для сохранения непосредственного контакта между частицами необходимо неполное их смачивание стеклом. Допускается только незначительная (или не допускается вовсе) химическая активность стекла и металла. В интервале температур обжига ($500 \dots 1000^\circ \text{C}$) тепловые расширения стекла и подложки должны быть равны, в противном случае пленка будет шелушиться и растрескиваться. В качестве связующих используют висмутовые, кадмиевые и боросиликатные стекла.

Органические растворители используют для придания пастам необходимой текучести при нанесении их на подложку через трафареты. Растворители должны быть удалены из пасты перед обжигом, так как углерод, входящий в их состав, реагируя с металлом и стеклом, может вызвать изменения контактных свойств металлических частиц или пористость пленки. Чаще применяются метиловый, этиловый, бутиловый и пропиловый спирты, эфиры этих спиртов и другие растворители.

Для приготовления паст стекла, входящие в состав пасты, размельчаются в шаровой мельнице до размера зерна $1 \dots 3$ мкм. Химическим способом получают мелкодисперсный металлический порошок. Порошки смешивают между собой и с жидким органическим веществом в лопастном миксере, добиваясь при этом определенной вязкости пасты. Проводящие пасты должны обеспечивать: высокую электропроводность; сопротивляемость миграции под действием полей и условий среды (температуры, влажности); сопротивляемость выщелачиванию и старению, хорошую

адгезию к подложке; способность к пайке; сохранение формы; возможность обжига при $T = 1000^\circ\text{C}$; низкую стоимость.

В качестве функционального материала в *резистивных пастах* используют комбинации проводников, изоляторов и полупроводников. Для создания стабильных резистивных паст применяют такие функциональные материалы, которые при взаимодействии со стеклом образуют полупроводниковые слои. Например, окись таллия со свинцово-боросиликатным стеклом образует удовлетворительную резистивную пасту. Удельное поверхностное сопротивление составляет $50 \dots 10^7 \text{ Ом}/\square$, температура вжигания — 550°C . Применяются резистивные пасты на основе палладия с температурой вжигания около 960°C (их свойства определяются окисью палладия), а также пасты на основе окиси рутения и на основе сплавов палладий — серебро и др. Удельное сопротивление, шумовые характеристики, температурный коэффициент, допустимая мощность рассеяния резисторов в интегральном исполнении должны воспроизводиться для различных партий. Сопротивление резистивных материалов лежит в диапазоне $10 \dots 10^6 \text{ Ом}/\square$.

Диэлектрические пасты в толсто пленочных ИС выполняют функции изоляции и защиты элементов от внешнего воздействия, а в конденсаторах — функции диэлектриков.

Диэлектрики для изолирующих покрытий должны обладать высокой электрической прочностью, малым $\text{tg } \delta$, малой диэлектрической постоянной и высоким сопротивлением изоляции. В качестве связки функционального материала в этих пастах используются стекла. Органические добавки в диэлектрических пастах те же, что и для проводящих и резистивных паст.

Диэлектрики для конденсаторов чаще всего представляют собой смеси из стекол и сегнетоэлектриков, так как при значительной толщине слоя диэлектрика в толсто пленочных конденсаторах для получения удовлетворительной величины емкости необходима большая диэлектрическая проницаемость. Часто применяются порошки BaTiO_3 . В смеси со стеклом такие пасты имеют диэлектрическую проницаемость порядка 1000.

Трафаретная печать. Основой технологического процесса трафаретной печати является продавливание жидкой пасты через трафарет, рисунок на котором создается путем фотолитографии.

Основой трафарета является проволочная сетка из нержавеющей стали, которая натягивается на жесткую рамку из алюминиевого сплава (размер рамки 125×125 или 300×300 мм). Натянутая на рамку сетка покрывается фоточувствительной эмульсией, полимеризующейся при облучении светом. После экспонирования эмульсионного слоя через фотошаблон, эмульсия на неэкспонированных участках растворяется в проявителе. На рисунке негатива непрозрачные участки соответствуют открытым участкам трафарета.

Заполнение пастой отверстий в трафарете осуществляется ракелем.

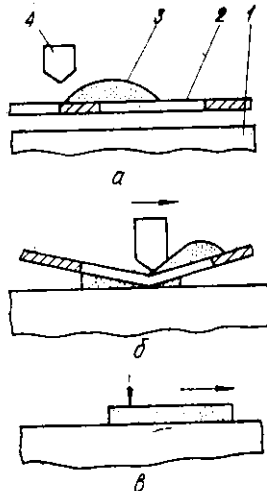


Рис. 2.27. Нанесение пасты ракелем: а — наложение пасты на трафарет; б — продавливание пасты ракелем через трафарет; в — слой пасты после снятия трафарета; 1 — подложка; 2 — трафарет; 3 — паста; 4 — ракель.

Ракель прогибает сетку трафарета до соприкосновения с подложкой и продавливает пасту через отверстия в трафарете. Лезвие ракеля изготавливается из синтетического хлоропренового каучука, уретана или полиуретана. Держатель ракеля фиксирует его положение и обеспечивает движение на различных этапах операции.

Процесс переноса пасты на подложку демонстрируется на рис. 2.27. В зависимости от размеров ячеек сетки и поверхностного натяжения пасты она либо проходит сквозь открытые ячейки трафарета, либо остается на его поверхности. Наилучший отпечаток получается при использовании сбалансированных паст со средним значением вязкости; при этом растекание обеспечивает сглаживание неровностей, остающихся после печати.

Однако растекание не должно проходить настолько быстро, чтобы вызывать деформацию слоя до сушки.

Вжигание толстых пленок. При термообработке протекают химические реакции, в результате которых толстые пленки приобретают необходимые физические и электрические свойства. Важными параметрами в этом случае являются температура, время и концентрация реагирующих продуктов реакции. Процесс вжигания можно разделять

на три этапа: сушку, удаление органического связующего и высокотемпературный обжиг.

В результате сушки, проводимой при температуре около 25°C , при наличии вентиляции должны быть удалены наиболее летучие органические добавки. Удаление органических растворителей происходит в печи обжига, где имеется зона низкой температуры. Для удаления газов, возникших в результате реакций, воздушный поток направлен навстречу движению подложки. Высокотемпературный обжиг проходит при максимальной температуре. Изменение температуры в печи при вжигании пленок представлено на рис. 2.28.

Монтаж кристаллов (чипов). Наиболее эффективным методом является монтаж чипа (рис. 2.29), который перево-

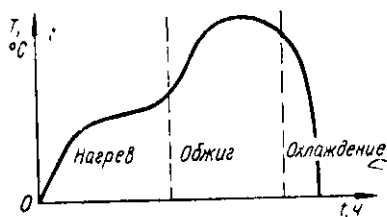


Рис. 2.28. Распределение температур в печи для вжигания паст.

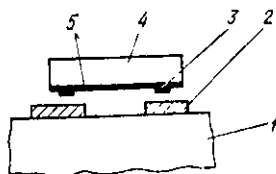


Рис. 2.29. Крепление чипа перевернутым методом: 1 — подложка; 2 — металлизация; 3 — металлические столбики; 4 — чип ИС; 5 — слой SiO_2 .

рачивается лицевой стороной к подложке. Металлические столбики образованы мягким припоем. При нагреве они расплавляются и взаимодействуют с облуженной контактной площадкой подложки. При этом образуется расплавленная колонка припоя. Пассивированная поверхность чипа не смачивается припоем и поэтому не закорачиваются выступы припоя.

К другим методам относятся: балочное соединение; «паучковое» соединение; приклейка кристалла с термокомпрессионными проволочными соединениями. Широко применяется также проволочное соединение кристаллов.

Корпусирование имеет много общего с методами сборки и корпусирования полупроводниковых и пленочных гибридных схем.

Глава 3

ЭЛЕМЕНТЫ ПОЛУПРОВОДНИКОВЫХ ИС НА БИПОЛЯРНЫХ СТРУКТУРАХ

3.1. ИНТЕГРАЛЬНЫЕ ТРАНЗИСТОРЫ

Основными и наиболее сложными элементами ИС являются транзисторы. Однако при наличии хотя бы одного биполярного транзистора последующее увеличение их количества незначительно увеличивает стоимость ИС. По этой причине электрические схемы, предназначенные для интегрального исполнения, модифицируют таким образом, чтобы преимущественно использовать транзисторы по сравнению с другими элементами. Обычно БТ создают в одном эпитаксиальном слое, выращенном на поверхности полупроводниковой подложки на расстоянии нескольких микрон друг от друга. Последнее обеспечивает близкие параметры характеристики, что особенно важно для схем дифференциальных усилителей.

Наиболее важные статические параметры транзистора:

1. Коэффициент передачи эмиттерного тока в схеме с общей базой α

$$\alpha = \gamma\chi,$$

где γ — коэффициент инжекции (отношение электронного тока к полному току эмиттера); χ — коэффициент переноса электронов через базу (доля инжектированных электронов, дошедшая до коллектора).

Для величин γ , χ и α можно записать упрощенные выражения:

$$\gamma = \frac{I_n}{I_p + I_n} \approx 1 - \frac{\rho_B w}{\rho_B L_E}; \quad (3.1)$$

$$\chi \approx \left[1 - \frac{1}{2} \left(\frac{w}{L_B} \right)^2 \right]; \quad (3.2)$$

$$\alpha \approx \gamma \left[1 - \frac{1}{2} \left(\frac{w}{L_B} \right)^2 \right], \quad (3.3)$$

где I_n — электронная составляющая тока через p — n —переход; I_p — дырочная составляющая; ρ_B — удельное сопротивление эмиттера; ρ_B — удельное сопротивление базы; w — ширина базы; L_E и L_B — диффузионная длина эмиттера и базы.

2. Коэффициент передачи базового тока в схеме с общим эмиттером

$$\beta = \frac{\alpha}{1 - \alpha}. \quad (3.4)$$

Одним из основных динамических параметров является предельная частота f_T , при которой коэффициент усиления $\beta = 1$,

$$f_T = \frac{5D}{\omega^2}, \quad (3.5)$$

где D — коэффициент диффузии носителей заряда.

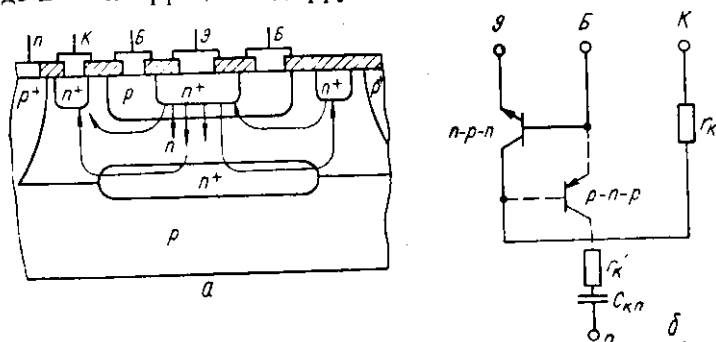


Рис. 3.1. Структура (а) и эквивалентная схема (б) интегрального $n-p-n$ транзистора.

В ИС применяются различные типы биполярных транзисторов: планарные типа $n-p-n$ и $p-n-p$ с горизонтальными переходами; $p-n-p$ -транзисторы с вертикальными переходами; многоэмиттерные транзисторы. Наиболее широко в настоящее время применяются планарные $n-p-n$ -транзисторы (рис. 3.1), так как:

а) в структуре $n-p-n$ можно создать более эффективный эмиттер (с большим γ), ибо в n -кремнии, легированном фосфором, можно создать высокую концентрацию примесей за счет большей растворимости фосфора в кремнии по сравнению с бором;

б) неосновные носители (электроны) в p -базе транзистора обладают большей подвижностью, чем дырки. За счет этого сокращается время пролета их через базу и повышается быстродействие транзистора.

Наличие четвертой полупроводниковой области p -типа (подложки) приводит к возникновению ряда паразитных явлений в интегральном $n-p-n$ -транзисторе, ибо:

а) планарное расположение коллекторного контакта создает дополнительное сопротивление коллекторной области;

б) наличие дополнительного $p-n$ -перехода с подложкой создает паразитную барьерную емкость $C_{к.п.}$;

в) в четырехслойной структуре $p-n-p-n$ возникает дополнительный паразитный транзистор типа $p-n-p$, эмиттером которого является база основного транзистора, а коллектором — подложка. Распределение примесей в различных частях структуры при создании транзистора

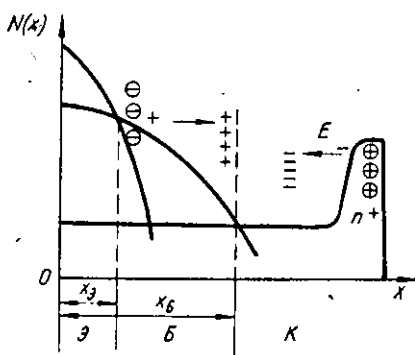


Рис. 3.2. Распределение примесей в различных частях интегрального транзистора.

эпитаксиально-диффузионным способом представлено на рис. 3.2.

Равномерное распределение примесей в коллекторе является положительным фактором. Наличие области n^+ на границе коллектора с подложкой приводит к созданию внутреннего тормозящего поля для неосновных носителей коллектора. Поле возникает благодаря сдвигу основных носителей (электронов) в сторону перехода база — коллектор.

Положительный заряд заряженных доноров будет сосредоточен у границы коллектор — подложка, а отрицательный заряд электронов — внутри области коллектора (рис. 3.2). Такое поле в области коллектора повышает быстродействие транзистора (уменьшает время рассасывания неосновных носителей, накопленных в коллекторе).

В области базы также создается градиент концентрации примесей. В результате этого происходит диффузионное смещение дырок в сторону коллекторного перехода. У границы с эмиттерным переходом накапливается отрицательный заряд акцепторных примесей. В базе образуется поле, ускоряющее неосновные носители, т. е. на диффузионное смещение неосновных носителей накладывается их дрейф в поле базы. Таким образом, интегральные транзисторы по роду работы относятся к дрейфовым.

Наиболее важным режимом работы интегрального транзистора в логических схемах является ключевой ре-

жим. При этом используется включение по схеме с общим эмиттером. В этом режиме используется два состояния транзистора — закрытое и открытое. Закрытому состоянию соответствует активный режим при малых токах коллектора и базы. При этом вводится условная величина — пороговый ток коллектора, определяемый как $I_{Кп} = (0,01 — 0,03) I_K$ (I_K — рабочий ток открытого транзистора). Напряжение база—эмиттер, соответствующее этому току, можно рассматривать как порог запирания транзистора. Открытому состоянию соответствуют большие токи в цепях коллектора и базы. Транзистор работает в режиме насыщения или в активном режиме. Процессы перехода из одного состояния в другое, т. е. процессы изменения токов и напряжений на переходах транзистора, определяются накоплением и рассасыванием неосновных носителей в различных областях транзистора: в эмиттерном, коллекторном и изолирующем переходах, в активной и пассивной области базы и в коллекторе.

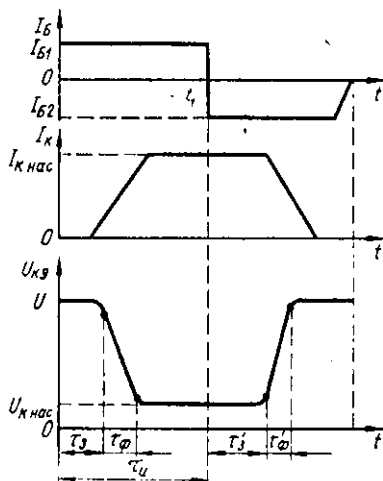


Рис. 3.3. Эпюры напряжений и токов в процессе переключения транзистора.

Рассмотрим характеристики переходного процесса при идеализированной форме сигнала. Допустим, на вход закрытого ключа подан ток включения $I_{Б1}$, а в момент времени t_1 — $I_{Б2}$ (рис. 3.3). Процесс нарастания коллекторного тока I_K и спада $U_{ЭК}$ характеризуется: временем задержки включения $t_з$ и выключения $t_з'$, фронтом включения $t_ф$ и выключения $t_ф'$. Наличие $t_з$ объясняется тем, что эффективная инжекция из эмиттера в базу начинается только после того, как напряжение на переходе эмиттер—база достигло порога отпираания. Время $t_ф$ определяется процессами изменения концентрации подвижных носителей в базе и барьерной емкости коллекторного перехода. Время задержки выключения $t_з'$ определяется временем рассасывания накопленного избыточного заряда, а $t_ф'$ — временем рассасывания активного заряда неоснов-

ных носителей в базе и повышением напряжения на коллекторном переходе.

В интегральных аналоговых схемах часто возникает необходимость использования $p-n-p$ -транзисторов совместно с $n-p-n$. С этой целью использовались паразитные $p-n-p$ -транзисторы, образованные структурой основного транзистора и подложкой. Однако они имеют $\beta = 2 + 3$ (в связи с наличием у них толстой базы) и ограниченное использование. Последнее объясняется наличием общего коллектора (подложки). Поэтому в настоящее время создают специальные структуры $p-n-p$ -транзисторов (рис. 3.4), технология которых совместима с тех-

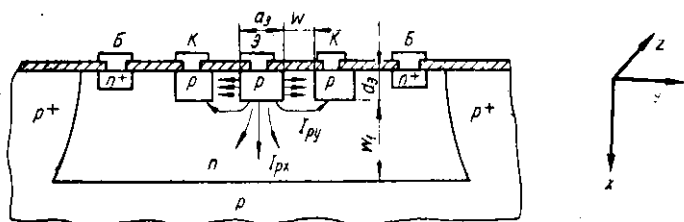


Рис. 3.4. Структура горизонтального $p-n-p$ -транзистора.

нологией $n-p-n$ -транзисторов. В качестве эмиттера и коллектора в этих транзисторах используются p -области, созданные в процессе базовой диффузии. Базой служит эпитаксиальный высокоомный n -слой с однородным распределением примесей. Контакт к базе получают с помощью дополнительного слоя n^+ , создаваемого одновременно с эмиттерами. По принципу работы транзисторы этого типа являются бездрейфовыми вследствие равномерной концентрации примесей в базе.

При рассмотрении работы следует учитывать двумерный характер диффузии неосновных носителей в базе. Дырки, инжектируемые вертикальной стороной эмиттерного перехода, распространяются вдоль оси y (рис. 3.4) и, проходя участок базы w , попадают в область коллектора. Образовавшаяся составляющая дырочного тока I_{py} в основном определяет управляемый ток в коллекторе.

Дырки, инжектируемые горизонтальной частью эмиттерного перехода, имеют сложную траекторию и разделяются на два потока. Один поток направлен преимущественно горизонтально и попадает на коллектор, второй —

вдоль оси x . Последний рекомбинирует в базе (при $w_1 > L$) или попадает в подложку (при $w_1 < L$). Часть потока неосновных носителей, попавшая в подложку, создает ток в паразитном $p-n-p$ -транзисторе.

При приближенном анализе зависимости коэффициента усиления от конструктивно-технологических факторов предполагаем, что:

а) избыточная концентрация дырок на границе вертикальной (Δp_y) и периферийной части дна эмиттерного перехода одинаковы, а на границе центра дна (Δp_x) меньше, чем Δp_y ;

б) влиянием паразитного транзистора можно пренебречь, т. е.

$$w_1 > L;$$

в) длина всех траекторий тока I_{py} одинакова и характеризуется эффективной шириной базы w' , причем $w < w' \ll L$;

г) базовый ток содержит только рекомбинационную составляющую.

Учитывая приведенные выше условия, можно записать составляющие базового тока по осям x и y :

$$I_{px} = qD \frac{\Delta p_x}{w_1} (a'_z b_z); \quad (3.6)$$

$$I_{py} = 2qD \frac{\Delta p_y}{w'} d'_z b_z, \quad (3.7)$$

где a'_z — длина центральной части эмиттера; b_z — ширина эмиттера вдоль оси z ; d'_z — эффективная длина стороны эмиттера

$$d'_z = d_z + (a_z - a'_z)/2; \quad (3.8)$$

Ток коллектора

$$I_k = \alpha_y I_{py}, \quad (3.9)$$

а коэффициенты передачи тока

$$\alpha_x \approx \left[1 - \frac{1}{2} \left(\frac{w_1}{L} \right)^2 \right]; \quad (3.10)$$

$$\alpha_y \approx \left[1 - \frac{1}{2} \left(\frac{w'}{L} \right)^2 \right]. \quad (3.11)$$

Ток в базе будет представлять собой сумму рекомбинационных токов

$$I_B = I_{px} (1 - \alpha_x) + I_{py} (1 - \alpha_y). \quad (3.12)$$

При подстановке значений токов в выражение для $\beta = I_K/I_B$ получим

$$\beta = \frac{1}{\frac{1}{2} \left(\frac{w'}{L} \right)^2 + \frac{1}{2} \frac{w'}{L} \frac{a'_z}{2d'_z} \frac{\Delta p_K}{\Delta p_U} \frac{w_1}{L}} \quad (3.13)$$

Первый член в знаменателе отражает рекомбинацию в базовой области w , а второй — в области w_1 . Анализируя (3.13), можно определить оптимальные соотношения размеров в транзисторе, позволяющие получить большой коэффициент усиления. Необходимо:

а) уменьшать соотношение w'/L , т. е. уменьшать ширину базы вдоль оси y . В структуре транзисторов этого

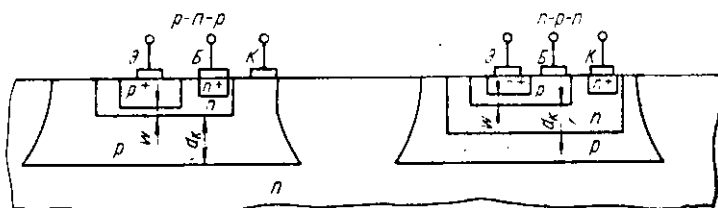


Рис. 3.5. Структуры вертикальных транзисторов $p-n-p$ и $n-p-n$ с горизонтальными переходами на кремнии n -типа.

типа уменьшение ширины базы меньше 3 мкм может привести к смыканию базы во время технологических операций;

б) уменьшать соотношение a'_z/d'_z , т. е. увеличивать глубину диффузии при формировании p -слоя, которая контролируется размерами создаваемого $n-p-n$ -транзистора. Размер a'_z ограничен процессами фотолитографии.

При соответствующей конструкции $p-n-p$ -транзисторов значение β в них может достигать 50 ... 100. Характерной особенностью этих транзисторов является то, что пробивные напряжения эмиттерного и коллекторного переходов равны.

Большое сопротивление базы и малое коллектора приводят к значительному уменьшению ширины базы при обратном смещении коллектора (эффект Эрли). При напряжениях, близких к пробивным, происходит эффект смыкания базы еще до пробоя коллекторного перехода.

Разработано несколько конструкций $p-n-p$ -вертикальных транзисторов с горизонтальными переходами (рис. 3.5). Транзисторы $n-p-n$ и $p-n-p$ созданы в едином технологическом цикле. Однако для создания двух

типов транзисторов необходимы две дополнительные операции, кроме того, для коллектора в $n-p-n$ -структуре используются слои полупроводника с неравномерной концентрацией примеси, что является нежелательным.

Для некоторых специальных целей (например в схемах ТТЛ) используют специальные многоэмиттерные транзисторы (рис. 3.6), имеющие несколько эмиттеров в общей базе. Эмиттеры располагают в базе таким образом, чтобы исключить взаимное влияние. Создается многоэмиттерный транзистор одновременно с другими элементами схемы, поэтому области коллектора, базы и эмиттера имеют те же параметры (распределение примесей, удельные емкости и пробивные напряжения), что и у обычного $n-p-n$ -транзистора.

Активные области базы, лежащие под эмиттерами, соединены ее пассивной областью. Коэффициенты передачи тока через пассивные области базы должны быть малы

для того, чтобы ослабить взаимное влияние входов схемы (достигается значительным увеличением пассивной базы). Поэтому большая часть неосновных носителей, инжектируемых эмиттером в пассивную область базы, улавливается коллектором независимо от соотношения между диффузионной длиной и расстоянием между соседними эмиттерами. Кроме того, в активную базу инжектируется гораздо больше электронов, чем в пассивную, так как площадь $p-n$ -перехода эмиттер — активная база гораздо больше площади перехода эмиттер — пассивная база.

Различие между многоэмиттерным и обычным транзистором заключается в площадях переходов, количестве эмиттеров, а также в конфигурации и взаимном расположении контактов.

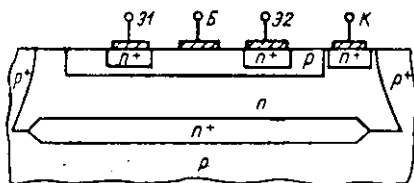


Рис. 3.6. Структура многоэмиттерного транзистора.

3.2. Диоды

Диоды широко применяются в полупроводниковых ИС как для выполнения основных логических операций в схемах логики, так и для выполнения операций смещения и фиксации уровня напряжения, ускорения процессов включения и выключения и др. Изготавливают диоды

совместно с остальными элементами полупроводниковой ИС. Они должны соответствовать технологии изготовления интегрального транзистора. Наиболее целесообразно использовать в качестве диодов различные схемы включения ти-

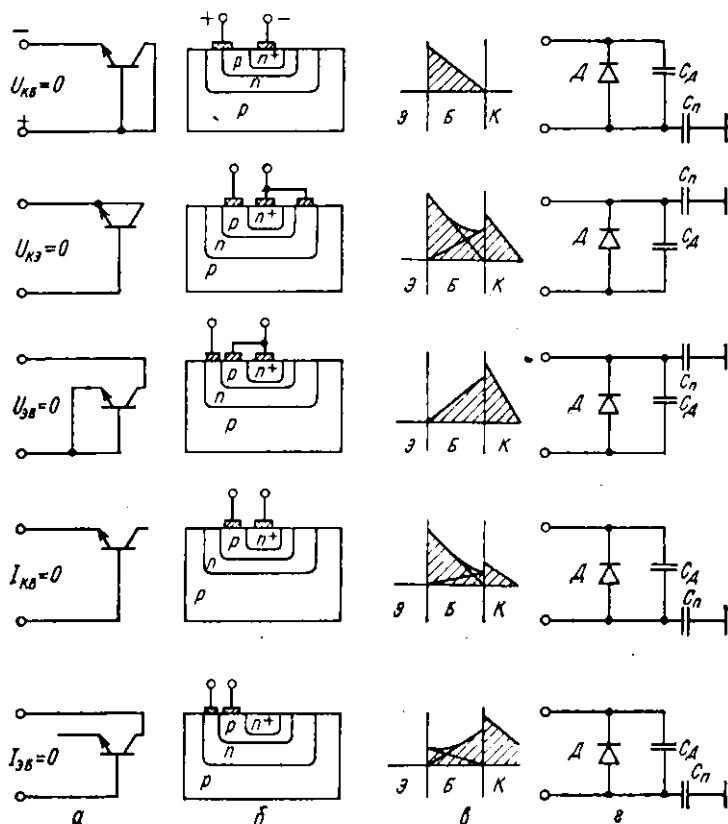


Рис. 3.7. Схема включения (а), структура (б), диаграмма распределения неосновных носителей (в) и эквивалентная схема (г) интегрального транзистора при различных способах диодного включения.

пового интегрального транзистора с горизонтальными переходами.

Существует пять способов диодного включения транзисторов в ИС (рис. 3.7).

1. Включение по схеме с закороченной базой и коллектором ($U_{KB} = 0$). Токи носителей пропорциональны наклону соответствующих кривых распределения, который опре-

деляется концентрацией инжектированных носителей (n и p) и глубиной их диффузии:

$$n = n_p e^{qU/kT}; \quad (3.14)$$

$$p = p_n e^{qU/kT}, \quad (3.15)$$

где n_p и p_n — концентрации неосновных носителей в p - и n -области соответственно. При прямом включении проходит ток, который преимущественно состоит из неосновных носителей (электронов), инжектируемых в базовую область. Так как концентрация примесей в эмиттере гораздо выше, чем в базе, а его размеры превосходят размеры базы, то предполагается, что накопление носителей происходит в основном только в базовой области. Время жизни n_p в базе велико и можно предположить, что в области базы рекомбинация неосновных носителей мала. В результате этого распределение их в базе будет линейным, а концентрация на переходе коллектор—база — почти равновесная. Время восстановления обратного сопротивления диода τ_b по этой схеме включения минимальное. Кроме τ_b важнейшими импульсными параметрами являются емкость диода C_d , шунтирующая p — n -переход, и паразитная емкость C_n , образованная переходом коллектор—подложка:

$$C_d = C_{ЭБ}; \quad C_n = C_{КП}.$$

Диоды такого типа можно применять в цифровых ИС.

2. *Включение по схеме с закороченными эмиттером и коллектором* ($U_{ЭК} = 0$). При этом эмиттерный и коллекторный переходы смещены в прямом направлении и инжектируют электроны в базовую область, а дырки — в коллекторную. В области базы концентрация инжектируемых неосновных носителей выше на границе эмиттерного перехода. Время восстановления диода по этой схеме включения оказывается максимальным, применяются они в качестве диодов с накоплением. Эквивалентная схема включения учитывает емкости C_d и C_n :

$$C_d = C_{ЭБ} + C_{КБ}; \quad C_n = C_{КП}.$$

3. *Включение с закороченным эмиттерным переходом* ($U_{ЭБ} = 0$). В качестве диода использован переход база—коллектор. При прямом включении инжекция дырок в коллектор превышает инжекцию электронов в базу. Время восстановления диода меньше, чем в схеме с закороченными эмиттером и коллектором. Паразитная емкость соответ-

ствуется емкости перехода коллектор—подложка, а емкость диода определяется емкостью коллекторного перехода:

$$C_d = C_{КБ}; C_{\Pi} = C_{КП}.$$

4. *Включение с разомкнутым коллекторным переходом* ($I_{КБ} = 0$). Неосновные носители инжектируются в область базы при прямом смещении эмиттерного перехода. Вследствие инжекции коллекторный переход приобретает небольшой потенциал, смещающий его в прямом направлении. Это вызывает диффузионный ток внутри базы, равный по величине, но противоположно направленный дрейфовому току неосновных носителей, который проходит через коллекторный переход. Вследствие этого в базе и коллекторе накапливаются неосновные носители. Время восстановления диода имеет такой же порядок, как в схеме с закороченным эмиттером. Емкости диода

$$C_d = C_{ЭБ}; C_{\Pi} = \frac{C_{КБ}C_{КП}}{C_{КБ} + C_{КП}}.$$

Благодаря малой паразитной емкости данная схема обладает хорошими импульсными характеристиками, позволяющими применять ее в быстродействующих схемах. Применяется она также в цифровых ИС.

5. *Включение с разомкнутым эмиттерным переходом* ($I_{ЭБ} = 0$).

При прямом включении диода переход база — коллектор смещается в прямом направлении. Благодаря инжекции из коллектора в область базы эмиттерный переход приобретает небольшой потенциал, смещающий его в прямом направлении. В область базы из эмиттера происходит слабая инжекция. Время восстановления благодаря накоплению носителей в области базы и коллектора достаточно велико. Емкость C_d представляет собой емкость коллекторного перехода, паразитная емкость C_{Π} образуется между диодом и подложкой:

$$C_d = C_{КБ}; C_{\Pi} = C_{КП}.$$

Диоды такого типа, как и полученные при закороченном эмиттерном переходе, применяют в качестве диодов общего назначения.

Паразитные связи активного типа, связанные с образованием паразитного $p-n-p$ -транзистора, учитываются упрощенной эквивалентной схемой (рис. 3.1, б). Их необ-

ходимо учитывать во всех схемах диодного включения, кроме схемы с закороченным коллектором, в которой переход эмиттер—база паразитного транзистора оказывается закороченным. Шунтирующее действие этого транзистора определяется значением β . Для реальных транзисторов, не легированных золотом, $\beta = 1 \div 3$, а для легированных — $\beta < 0,01$.

Напряжение пробоя диодов при обратном включении определяется напряжением пробоя переходов. Так как по обе стороны от каждого из переходов имеется достаточно большая разность концентраций примесей, то при обратном напряжении обедненный слой распространяется в основном в одну сторону и для расчета напряжения пробоя можно использовать зависимость напряжения лавинного пробоя p — n -перехода от концентрации примесей (рис. 3.8) в случае ступенчатого распределения. Пробой обусловлен лавинным умножением носителей. Обратное напряжение диодов ограничено пробоем перехода. Напряжение пробоя для случаев (рис. 3.7) $U_{КБ} = 0$, $U_{КЭ} = 0$ и $I_{КБ} = 0$ соответствует напряжению пробоя эмиттерного перехода, а для $U_{ЭБ} = 0$ и $I_{ЭБ} = 0$ определяющим является напряжение пробоя перехода коллектор—база. Для тонкой базы напряжение пробоя в некоторых случаях ограничивается «проколом базы», который обусловлен распространением обедненного слоя коллекторного перехода на всю ее толщину. Обратный ток диодов обусловлен генерацией заряда внутри обедненного слоя

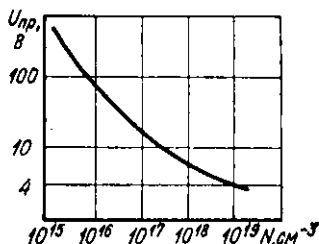


Рис. 3.8. Зависимость напряжения лавинного пробоя p — n -перехода от концентрации примесей на слабо легированной стороне перехода.

$$I_{обр} = qg\mathcal{L}S, \quad (3.16)$$

где g — скорость генерации носителей; $\mathcal{L}$ — толщина p — n -перехода (обедненного слоя); S — площадь обедненного слоя.

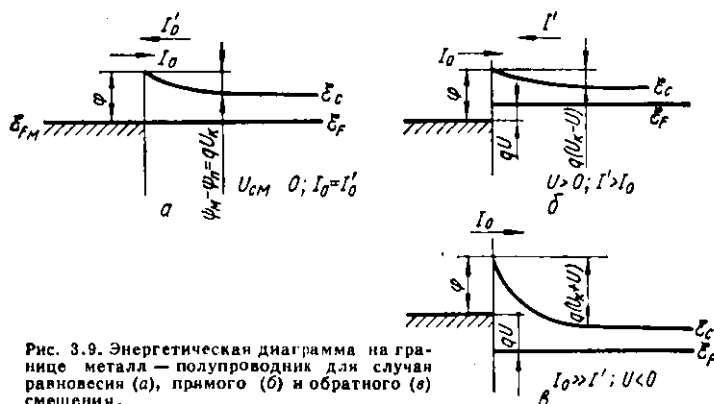
У транзисторов, не легированных золотом, $I_{обр} \approx 1$ нА ($\rho_v = 0,5$ Ом · см), а в легированных — на порядок выше. Некоторые значения параметров диодов, полученных при различном включении интегральных транзисторов с удельным сопротивлением коллектора $\rho_v = 0,1$ Ом · см, приведены в табл. 5.

Таблица 5

Параметры	Схема включения				
	$U_{КВ} = 0$	$U_{ЭК} = 0$	$U_{ЭБ} = 0$	$I_{КВ} = 0$	$I_{ЭБ} = 0$
$U_{пр}$, В	7	7	55	7	55
τ_a , нс	9	100	53	56	85
β ($p-n-p$)	0	3	2	3	3
C_d , пФ	0,5	1,2	0,7	0,5	0,7
C_n , пФ	2,9	2,9	2,9	0,6	2,9

3.3. ИНТЕГРАЛЬНЫЕ ЭЛЕМЕНТЫ НА ОСНОВЕ ЭФФЕКТА ШОТКИ

На границе металл — полупроводник образуется область объемного заряда, свойства которой зависят от соотношения работ выхода металла и полупроводника. При



условии, когда работа выхода металла (ψ_m) меньше работы выхода n -полупроводника (ψ_n), на границе возникает объемный заряд, обогащенный носителями (обогащение). В этом случае вольт-амперная характеристика перехода близка к линейной и контакт считают омическим. Если $\psi_m > \psi_n$ (для n -полупроводника), то на границе раздела в полупроводнике возникает область обеднения, т. е. образуется потенциальный барьер, свойства которого зависят от величины и полярности приложенного напряжения (рис. 3.9).

В этом случае вольт-амперная характеристика перехода нелинейна и имеет вид характеристики диода.

При рассмотрении тока через переход в первом приближении принимается поток носителей, обусловленный термоэлектронной эмиссией через барьер, не учитываются туннельные эффекты и эффекты уменьшения барьера за счет сил изображения. При нулевом смещении поток электронов из металла (ток I_0) равен потоку электронов из полупроводника (I'_0). Высота потенциального барьера на границе $\phi = qU_k + (\mathcal{E}_c - \mathcal{E}_F)$. Когда к переходу приложено напряжение в прямом направлении, эффективная высота барьера со стороны полупроводника становится равной $q(U_k - U)$ и поток электронов из полупроводника возрастает. Выражение для вольт-амперной характеристики будет

$$I = I_0 [e^{qU/kT} - 1]. \quad (3.17)$$

При приложении напряжения U в обратном направлении высота потенциального барьера возрастает на qU , и поток электронов из полупроводника станет пренебрежимо малым. В этом случае ток через переход будет опре-

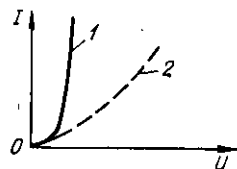


Рис. 3.10. Вольт-амперная зависимость тока через переход металл — полупроводник при малом (1) и большом (2) сопротивлении базы.

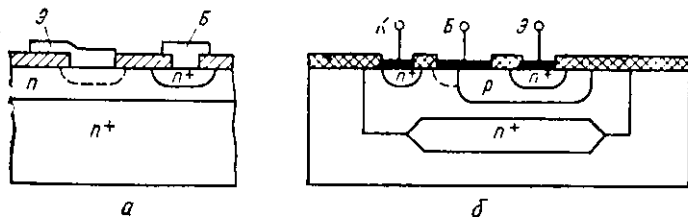


Рис. 3.11. Структура диода (а) и транзистора (б) Шоттки.

деляться током из металла в полупроводник. Вольт-амперная зависимость тока приведена на рис. 3.10.

Для создания диодов Шоттки в полупроводниковых ИС необходимо получить планарный диод с двумя контактами (омическим и выпрямляющим) к n -области. При этом к структуре предъявляются противоречивые требования. С одной стороны, полупроводниковая база диода должна быть достаточно низкоомной, чтобы ее последовательное сопротивление не ухудшало прямых характеристик диода

(кривая 2), а с другой — база должна быть достаточно высокоомной, чтобы ширина области объемного заряда под выпрямляющим контактом исключала появление туннельного тока через тонкий потенциальный барьер. И, кроме того, широкая область объемного заряда должна обеспечивать достаточное пробивное напряжение. Эти противоречивые требования можно совместить, применяя эпитаксиально-диффузионную технологию. В качестве подложки используется низкоомный ($\rho_0 < 0,01 \text{ Ом} \cdot \text{см}$) полупроводник n^+ . На поверхности слоя n^+ наращивается эпитаксиальный n -слой, имеющий $\rho_0 > 1 \text{ Ом} \cdot \text{см}$. Слой толщиной 10 мкм позволяет получить достаточно низкое последовательное сопротивление базы. Поэтому вентиляльные свойства диода будут оптимальными. Для образования омического контакта в области n методом диффузии создается низкоомный слой n^+ , который одновременно понижает сопротивление базы. Технология диода Шоттки (рис. 3.11, а) вполне совместима с технологией остальных интегральных компонентов. В качестве металла для контактов используют те, которые создают выпрямляющие контакты с n -полупроводниками (Mo, Au, Pt, Al). Наиболее часто применяется алюминий.

Характерной особенностью диодов этого типа является то, что их работа основана на переносе основных носителей. В базе диодов Шоттки не накапливаются неосновные носители, поэтому они имеют большое быстродействие. Рабочая частота диодов превышает 10^9 Гц. Время переключения менее 0,1 нс. Диоды имеют малое сопротивление базы, экспоненциальную зависимость тока от напряжения и малое прямое падение напряжения $U_{пр} \approx 0,4 \text{ В}$. Обратные токи достигают 10^{-12} А. Используя процессы, проходящие в диодах (барьер Шоттки), был создан транзистор (рис. 3.11, б). Для транзисторов этого типа характерно отсутствие накопления неосновных носителей в коллекторе в режиме насыщения, что значительно повышает их быстродействие. Время восстановления $\tau_b \approx 1 \text{ нс}$ сочетается с высоким значением β (β понижается в быстродействующих интегральных транзисторах, легированных золотом.).

3.4. ДИФФУЗИОННЫЕ РЕЗИСТОРЫ

Диффузионный резистор представляет собой часть объема полупроводника, ограниченную p — n -переходом. В ИС диффузионные резисторы создают методом локальной диф-

фузии одновременно с одной из областей транзистора. Типичная трехслойная структура диффузионного резистора приведена на рис. 3.12,а. Диффузионная область p с омическими контактами называется *резистивной*, область n , в которой размещен резистор, — *изолирующей*. Для изоляции резистора и исключения влияния паразитного p — n — p -транзистора на изолирующую область n в ИС подается максимальный положительный потенциал.

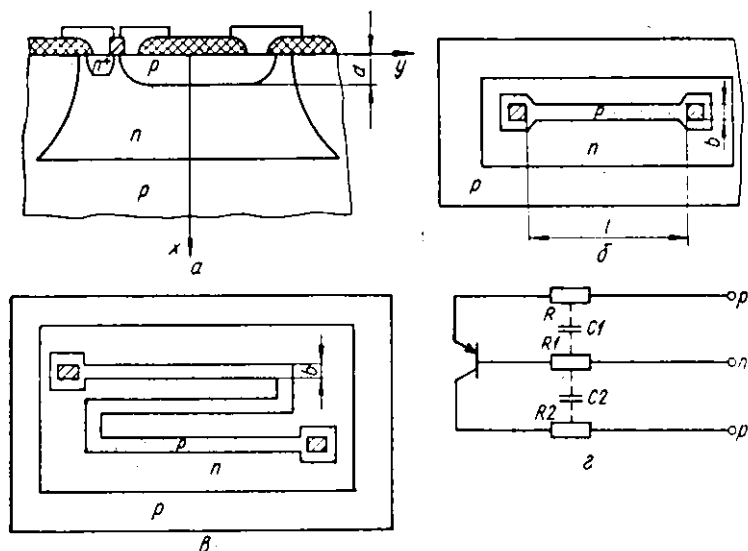


Рис. 3.12. Структура (а), конструкции (б, в) и эквивалентная схема (г) диффузионного резистора.

Конструктивно резисторы в интегральных схемах выполняют в виде полосок (рис. 3.12,б) или в виде змейки (рис. 3.12,в). Диффузионная область под контактными площадками расширена. Контакты выполняют из алюминия. В процессе термообработки металл контактной площадки сплавляется с полупроводником. Составной частью резисторов являются дополнительные p — n -переходы, ограничивающие изолирующую и резистивную области. С наличием p — n -переходов связано появление дополнительных паразитных элементов: p — n — p -транзистора и распределенных емкостей $C1$ и $C2$ (рис. 3.12, г). Сопротивление диффузионного резистора определяется поверхностным сопротивлением ρ_s (Ом/□) и геометрическими размерами. У резисторов,

созданных одновременно с базой транзистора, $\rho_s = 100 \div 300 \text{ Ом}/\square$, а у резисторов, полученных во время эмиттерной диффузии, $\rho_s = 2 \div 4 \text{ Ом}/\square$. Используя диффузионные слои различной конфигурации, можно получить номинальные значения сопротивления резисторов от 2 Ом до 30 кОм. Однако для резисторов с сопротивлением порядка 30 кОм изолирующая область занимает до 20% площади всего кристалла. Для получения резисторов с номинальным сопротивлением свыше 30 кОм используют так называемые «пинч-резисторы» (рис. 3.13, а). Для этого создается четырехслойная транзисторная структура, в которой базовый слой используется как резистивный. Резисторы этого типа обла-

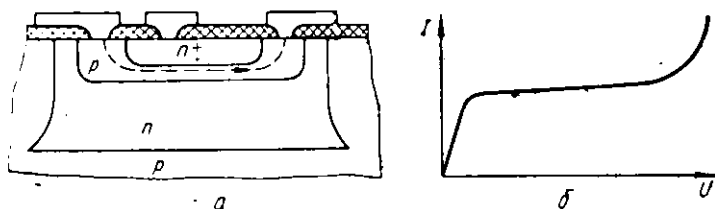


Рис. 3.13. Структура (а) и вольт-амперная характеристика (б) пинч-резистора.

дают малой площадью поперечного сечения и малой концентрацией примесей на границе с p — n -переходом, их $\rho_s = 2 \div 5 \text{ кОм}/\square$. С помощью пинч-резисторов можно получить сопротивление до 100 кОм. Однако эти резисторы обладают нелинейной вольт-амперной характеристикой (рис. 3.13, б), как и у канального транзистора, управляемого p — n -переходом. При малых напряжениях характеристика линейна. При увеличении напряжения у отрицательного электрода область объемного заряда, ограничивающего резистивный слой, расширяется, и сопротивление слоя растет. Когда объемный заряд перекрывает резистивную область p , на вольт-амперной характеристике появляется участок насыщения. На этом участке дифференциальное сопротивление может быть более 1 МОм. Для расчета диффузионных резисторов часто используют упрощенную формулу

$$R = \rho_s \frac{l}{b}, \quad (3.18)$$

где l — длина резистора; b — ширина.

При этом предполагают, что в тонком (2... 3 мкм) диффузионном p -слое удельное объемное сопротивление одинаково. Однако в реальных диффузионных слоях сопротив-

ление будет максимальным в глубине полупроводника и минимальным у его поверхности, что соответствует неравномерному распределению примесей в процессе диффузии. Для такого случая учитывается средняя величина удельного сопротивления слоя полупроводника

$$\rho_n = \frac{1}{q\bar{\mu}\bar{N}d}, \quad (3.19)$$

где q — заряд электрона; $\bar{\mu}$ — средняя подвижность в диффузионном слое; $\bar{N}$ — средняя концентрация основной примеси; d — толщина резистивного слоя.

Произведение $\bar{\mu}\bar{N}$ находят путем интегрирования эффективной подвижности $\bar{\mu}(N)$ и концентрации $N(x, y)$ по площади S поперечного сечения диффузионного слоя

$$\bar{\mu}\bar{N} = \frac{1}{S} \int_S \mu'(N) N(x, y, t) dS. \quad (3.20)$$

Резистивный p -слой получают локальной диффузией из ограниченного источника. Для этого случая

$$N(x, y, t) = \frac{N_s}{2} e^{-\left(\frac{x}{L}\right)^2} \left[\operatorname{erf}\left(\frac{y + \frac{b}{2}}{L}\right) - \operatorname{erf}\left(\frac{y - \frac{b}{2}}{L}\right) \right], \quad (3.21)$$

где $N_s = \frac{2}{\sqrt{\pi}} \frac{Q}{L}$ — поверхностная концентрация примесей в средней части резистора; Q — общее количество диффузанта на единицу площади; L — диффузионная длина.

В случае широкого резистора ($b \gg L$) распределение примесей одномерно

$$N(x, t) = N_s e^{-\left(\frac{x}{L}\right)^2}. \quad (3.22)$$

Эффективная подвижность

$$\mu'(N) = \frac{\sigma(N)}{qN}, \quad (3.23)$$

где σ — удельная проводимость.

С достаточной степенью точности $\mu'(N)$ можно аппроксимировать следующими выражениями:

$$\mu'(N) = \begin{cases} \mu_L & \text{при } N < N_1 \\ \mu_L \left(1 - \lambda_R \ln \frac{N}{N_1}\right) & \text{при } N_1 < N < N_2. \end{cases} \quad (3.24)$$

Таблица 6

Тип проводимости	Параметры			
	μ_L , см ² /(В · с)	λ_R	N_1 , см ⁻³	N_2 , см ⁻³
p	480	0,115	$1,5 \cdot 10^{15}$	$4 \cdot 10^{18}$
n	1300	0,076	$2,1 \cdot 10^{14}$	$4 \cdot 10^{18}$

Значения параметров μ_L ; λ_R ; N_1 ; N_2 при $T = 300$ К приведены в табл. 6.

Сопротивление диффузионного слоя резистора

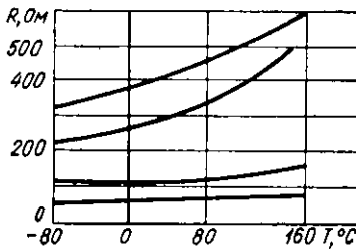


Рис. 3.14. Температурная зависимость сопротивления резистивного слоя.

$$R = \frac{l}{q \int_S \mu'(x, y) [N(x, y) - N_0] dx dy}, \quad (3.25)$$

где S — площадь поперечного сечения резистивного слоя.

Для резисторов, выполненных на базовой диффузии, справедливо допущение $0,02 N_2 \geq N_0 > N_1$. Концентрацией исходной примеси N_0 можно пренебречь. Тогда

$$R = \frac{l}{q \int_0^\infty \int_{-\infty}^\infty \mu'(x, y) N(x, y) dx dy}. \quad (3.26)$$

В резисторах большой ширины ($b \gg L$, $N = N(x)$)

$$R = \rho_s \frac{l}{b};$$

$$\rho_s = \left[q \int_0^\infty N(x) \mu'(x) dx \right]^{-1}.$$

Для случая ограниченного источника

$$\rho_s = \frac{1}{q Q \mu'(0,61 N_s)}; \quad (3.27)$$

$$\mu'(0,61 N_s) = \mu_L \left(1 - \lambda_R \ln \frac{0,61 N_s}{N_1} \right).$$

Важным параметром диффузионных резисторов является температурный коэффициент сопротивления (ТКС). Удельное сопротивление резисторного слоя обратно пропорционально подвижности носителей. Температурная чувствительность подвижности дырок в p -слое обратно пропорционально зависит от концентрации примесей. Подвижность падает с ростом температуры, поэтому ТКС имеет положительный знак.

Температурная зависимость сопротивления резистивного слоя различным ρ_s приведена на рис. 3.14.

3.5. ДИФФУЗИОННЫЕ КОНДЕНСАТОРЫ

В качестве конденсаторов в полупроводниковых ИС чаще всего используется обратно-смещенный p — n -переход, созданный методом диффузии одновременно с переходом база — коллектор, или эмиттер — база интегрального транзистора. Изоляция от подложки осуществляется p — n -переходом, что создает дополнительную паразитную емкость. В области p — n -перехода возникает слой объемного заряда, образованный ионизированными донорами и акцепторами соответственно в n - и p -области.

Для области объемного заряда характерно обеднение носителями и наличие электрического поля. Если к p — n -переходу приложено напряжение обратного смещения, то электрическое поле в нем возрастает, что в свою очередь приводит к его расширению. Объемный заряд в p — n -переходе увеличивается. Таким образом, p — n -переход действует как емкость, которая называется *барьерной*. Характерной особенностью p — n -переходов в ИС является то, что объемный заряд в них распространяется практически только в сторону более высокоомной области, так как разность концентрации примесей на переходе достигает нескольких порядков. Распределение зарядов в таком одностороннем переходе изображено на рис. 3.15.

Односторонний переход является в то же время ступенчатым переходом ($p^+—n$ или $n^+—p$).

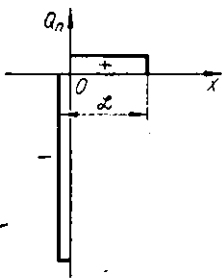


Рис. 3.15. Распределение зарядов в одностороннем $p^+—n$ -переходе.

Если p — n -переход имеет плоскопараллельные границы, то его барьерную емкость можно рассчитать по формуле плоского конденсатора

$$C = \frac{\varepsilon \varepsilon_0 S}{\mathcal{L}}, \quad (3.28)$$

где S — площадь p — n -перехода; $\mathcal{L}$ — ширина области объемного заряда; ε — диэлектрическая проницаемость полупроводника; ε_0 — диэлектрическая проницаемость вакуума.

Ширина области объемного заряда определяется из уравнения Пуассона при условии, что полный заряд в p — n -переходе равен нулю

$$\frac{d^2 U}{dx^2} = -\frac{\rho(x)}{\varepsilon \varepsilon_0}; \quad (3.29)$$

$$\int_{-x_p}^{x_n} \rho(x) dx = 0, \quad (3.30)$$

где $\rho(x)$ — плотность объемного заряда.

Определив из (3.29) и (3.30) значение $\mathcal{L}$ для ступенчатого одностороннего перехода, получим формулу для расчета барьерной емкости

$$C = S \left[\frac{q \varepsilon \varepsilon_0 N}{2(U_{обр} + U_k)} \right]^{1/2}, \quad (3.31)$$

где N — результирующая концентрация примесей на слаболегированной стороне полупроводника; $U_{обр}$ — напряжение обратного смещения; U_k — контактная разность потенциалов на p — n -переходе.

Как видно из (3.31), емкость диффузионного конденсатора зависит от напряжения смещения. Однако, если амплитуда переменной составляющей напряжения U_m намного меньше постоянного смещения $U_{обр}$, диффузионный конденсатор на переменном напряжении можно рассматривать как линейный конденсатор.

Структура диффузионного конденсатора, использующего барьерную емкость перехода база — коллектор, представлена на рис. 3.16, а. Обкладками конденсатора являются области p и n . Для уменьшения сопротивления n -области нижней обкладки создается дополнительный слой n^+ на границе с подложкой. Область n^+ создается также для образования омического контакта n -области с алюминием.

Эквивалентная схема конденсатора (рис. 3.16,б) учитывает паразитные элементы. Емкость C_1 соответствует паразитной емкости, возникающей на переходе коллектор — подложка; R_1 — сопротивление между n -областью и контактами; C — полезная емкость. Для получения максимальной передачи сигнала через емкость C необходимо обеспечить максимальное отношение C/C_1 . Для этого устанавливают отношение запирающих напряжений $U_{обp1}/U_{обp2} = 7/1$.

Важным параметром конденсатора является также его добротность Q_C , для расчета которой используется упрощенная эквивалентная схема (рис. 3.16,в)

$$Q_C = \frac{1}{\omega C R_n}, \quad (3.32)$$

где R_n — сопротивление полупроводниковых обкладок.

С учетом сопротивления p — n -перехода $R_{ш} = 1/y_{ш}$

$$Q_C = \frac{\omega C}{y_{ш} + R_n(y_{ш}^2 + \omega^2 C^2)}. \quad (3.33)$$

При достаточно малой проводимости p — n -перехода ($y_{ш} = 0$) добротность определяется сопротивлением обла-

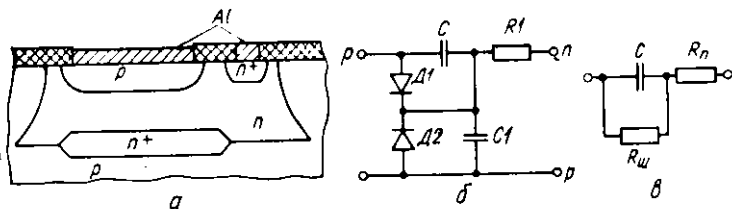


Рис. 3.16. Структура (а), полная (б) и упрощенная (в) эквивалентные схемы диффузионного конденсатора.

сти n -полупроводника, созданной одновременно с коллектором. Создание областей n^+ значительно снижает R_n . В среднем R_n уменьшается на один порядок ($R_n \approx 140$ Ом без скрытого слоя, $R_n \approx 12$ Ом со скрытым слоем n^+).

Значительное снижение добротности диффузионных конденсаторов наблюдается в тех случаях, когда для их создания используется барьерная емкость эмиттерного перехода ($n^+ - p$). При этом второй обкладкой конденсатора является пинч-резистор с большим сопротивлением. Из-за малой добротности и низкого пробивного напряжения барьерной емкости эмиттерного перехода в ИС, как правило, используется емкость перехода база — коллектор, основные

параметры которой: удельная емкость $C_0 = 300$ пФ/мм², $C_{\text{max}} = 500$ пФ, $Q_c = 5 \div 10$ при $f = 10$ МГц, $U_{\text{пр}} = 20 \div 50$ В, ТКЕ = $0,1\% ^\circ\text{C}^{-1}$, класс точности — $\pm 20\%$.

Температурная зависимость барьерной емкости определяется главным образом зависимостью диэлектрической проницаемости полупроводника ϵ и контактной разности потенциалов U_k от температуры

$$\text{ТКЕ} = \frac{1}{C} \frac{\partial C}{\partial T}; \quad (3.34)$$

$$\text{ТКЕ} = -0,5 \{ \text{ТК}_\epsilon - [U_k / (U_{\text{обр}} + U_k)] \text{ТК}_{U_k} \}, \quad (3.35)$$

где $\text{ТК}_\epsilon = \frac{1}{\epsilon} \frac{\partial \epsilon}{\partial T}$ и $\text{ТК}_{U_k} = \frac{1}{U_k} \frac{\partial U_k}{\partial T}$ —

температурные коэффициенты диэлектрической проницаемости и контактной разности потенциалов соответственно (для кремния $\text{ТК}_\epsilon = 2 \cdot 10^{-4} ^\circ\text{C}^{-1}$.)

3.6. ПРОБЛЕМА ИНДУКТИВНОСТИ В ПОЛУПРОВОДНИКОВЫХ ИС

В ИС индуктивность может быть реализована напылением плоской спирали или навесным монтажом. В полупроводниковых ИС такой метод создания индуктивности вообще невозможен. В связи с этим ведутся исследования по созданию индуктивных элементов для полупроводниковых ИС. На основе этих исследований были получены полупроводниковые индуктивные элементы, потери энергии в которых восполняются за счет отрицательного сопротивления.

Как известно, полное сопротивление диодов в прямом направлении носит индуктивный характер. Основным требованием существования индуктивности является наличие поля в базовой области. При приложении скачка напряжения проводимость базы увеличивается постепенно по мере распространения носителей, скорость которых определяется диффузией. Индуктивность можно определить $U = L di/dt$. Пусть приложено ступенчатое напряжение к диоду, т. е. к переходу и к базе. Напряжение на переходе вызывает инжекцию носителей, а напряжение на базе — ток проводимости, т. е., чтобы получить индуктивность, диод должен быть выполнен таким образом, чтобы часть приложенного напряжения падала на переходе, а часть на базовой области.

Индуктивные свойства однопереходного транзистора (двухбазового диода). Полное сопротивление двухбазового диода носит индуктивный характер. В двухбазовом диоде можно иметь значительную индуктивность с высокой добротностью за счет отрицательного сопротивления. Эквивалентная схема двухбазового диода (однопереходного транзистора) представлена на рис. 3.17, где r_3 — сопротивление эмиттерного перехода; r_1 и r_2 — дифференциальные сопротивления первой и второй баз соответственно.

При значительном сопротивлении цепи второй базы сопротивление между выводом эмиттера и базы

$$Z_{вх} = r_3 + R(1 - \alpha). \quad (3.36)$$

Коэффициент передачи тока эмиттера

$$\alpha = \left(1 + \frac{\mu_n}{\mu_p}\right) \frac{\tau_p}{\tau_i(1 + j\omega\tau_p)} = \frac{\alpha_0}{1 + j\omega\tau_p}, \quad (3.37)$$

где α — коэффициент передачи тока эмиттера (при условии, что он и эффективность эмиттера близки к единице); τ_p и τ_i — время жизни и время дрейфа неосновных носителей в базе; α_0 — значение коэффициента α на постоянном токе.

Если подставлять значение α в (3.36) и выделить действительную и мнимую части, то входное сопротивление

$$Z_{вх} = r_3 + R - \frac{R\alpha_0}{1 + (\omega\tau_p)^2} + j \frac{\omega R\alpha_0\tau_p}{1 + (\omega\tau_p)^2}. \quad (3.38)$$

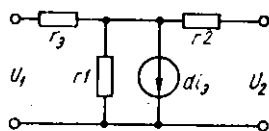


Рис. 3.17. Эквивалентная схема двухбазового диода.

Индуктивность двухбазового диода определяется как отношение реактивной части полного сопротивления к круговой частоте

$$L = \frac{R\alpha_0\tau_p}{1 + (\omega\tau_p)^2}. \quad (3.39)$$

Добротность индуктивного элемента равна отношению реактивной составляющей входного сопротивления к активной

$$Q = \frac{\omega R\alpha_0\tau_p}{r_3 + R(1 - \alpha_0) + (R + r_3)(\omega\tau_p)^2}. \quad (3.40)$$

Индуктивный транзистор. Схема включения такого транзистора представлена на рис. 3.18. Большие значения индуктивности получаются при включении в схему дополнительного сопротивления r_B в цепь базы. На частотах, превышающих граничную f_a , входное сопротивление транзистора в схеме с заземленной базой носит индуктивный характер. Такие схемы называются *индуктивными транзисторами*.

При условии, что предельная частота $f_a = 1/2\pi r_B C_K$, определяемая цепью коллектора, значительно больше $f_a = 1,22D_1/\pi b_1^2$, где b_1 — ширина базы; C_K — зарядная емкость коллекторного перехода,

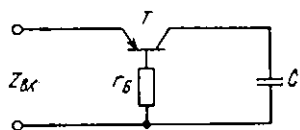


Рис. 3.18. Схема индуктивного транзистора.

$$Z_{вх} = r_э + r_B(1 - \alpha); \quad (3.41)$$

$$\alpha = \frac{\alpha_0}{1 + jf/f_a} = \frac{\alpha_0}{1 + (jf/f_a)^2} - j \frac{\alpha_0 f/f_a}{1 + (jf/f_a)^2}. \quad (3.42)$$

После подстановки значения α в (3.41) и выделения действительной и мнимой частей

$$Z_{вх} = r_э + r_B - r_B \frac{\alpha_0}{1 + (f/f_a)^2} + j \frac{r_B \alpha_0 f/f_a}{1 + (f/f_a)^2}. \quad (3.43)$$

Полученная формула является приближенной, так как при выводе рассмотрена низкочастотная эквивалентная схема замещения транзистора и коэффициент передачи по току взят в упрощенном виде. Из (3.43) получаем

$$L = \frac{r_B \alpha_0 f/f_a}{2\pi [1 + (f/f_a)^2]}; \quad (3.44)$$

$$Q = \frac{r_B \alpha_0 f/f_a}{((r_э + r_B) [1 + (f/f_a)^2] - r_B \alpha)}. \quad (3.45)$$

Недостатком рассмотренного индуктивного транзистора, как аналога индуктивного элемента, является малое значение добротности и индуктивности ($L_{\max} \leq 100$ мкГ). Для увеличения добротности индуктивного элемента необходимо компенсировать потери энергии на активной составляющей входного сопротивления. Это возможно в таком приборе, где одновременно сочетаются индуктивные свойства

и отрицательные сопротивления. На практике это реализуют в индуктивном транзисторе с низкоомной базой, в котором при небольших напряжениях на коллекторе возможно лавинное умножение тока на коллекторном переходе, приводящее к созданию отрицательного сопротивления во входной цепи.

Индуктивные свойства лавинного транзистора. Чтобы лавинный транзистор обладал индуктивными свойствами, он включается по такой же схеме, как и индуктивный. Поэтому его входное сопротивление отличается только коэффициентом лавинного умножения M , входящим в активную и реактивную составляющие входного сопротивления

$$Z_{\text{вх}} = r_{\text{э}} + r_{\text{б}} \left[1 - \frac{\alpha_0 M}{1 + (f/f_a)^2} \right] + j r_{\text{б}} \frac{\alpha_0 M f / f_a}{1 + (f/f_a)^2} \quad (3.46)$$

Коэффициент лавинного умножения

$$M = \frac{1}{1 - \left(\frac{U_{\text{кобр}}}{U_{\text{пр}}} \right)^n}, \quad (3.47)$$

где $U_{\text{кобр}}$ — обратное напряжение коллекторного перехода; $U_{\text{пр}}$ — пробивное напряжение коллекторного перехода.

Подставив (3.47) в (3.46), получим зависимость входного сопротивления от напряжения на коллекторе. На основании (3.46) определим значение индуктивности и добротности:

$$L = \frac{r_{\text{б}} \alpha_0 M f / f_a}{2\pi f [1 + (f/f_a)^2]}; \quad (3.48)$$

$$Q = \frac{r_{\text{б}} \alpha_0 M f / f_a}{(r_{\text{э}} + r_{\text{б}}) [1 + (f/f_a)^2] - r_{\text{б}} \alpha_0 M}. \quad (3.49)$$

Из (3.49) видно, что при увеличении M произведение $r_{\text{б}} \alpha_0 M$ может быть равным $(r_{\text{э}} + r_{\text{б}}) [1 + (f/f_a)^2]$, а это приведет к бесконечно большому значению добротности.

При последовательном включении лавинных транзисторов (рис. 3.19) получим полупроводниковый трансформатор с коэффициентом трансформации $K \leq 10$.

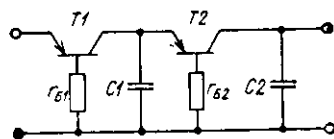


Рис. 3.19. Последовательное включение лавинных транзисторов (полупроводниковый трансформатор).

Глава 4

ИС НА БИПОЛЯРНЫХ СТРУКТУРАХ

4.1. ПАРАЗИТНЫЕ ЭФФЕКТЫ В ПОЛУПРОВОДНИКОВЫХ ИС

Характерной особенностью полупроводниковых ИС, выполненных на базе одного полупроводникового монокристалла, является наличие паразитных эффектов. Различают паразитные эффекты пассивного и активного типов. Название их связано с образованием дополнительного активного или пассивного элемента (конденсатор, резистор или транзистор) в ИС.

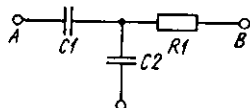


Рис. 4.1. Эквивалентная схема диффузионного конденсатора.

Паразитные эффекты пассивного типа. В полупроводниковых ИС, в которых изоляция элементов создается с помощью $p-n$ -переходов, наиболее распространенным паразитным эффектом является дополнительная барьерная емкость $p-n$ -перехода.

Интегральный конденсатор на основе барьерной емкости $p-n$ -перехода (рис. 3.16,а) представляет собой трехслойную $p-n-p$ -структуру, создаваемую в ИС одновременно с $n-p-n$ -транзистором.

Для уменьшения последовательного сопротивления n -области и для повышения добротности интегрального конденсатора под n -областью создается скрытый слой n^+ . В этом случае при расчете паразитных связей (рис. 3.16,б) сопротивление $R1$ не учитывается. Диоды $D1$ и $D2$ всегда находятся под обратным смещением и токи утечки не превышают единиц наноампер. Поэтому в упрощенной эквивалентной схеме (рис. 4.1), применяемой для расчета паразитных эффектов, диодами $D1$ и $D2$ можно пренебречь.

Паразитным эффектом в барьерной емкости ИС является также зависимость ее от напряжения. Это особенно ярко проявляется в переключающих схемах в режиме большого сигнала. Зависимость емкости от напряжения может быть выражена формулой

$$C(U) = \frac{C_0}{(1 + U_{обр}/U_k)^n}, \quad (4.1)$$

где C_0 — емкость $p-n$ -перехода на единицу площади при обратном нулевом смещении; $U_{обр}$ — напряжение обратного смещения; U_k — контактная разность потенциалов; n —

показатель степени, определяемый технологией изготовления перехода и равный $1/2$ для ступенчатого перехода и $1/3$ — для плавного перехода.

Контактная разность потенциалов

$$U_k = \frac{kT}{q} \ln \left(\frac{N_a N_d}{n_i} \right), \quad (4.2)$$

где N_a и N_d — концентрация акцепторных и донорных примесей.

Для ступенчатого перехода

$$C_0 = \left(\frac{eqN}{2|U_k|} \right)^{1/2},$$

а для плавного

$$C_0 = \left(\frac{e^2 qa}{2|U_k|} \right)^{1/3},$$

где $N = N_a N_d / (N_a + N_d)$; a — градиент концентрации примесей.

В диффузионном резисторе (рис. 3.12) для уменьшения паразитных емкостей и обеспечения электрической изоляции между слоями к n -области и подложке прикладывают напряжение обратного смещения. Основную роль играет емкость, образованная резистивным слоем p и областью n вследствие большой площади этого перехода. При обратном смещении n -областей и подложки действием паразитного транзистора можно пренебречь, однако токи утечки через обратно смещенный переход учитываются генератором тока. Ток утечки определяется в основном тепловой генерацией носителя в обедненном слое

$$I_0 = S q g \mathcal{L}.$$

Влиянием генератора тока можно пренебречь в том случае, если ток, протекающий через резистор, значительно больше тока утечки. При малом токе через резистор, занимающий очень большую площадь, ток утечки может возрасти настолько, что вызовет нарушение в работе схемы. Если предположить, что ток утечки мал по сравнению с общим током, протекающим через резистор, то резистор можно представить упрощенной эквивалентной схемой (рис. 4.2), где C_L — емкость на единицу длины, т. е. емкость перехода на единицу площади, умноженная на ширину резистора; R_L — сопротивление на единицу длины в p -области.

Сопротивление слоя n меньше, чем сопротивление слоя p , так как его поперечное сечение намного больше.

Для определения полного сопротивления всей цепи удобно применить аппроксимацию диффузионного резистора с помощью элементов с сосредоточенными параметрами (рис. 4.3).

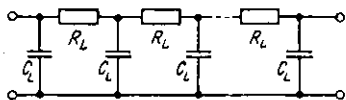


Рис. 4.2. Аппроксимация разомкнутого диффузионного резистора.

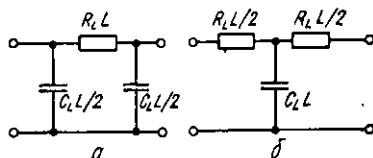


Рис. 4.3. Трехэлементная аппроксимация диффузионного резистора.

Паразитные эффекты пассивного типа в интегральных $n-p-n$ -транзисторах связаны с наличием дополнительного полупроводникового слоя — подложки. Эквивалентная схема коллектора и подложки, учитывающая паразитные связи, представлена на рис. 4.4, где r_K — сопротивление коллекторной области; C_d — донная емкость перехода коллектор—подложка; r_d — сопротивление в цепи

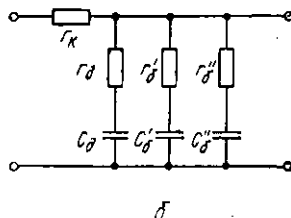
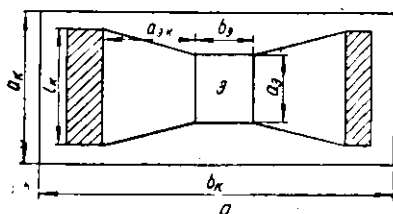


Рис. 4.4. Топология (а) и эквивалентная схема (б) коллекторной области интегрального транзистора.

заряда этой емкости; C'_d и C''_d — боковые емкости перехода коллектор—подложка; r'_d и r''_d — сопротивления в цепях заряда боковых емкостей.

Удельная емкость перехода имеет различное значение из-за разной концентрации примесей в подложке и в разделительных диффузионных областях: $C_{од} = 100$ пФ/мм², $C_{об} = 150$ пФ/мм². Для определенной площади и сопротивления коллекторного перехода $C_d = 1,2$ пФ; $C'_d = 1,0$ пФ и $C''_d = 0,8$ пФ. Эти три составляющих емкости можно суммировать и свести к одной.

Резистор, эквивалентный параллельному соединению r_d , r'_b и r''_b , должен быть включен между переходами коллектор—база и коллектор—подложка. Так как его сопротивление значительно меньше, чем r_K , то этим эквивалентным резистором можно пренебречь.

Коллекторная область транзистора (рис. 4.4) имеет размеры $a_K \times b_K$, эмиттерная — $a_E \times b_E$. Коллекторные контакты, длина которых l_K , расположены на расстоянии $a_{ЭК}$ от эмиттера. Сопротивление тела коллектора r_K находится между эмиттером и коллекторными контактами. Из-за малой глубины базовой области ($w \approx 2$ мкм) большая часть тока, собранного переходом коллектор—база, протекает через площадку под эмиттером. Предполагаем, что линии тока ограничены двумя трапециями и что под коллекторными контактами и эмиттером область коллектора эквипотенциальна. Сопротивление коллектора сводится к сопротивлению двух трапеций и определяется по формуле

$$r_K = \frac{2\rho_S a_{ЭК}}{l_K + a_E},$$

где ρ_S — поверхностное сопротивление слоя коллектора.

На глубине коллектора под базой $d_K - d_B$

$$\rho_S = \frac{\rho_V}{d_K - d_B},$$

где ρ_V — объемное сопротивление коллекторной области.

Для транзистора с размерами $a_E = 40$ мкм, $l_K = 100$ мкм, $a_{ЭК} = 50$ мкм, $d_K - d_B = 15$ мкм $\rho_V = 0,5$ Ом·см, сопротивление коллектора $r_K = 230$ Ом.

При наличии под коллектором транзистора скрытого слоя n^+ , сопротивление коллектора значительно уменьшится и будет равно 10 Ом.

Если полная паразитная емкость $C_{КП} = 3$ пФ и сопротивление коллектора $r_K = 230$ Ом, то постоянная времени $\tau = RC = 0,7$ нс. При таком значении τ граничная частота транзистора не может быть больше $f_a = 1/2\pi\tau = 230$ МГц. Следовательно, наличие паразитных связей пассивного типа в интегральном транзисторе ограничивает f_a .

Паразитные эффекты активного типа. Они связаны с возникновением дополнительных транзисторов в структурах основных транзисторов, диодов и резисторов. В интегральных схемах с подложкой p -типа паразитные транзисторы имеют $p-n-p$ -структуру.

Эквивалентная схема простейшего интегрального каскада (рис. 4.5), состоящего из одного резистора и транзистора, содержит паразитные транзисторы T' и T'' . Для исключения влияния T' и T'' их необходимо запереть, подав напряжение обратного смещения на коллекторы и базы транзисторов. Это возможно для транзистора T' , так как клеммы N и S свободны и на них можно подать максимальные для данной схемы потенциалы обратного смещения.

Транзистор T'' всегда выключен, если $n-p-n$ -транзистор T не заходит в режим насыщения. Когда T работает

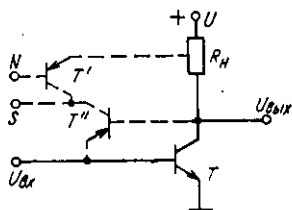


Рис. 4.5. Интегральный инвертор с учетом паразитных транзисторов.

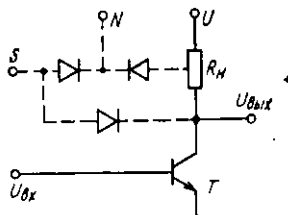


Рис. 4.6. Эквивалентная схема интегрального инвертора со компенсированными паразитными связями.

в режиме насыщения, то T'' работает в активном режиме и создает утечку тока базы транзистора T на подложку.

Транзисторный эффект также можно ограничить, уменьшая коэффициент передачи тока, что достигается значительным расширением базы или уменьшением диффузионной длины неосновных носителей в базе. Легирование схемы золотом увеличивает рекомбинацию в базе и уменьшает диффузионную длину L . Соответственно коэффициент α паразитного транзистора, легированного золотом, уменьшается до 0,1. Транзисторным эффектом при этом можно пренебречь. В эквивалентной схеме таких транзисторов (рис. 4.6) T' заменяется двумя встречно включенными диодами, а T'' — диодом, включенным между коллектором и подложкой. При подаче на клемму N наибольшего положительного, а на S — наибольшего отрицательного потенциала эти диоды всегда будут включены в обратном направлении, и действие паразитных транзисторов практически будет исключено.

4.2. ИНТЕГРАЛЬНЫЕ ЛОГИЧЕСКИЕ СХЕМЫ

Особенностью логических ИС является то, что:

а) они содержат небольшое количество тех типов элементов, которые наиболее хорошо освоены промышленностью;

б) в них допустим большой разброс значений параметров элементов (иногда даже разброс параметров транзисторов);

в) в состав цифровых ИС входит большое количество однотипных логических схем (количество типов логических схем, необходимых для разработки различных арифметических и управляющих устройств ЦВМ сравнительно невелико);

г) они характеризуются наиболее высокой надежностью, высокой степенью интеграции элементов и малой стоимостью сравнительно с другими типами ИС.

По виду реализуемой функции логические схемы можно условно разделить на два класса: первый — простейшие логические элементы, реализующие функции И, ИЛИ, НЕ, И—НЕ, ИЛИ—НЕ; второй — реализует более сложные функции И—ИЛИ, ИЛИ—И, НЕ—И—ИЛИ и др.

Основные параметры логических схем.

Все параметры взаимосвязаны, и поэтому изменение одного из них часто ведет к значительному изменению других.

1. *Нагрузочная способность* схемы n характеризует количество схем, которые могут быть подключены на выходе без искажения сигнала. Чем больше n , тем меньше микросхем необходимо для построения сложного вычислительного устройства. В зависимости от типа логических схем $n = 4 \div 25$.

2. *Коэффициент объединения по входу* m характеризует максимальное количество логических входов. Увеличение m расширяет логические возможности микросхемы за счет выполнения функций с большим числом аргументов на одном типовом элементе. Для создания сложного устройства в этом случае требуется меньше микросхем. Однако увеличение m ухудшает быстродействие, помехоустойчивость и нагрузочную способность. В существующих сериях логических схем реализуется количество входов $m = 2 \div 8$.

3. *Среднее время задержки* распространения сигнала $t_{з.ср}$ определяет время прохождения сигнала через одну

микросхему и состоит из задержки включения t_3^{01} и задержки выключения t_3^{10} . На одну микросхему из серии соединенных последовательно приходится

$$t_{3, \text{ср}} = 0,5(t_3^{01} + t_3^{10}).$$

4. *Статическая помехоустойчивость* характеризует максимально допустимую величину напряжения статической помехи. Различают помехоустойчивость закрытой микросхемы по отношению к отпирающим помехам $U_{\text{пм}}^+$ и помехоустойчивость открытой микросхемы по отношению к запирающим помехам $U_{\text{пм}}^-$. Статическими называются помехи, не изменяющиеся во времени. Наиболее опасными являются помехи в шинах питания (особенно в земляных).

Коэффициент помехоустойчивости

$$K_{\text{пм}}^{\pm} = \frac{U_{\text{пм}}^{\pm}}{\Delta U_{\text{мин}}},$$

где $U_{\text{пм}}^{\pm}$ — напряжение статической помехи; $\Delta U_{\text{мин}}$ — минимальное напряжение перепада логического сигнала.

5. *Потребляемая мощность* определяется как средняя мощность за достаточно большой промежуток времени

$$P_{\text{ср}} = \frac{1}{2}(P_0 + P_1),$$

где P_0 и P_1 — мощности, потребляемые схемой в состоянии «включено» и «выключено».

Микросхемы, потребляющие большую мощность, обладают, как правило, и большим быстродействием. Уменьшение мощности (одновременно с повышением быстродействия) — одна из самых сложных проблем микроэлектроники.

Основные характеристики логических микросхем:

- а) прямая передаточная $U_{\text{вых}}(U_{\text{вх}})$;
- б) входная $I_{\text{вх}}(U_{\text{вх}})$;
- в) выходная $I_{\text{вых}}(U_{\text{вых}})$.

По схемотехнической реализации схемы логики делятся на:

- а) транзисторные логические схемы с непосредственными связями — *ТЛНС*;
- б) транзисторные логические схемы с резистивными связями — *РТЛ* (резистивно-транзисторная логика);

в) транзисторные схемы с резистивно-емкостной связью — *РЕТЛ*;

г) диодно-транзисторные — *ДТЛ*;

д) транзисторно-транзисторные — *ТТЛ*;

е) транзисторная логика на переключателях тока — *ТЛПТ*.

Интегральная схема логики с непосредственными связями является одной из первых логических схем (рис. 4.7), реализующих функцию ИЛИ—НЕ. Основные достоинства схемы — простота, малая потребляемая мощность и высокое быстродействие.

Принцип работы схемы состоит в том, что нулевому сигналу на всех входах соответствует единичный сигнал на выходе схемы, а при поступлении единичного сигнала хотя бы на один из входов на выходе устанавливается нулевой сигнал ($F = A + B + C$).

Транзисторы в схеме работают в насыщенном режиме и в активном при малых токах на выходе. На базу поступает сигнал нулевого уровня, соответствующий напряжению ниже порога отпираания, или единичный сигнал, соответствующий режиму насыщения транзистора.

Рассмотрим влияние паразитных связей активного типа, образованных паразитными транзисторами $T'1—T'3$ и T_R , ($T'1$ и $T'2$ не показаны.) Транзистор T_R закрыт положительным потенциалом на базе ($+N$). На подложке имеется максимальный отрицательный потенциал, в данном случае земля. Транзисторы $T'1—T'3$ закрыты при закрытых транзисторах $T1—T3$. При переходе этих транзисторов в режим насыщения соответствующие паразитные транзисторы понижают уровень нулевого сигнала на выходе схемы за счет связи коллектора с подложкой через открытый паразитный транзистор.

Недостатками схем *ТЛНС* являются низкие нагрузочная способность и помехоустойчивость ($n \leq 4$; $U_n = 0,1 \div 0,15$ В). На работу схемы значительное влияние оказывает разброс входных характеристик транзисторов, поэтому необходимо подбирать транзисторы с одинаковым сопротивлением базы. Сопротивление базы невелико, и поэтому малые отклонения напряжения на базе вызывают большие

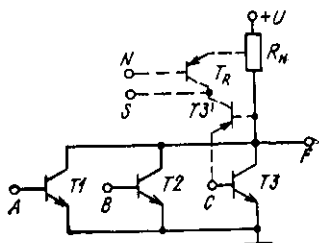


Рис. 4.7. Схема *ТЛНС* с учетом паразитных транзисторов.

изменения базового тока. Для повышения помехоустойчивости в цепи баз включают дополнительные сопротивления. Тогда полученная схема будет схемой РТЛ (рис. 4.8).

Схемы ТЛНС выполняются с общим коллектором, поэтому можно уменьшать общую площадь, занимаемую схемой и, кроме того, паразитную емкость изолирующего перехода. На примере характеристик инвертора, построенного на одном из входных транзисторов и R_n , рассмотрим характеристики ТЛНС.

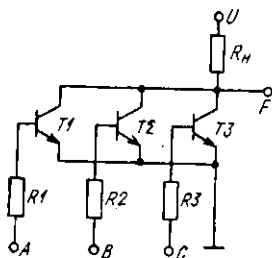


Рис. 4.8. Схема РТЛ.

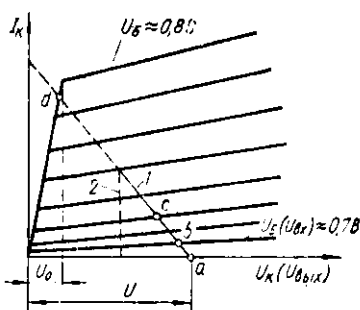


Рис. 4.9. Семейство выходных характеристик транзистора: 1 — без учета влияния каскада нагрузки; 2 — для инвертора, нагруженного на выходе схемой ТЛНС.

Одной из наиболее важных является прямая передаточная характеристика $U_{\text{вых}}(U_{\text{вх}})$. Она может быть построена по известному семейству выходных характеристик транзистора, включенного по схеме с общим эмиттером, совместно с нагрузочной прямой, наклон которой определяется R_n (рис. 4.9).

При напряжении на базе меньше порога отпирания (в частном случае $U_B < 0,6 \text{ В}$), транзистор практически заперт, коллекторный ток очень мал и напряжение $U_K \approx U$. Когда напряжение на базе становится выше порога отпирания ($U_B > 0,6 \text{ В}$), ток возрастает и рабочая точка схемы из a перемещается вверх по нагрузочной прямой (точки b , c). При большом напряжении на базе транзистор переходит в режим насыщения и $U_K = U_0$.

Из прямой передаточной характеристики (рис. 4.10) видно, что при значительном изменении входного напряжения имеются уровни напряжений U и U_0 , соответствующие логической единице и логическому нулю.

через входную цепь. При этом ток в базе $T1$ мал, транзистор закрыт и потенциал на выходе близок к U_2 .

Диоды $D4$ и $D5$ всегда поддерживаются в открытом состоянии источником U_3 . При малых токах падение напряжения на диодах определяется характеристиками переходов. В качестве диодов смещения и входных диодов при небольшом U_1 используется первая схема диодного включения транзисторов ($U_{KB} = 0$, рис. 3.7).

Активные паразитные компоненты схемы исключаются соответствующим включением подложки и изолирующих областей резисторов. Свойственные диодным структурам ем-

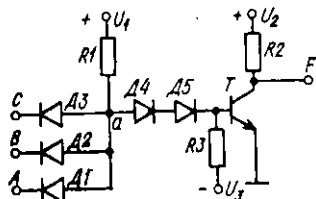


Рис. 4.15. Принципиальная схема ДТЛ.

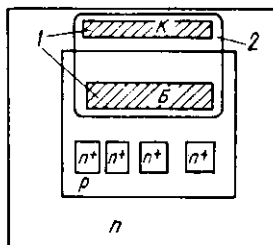


Рис. 4.16. Топология входных диодов в схеме ДТЛ: 1 — контактные окна; 2 — металлизация.

кости стремятся свести к минимуму. Этого достигают, используя в качестве входных диодов транзисторные структуры с общим коллектором и общей базой, при этом площадь коллекторного перехода сводится к минимуму (рис. 4.16). Однако в этом случае возникают дополнительные паразитные элементы — торцевые $n-p-n$ -транзисторы, коэффициент усиления которых больше, чем коэффициент усиления паразитного $p-n-p$ -транзистора. Это связано с тем, что ширина базы паразитного $n-p-n$ -транзистора меньше 6 мкм (в $p-n-p$ 10 мкм). Эффективность эмиттера этого паразитного транзистора выше, так как концентрация примеси в эмиттере выше, чем в базе. Паразитный торцевой транзистор создает нежелательную связь между входами. Например, если на один из входов подана «1», а на другой «0», то торцевой транзистор будет находиться в активном режиме, причем на базу будет подан плюс. Ток паразитного $n-p-n$ -транзистора складывается с коллекторным током транзистора, включенного на входе управляющего. Этот дополнительный ток уменьшает глубину насыщения и сдвигает рабочую точку к активной области. Поэтому

схему с диодами, имеющими общую базу, обязательно легируют золотом, а межэмиттерное расстояние выбирают не меньше 10 мкм.

Из входной характеристики схемы ДТЛ (рис. 4.17) видно, что, если сигнал на входе отрицателен (или меньше 1 В), ток от источника питания протекает через резистор $R1$ и входные диоды Д1—Д3. В этой области входной характеристики ток, протекающий через диоды смещения Д4 и Д5, мал. Входная характеристика на этом участке линейна, наклон ее определяется сопротивлением резистора $R1$. По мере роста положительного сигнала на входе диоды закрываются и ток становится равным обратному току $p-n$ -пере-

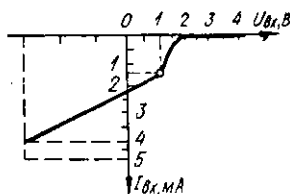


Рис. 4.17. Входная характеристика схемы ДТЛ.

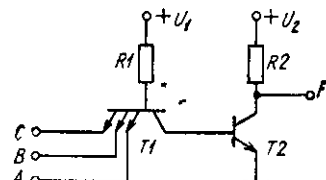


Рис. 4.18. Схема ТТЛ.

хода. Смещение точки перегиба характеристики в область положительных входных напряжений определяется величиной положительного напряжения в точке a , которое необходимо компенсировать входным напряжением (рис. 4.15).

Выходная характеристика соответствует характеристике транзисторного каскада с общим эмиттером и совпадает с характеристикой схемы ТЛНС (рис. 4.12).

Передаточная характеристика схемы ДТЛ имеет такой же вид, как и для схемы ТЛНС. Однако данная схема имеет значительно больший размах логического сигнала, что связано с наличием диодов Д4 и Д5. Уровень логического сигнала, соответствующего единице, в этих схемах выше.

Транзисторно-транзисторные логические схемы. Схему транзисторно-транзисторной логики (рис. 4.18) можно рассматривать как вариант ДТЛ. Главное преимущество схемы ТТЛ состоит в активном действии механизма переключения входного транзистора. При выключении выходного транзистора заряд, накопленный в базе, разряжается через открытый входной транзистор.

Эмиттерные переходы транзистора Т1 выполняют функции входных диодов, а коллекторный — смещающего диода. Следовательно, многоэмиттерный транзистор выполня-

ет функции четырех диодов, и его можно рассматривать как функциональный прибор.

Схема *ТТЛ* выполняет функцию И—НЕ ($F = \overline{ABC}$). Если на все входы схемы подано напряжение, соответствующее высокому уровню («1»), то эмиттеры входного транзистора смещаются в обратном направлении. Ток, задаваемый в его базу через $R1$, проходит в цепь коллектора, смещенного в прямом направлении, и далее в базу транзистора $T2$. При этом $T2$ находится в режиме насыщения, а напряжение на выходе схемы соответствует низкому логическому уровню («0»). Транзистор $T1$ находится в инверсном активном режиме, так как его коллекторный переход смещен в прямом направлении, а эмиттерные — в обратном.

Если хотя бы на один вход подан «0», то соответствующий эмиттер входного транзистора смещается в прямом направлении. Ток, задаваемый в базу транзистора $T1$, будет преимущественно проходить через этот эмиттер. Коллекторный ток транзистора $T1$ уменьшается, и транзистор $T2$ выключается, так как ток в его базе становится меньше порога включения. Для всех режимов работы схемы коллекторный переход транзистора $T1$ смещен в прямом направлении и в области коллектора постоянно имеется избыточный заряд неосновных носителей.

При создании ИС все основные области многоэмиттерного транзистора образуются одновременно с соответствующими областями обычных транзисторов. Поэтому $T1$ и $T2$ имеют одинаковое распределение примесей в эмиттере, базе, коллекторе и одинаковые удельные емкости переходов. Различие между многоэмиттерным и обычным транзистором состоит в том, что они имеют разные площади коллекторных и эмиттерных переходов и различное расположение контактов.

Коэффициенты передачи тока между соседними эмиттерами через участок пассивной базы должны быть малыми. Конструктивно многоэмиттерный транзистор выполняют так, что толщина активной базы значительно меньше расстояния между эмиттерами, поэтому большая часть

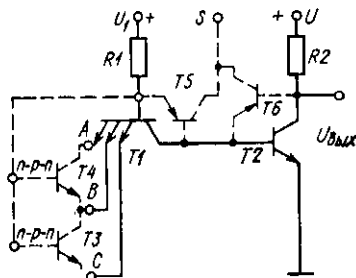


Рис. 4.19. Схема *ТТЛ* с учетом паразитных транзисторов.

инжектируемых в базу неосновных носителей не доходит до соседнего эмиттера, а улавливается коллектором.

Паразитные транзисторы, связанные с резисторами, нейтрализуются путем подсоединения областей, изолирующих резисторы, к максимальному положительному потенциалу схемы. Действие паразитных торцовых транзисторов $T3$ и $T4$ устраняется конструктивным размещением эмиттеров в базе и благодаря легированию золотом.

Однако $T5$ и $T6$ входят в активный режим работы при насыщенном транзисторе $T2$ и при всех режимах работы $T1$. Паразитный транзистор $T6$ работает в активном режиме, когда $T2$ насыщен. При этом несколько снижается напряжение между коллектором и эмиттером основного транзистора $T2$. Однако этот эффект не ухудшает характеристики выходного транзистора и даже улучшает их, снижая уровень логического нуля на выходе схемы. Транзистор $T5$ находится в активном режиме при нулевом и единичном сигнале на входе, т. е. база транзистора $T1$ постоянно связана с подложкой.

Если на входе «0», то влияние подложки проявляется в уменьшении входного тока за счет того, что часть базового тока ответвляется в подложку. Ток, вытекающий из эмиттера $T1$, уменьшается. Когда потенциалы на всех входах равны «1», подложка при заданном коллекторном токе транзистора $T1$ снижает управляющий ток инвертора (часть тока проходит на подложку). Этот эффект нежелателен, так как снижается нагрузочная способность транзистора $T2$.

Паразитные эффекты пассивного типа на входе схемы минимизированы за счет использования структуры с общей базой и общим коллектором. Кроме того, паразитные емкости уменьшены за счет исключения диода смещения и резистора смещений базовой цепи. Однако снижение паразитных емкостей приводит к некоторому ухудшению параметров схемы. Несколько снижается пороговое напряжение ввиду исключения из схемы одного диода смещения и за счет устранения перемычки между коллектором и базой транзистора $T1$. Характеристики схемы $ТТЛ$ имеют тот же вид, что и в схеме $ДТЛ$.

Транзисторные логические переключатели тока. Этот тип схем с объединенными эмиттерами называют еще токовыми переключателями (рис. 4.20). Они относятся к классу сверхбыстродействующих схем с относительно высокой потребляемой мощностью. Высокое быстродействие схем обес-

печивается исключением режима насыщения и связанной с ним задержки, а также благодаря применению на выходе схем эмиттерных повторителей, ускоряющих процесс заряда нагрузочной емкости схемы. Уменьшение задержки достигается ограничением логического перепада, однако это приводит к уменьшению помехоустойчивости схемы.

Схема выполняет одновременно две функции ИЛИ—НЕ — (выход 1) и ИЛИ (выход 2). На базу T_4 подается постоянное смещение $U_{см}$, обеспечивающее активный режим при нулевых напряжениях на входах A, B, C . Сигнал смещения на базе T_4 меньше уровня логической единицы. При этом через транзистор T_4 протекает ток I_0 , задаваемый сопротивлением R_0 . За

счет этого тока на сопротивлении R_3 создается падение напряжения, равное $\alpha I_0 R_3$, и напряжение в точке b будет $U_b = U - \alpha I_0 R_3$. Напряжение на выходе 2 будет равным разности напряжений на коллекторе T_4 и на эмиттерном переходе T_6 , а на выходе 1 $U_1 = U - U_{эб}$.

Если хотя бы на один из входов схемы (например, A) подать напряжение, соответствующее уровню «1», то транзистор T_1 откроется и весь ток пойдет через этот транзистор, так как уровень напряжения на базе этого транзистора выше, чем $U_{см}$. Напряжение в точке a понизится и станет равным $U - \alpha I_0 R_4$. Разность уровней единицы и нуля приблизительно равна $\alpha I_0 R_4$ и соответствует размаху логического сигнала.

Сопротивление R_0 выбирается таким, чтобы при изменении состояния входных транзисторов ток практически оставался постоянным ($R_0 > R_3 = R_1$). Таким образом, изменение потенциала на входах схемы переключает ток I_0 : в одном случае он проходит через T_4 , а при единичном напряжении на входах — через входные транзисторы. Поэтому схему называют *токовым переключателем*. Резисторы схемы $R_1—R_4$ и R_0 размещают в общей изолированной области, которая соединена с напряжением питания U , а подложка соединена с землей. При этом все паразитные транзисторы, сопутствующие резисторам, находятся в режиме отсечки. Все паразитные $p-n-p$ -транзисторы, связанные с основными, тоже

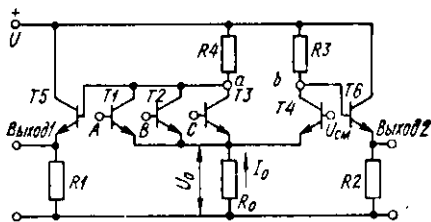


Рис. 4.20. Принципиальная схема ТЛИТ.

выключены благодаря тому, что основные транзисторы работают только в активном режиме.

Таким образом, в схеме ТЛПТ подложка вносит только пассивные паразитные связи — емкости переходов, смещенных в обратном направлении для резисторных структур, и емкости коллектор — подложка, а это значит, что паразитные элементы во всех случаях оказывают влияние только на переходные процессы в схеме и не влияют на ее статические характеристики.

Будем считать, что омическое сопротивление тела коллектора и резистивные компоненты паразитного перехода

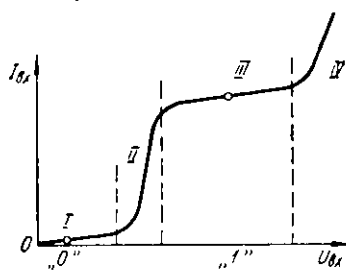


Рис. 4.21. Входная характеристика схемы ТЛПТ.

между областью коллектора и подложкой малы по сравнению с сопротивлением нагрузочных резисторов $R3$ и $R4$ и ими можно пренебречь. Остаются только паразитные емкости коллектор — подложка и емкости между резистором и изолирующей областью. Для построения ИС необходимо создать три изолированные области: первая —

для всех резисторов и для транзисторов $T5$ и $T6$; вторая — для транзисторов $T1$ — $T3$, третья — для транзистора $T4$.

На входной характеристике схемы ТЛПТ (рис. 4.21) можно выделить четыре участка. Первый участок соответствует закрытому состоянию входного транзистора. Входной ток схемы мал и проходит через транзистор $T4$, при этом выполняется условие $U_{вх} < U_{см} - 2kT/q$. Вторым участком соответствует отпиранию входного транзистора, входной ток растет, что приводит к увеличению коллекторного тока. Когда $U_{вх} = U_{см} + 2kT/q$, коллекторный ток транзистора $T4$ становится значительно меньше I_0 , однако ток через R_0 остается практически постоянным.

На третьем участке выполняется условие $U + 2kT/q < U_{вх} < U_{г.н}$, где $U_{г.н}$ — входное напряжение, соответствующее границе насыщения входного транзистора. На этом участке возрастает ток I_0 и напряжение U_0 , входной ток изменяется мало и определяется сопротивлением R_0 . На четвертом участке транзистор входит в режим насыщения $U_{вх} > U_{г.н}$, при этом $I_K \approx I_0 = \text{const}$.

В закрытом состоянии рабочая точка схемы находится на первом участке, в открытом — на третьем участке.

Прямая передаточная характеристика рассматривается для разных входов и выходов схемы (рис. 4.22). Уровень выходных напряжений логической схемы ниже уровней на коллекторах на величину падения напряжения на эмиттерном переходе эмиттерных повторителей.

Выходные характеристики схемы $I_{\text{вых}}(U_{\text{вых}})$ представлены на рис. 4.23. Выходной ток для каждого из выходов $I_{\text{вых}} = I_{\text{э}} - U_{\text{вых}}/R_{\text{э}}$, где $I_{\text{э}}$ — эмиттерный ток соответствующего эмиттерного повторителя.

Когда логические транзисторы заперты, схема по выходному току должна обеспечить отпирание транзисторов в на-

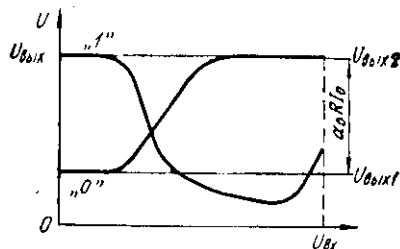


Рис. 4.22. Прямая передаточная характеристика схемы ТЛПТ.

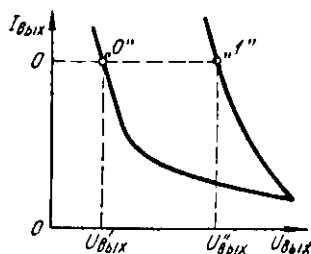


Рис. 4.23. Выходные характеристики схемы токового переключателя.

грузке, поэтому ее $I_{\text{вых}} > 0$. По мере уменьшения выходного напряжения крутизна выходной характеристики монотонно возрастает.

4.3. АНАЛОГОВЫЕ ЛИНЕЙНЫЕ ИС

По выполняемым функциям линейные интегральные схемы (ЛИС) делятся на группы:

1. Многоцелевые усилители без дифференциального входа.

2. Многоцелевые дифференциальные усилители.

3. Активные и пассивные фильтры.

4. Стабилизаторы напряжения и др.

Активные элементы схем работают в линейном режиме, или осуществляют нелинейные преобразования входных сигналов. Из всех линейных схем наиболее распространены многокаскадные схемы усилителей с дифференциальными входами — операционные усилители, которые отличаются большой точностью работы и широким диапазоном применения. В состав операционных усилителей входит целый

ряд более простых схем (дифференциальные усилители, источники тока и напряжения, схемы сдвига потенциального уровня, выходные каскады и др.).

Дифференциальные усилители. Из самого названия следует, что эти усилители реагируют на разность сигналов, поступивших на входы. Это свойство используется в схемах с большим усилением постоянного тока. Основной недостаток состоит в трудности получения требуемой симметрии в рабочем диапазоне температур. Дифференциальные усилители широко применяются в сложных ЛИС и как отдельные каскады.

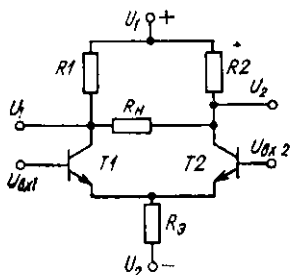


Рис. 4.24. Схема дифференциального усилителя.

Идеальный дифференциальный усилитель должен иметь полную симметрию, бесконечную полосу пропускания, стабильный во времени и независимый от температуры и от смещения входного сигнала коэффициент усиления, выходной сигнал, соответствующий по форме входному.

Хотя практически реализовать идеальный усилитель невозможно, однако необходимо максимально приближаться к нему. Главные причины несовершенства реальных усилителей объясняются дрейфом, шумами, нелинейностью активных приборов. Следовательно, для достижения максимального соответствия между реальным и идеальным усилителем необходимо обеспечить: малое входное напряжение и низкий уровень шума; незначительный температурный и временной дрейф и хорошую линейность передаточной характеристики; широкую полосу пропускания.

Работа дифференциального усилителя (рис. 4.24) зависит от поступающих на входы сигналов: одинаковых по амплитуде и фазе или одинаковых по амплитуде, но противоположных по фазе. Первые называются синфазными, вторые — противофазными (или дифференциальными). Соответственно различают синфазный и дифференциальный режимы работы.

При поступлении дифференциальных сигналов на оба входа токи в транзисторах изменяются на одну и ту же величину — один растет, а другой падает. Соответственно изменяется напряжение на коллекторах. Следовательно, дифференциальные сигналы выводят схему из состояния рав-

новесия и потенциалы коллекторов изменяются пропорционально изменению коллекторных токов. Выходной сигнал, снятый с двух коллекторов, повторяет по форме входной. В этом режиме общий ток через эмиттерный резистор $R_э$ не изменяется, т. е. $R_э$ не влияет на работу схемы.

При поступлении синфазных сигналов протекающие через транзисторы токи и коллекторные напряжения изменяются одинаково и одновременно. Напряжение на нагрузке, включаемой между коллекторами T_1 и T_2 , не изменяется. Поскольку сопротивление резистора $R_э$ большое, то режим работы приближается к режиму генератора тока, и ток в общей эмиттерной цепи почти не изменяется, т. е. синфазные сигналы слабо влияют на токи транзисторов T_1 и T_2 , и в случае симметричной схемы напряжения U_1 и U_2 почти не изменяются. Но так как всегда имеется разброс параметров транзисторов и резисторов, то даже синфазные сигналы вызывают появление дифференциального сигнала.

Самым важным условием получения дифференциального усилителя является реализация двух транзисторов с одинаковыми или близкими параметрами. При интегральной технологии их выполняют рядом на одной подложке, что позволяет хорошо согласовать параметры отдельных элементов.

Важным свойством усилителя является его способность подавлять синфазный сигнал. В практике использования дифференциального усилителя часто заземляют один из входов, а на другой подают полезный сигнал. В этом случае благодаря наличию резистора в цепи эмиттера разность напряжений на дифференциальных входах будет малой, т. е. происходит подавление синфазного сигнала. При этом основную роль играет большое сопротивление диффузионного резистора. Для его выполнения требуется большая площадь, поэтому применяют специальные схемы источников тока на транзисторах. Для небольших приращений сигнала транзистор эквивалентен резистору с большим сопротивлением. Интегральный вариант схемы представлен на рис. 4.25. Режим работы транзистора T задается резисторами и диодами. Схема создает фиксированный коллекторный ток. В ИС в качестве диодов чаще всего используют эмиттерный переход транзисторов, выполняемых на общем кристалле, поэтому различием их характеристик можно пренебречь. Для компенсации температурных изменений тока генератора в цепь базы T вводят диоды. Наиболее

эффективно включать диоды последовательно с резистором. Важным условием стабилизации тока является идентичность характеристик диодов и характеристики перехода эмиттер — база транзистора.

В операционных усилителях широко применяют транзисторные схемы, в которых используется комбинация включения двух транзисторов (рис. 4.26). Они могут повышать коэффициент усиления, входное сопротивление и изменять другие параметры.

Транзистор $T1$ включен по схеме с общим эмиттером, а $T2$ — с общим коллектором. Эквивалентный коэффициент усиления каскада $\beta = \beta_1 (1 + \beta_2) \approx \beta_1 \beta_2$. Эквивалент-

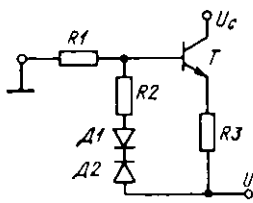


Рис. 4.25. Схема с фиксированным коллекторным током и с температурной компенсацией.

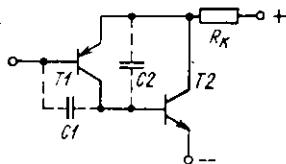


Рис. 4.26. Схема сложного транзистора на взаимодополняющих структурах.

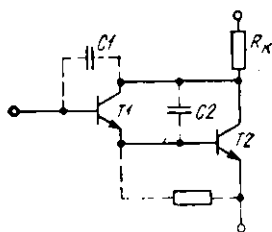


Рис. 4.27. Схема Дарлингтона.

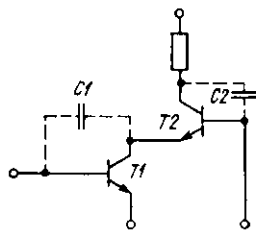


Рис. 4.28. Каскодное включение транзисторов.

ная схема по полярности включения подобна $p-n-p$ -транзистору. Если в качестве $p-n-p$ -транзистора используется паразитный транзистор с $\beta \approx 1$, то общий коэффициент усиления структуры будет определяться $n-p-n$ -транзистором и β_2 останется достаточно большим.

В схеме Дарлингтона (рис. 4.27) транзистор $T1$ включен по схеме с общим коллектором, а $T2$ — по схеме с общим эмиттером. Характерной особенностью схемы является большой коэффициент усиления $\beta = \beta_1 \beta_2$ и высокое входное

сопротивление, достигающее сотен килоом. Коэффициент усиления схемы по напряжению не зависит от β и определяется только отношением сопротивлений

$$K_U = -\frac{R_K}{r_{\Sigma 2}}.$$

Сопротивление эмиттерного перехода транзистора T_2

$$r_{\Sigma 2} = \frac{\varphi_T}{I_E},$$

где $\varphi_T = \frac{kT}{q} = 0,025$ при $T = 300$ К.

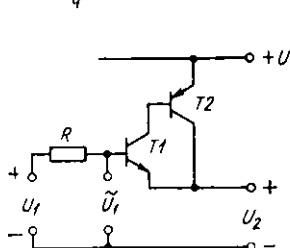


Рис. 4.29. Схема стабилизатора напряжения.

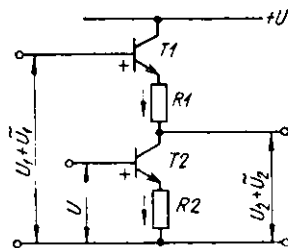


Рис. 4.30. Схема сдвига потенциального уровня.

Входная емкость определяется емкостью транзистора $T1$ $C_1 \approx C_{вх}$, а выходная — преимущественно емкостью транзистора $T2$ $C_2 \approx C_{вых}$.

Составной транзистор представляет собой каскодное включение транзисторов $T1$ и $T2$ (рис. 4.28). Транзистор $T1$ включен по схеме с общим эмиттером, а $T2$ — с общей базой. Эквивалентный коэффициент усиления схемы

$$\beta = \beta_1 \alpha_2 \approx \beta_1.$$

Схема имеет такой же коэффициент усиления, как транзистор $T1$, но в нем ослаблена связь между входом и выходом. Кроме того, сопротивление схемы оказывается гораздо выше, чем сопротивление схемы Дарлингтона.

Источники постоянного напряжения. Простейший стабилизатор напряжения с минимальным выходным сопротивлением, в котором использован составной транзистор, представлен на рис. 4.29.

Из анализа схемы следует

$$R_{вых} = \frac{1}{1 + \alpha_1 \beta_2} \left(r_{\Sigma 1} + \frac{R + r_{\Sigma 1}}{1 + \beta_1} \right),$$

где R_1 — сопротивление источника U_1 . При $\beta = 50$, что характерно для транзисторов с вертикальными переходами, $R_{\text{вых}} = 10 \text{ Ом}$.

Выходное напряжение стабилизатора

$$U_2 = U_1 - U_{\text{Э0}},$$

где $U_{\text{Э0}}$ — напряжение на эмиттерном переходе транзистора $T1$.

Схема сдвига потенциала. Схема представляет собой эмиттерный повторитель транзистора $T1$, в котором нагрузкой является сопротивление R_1 и выходное динамическое сопротивление транзистора $T2$ (рис. 4.30). Выход отделен от входа несколькими переходами и имеет потенциал, близкий к входному. Задача схемы состоит в том, чтобы изменить в какой-то точке ИС постоянную составляющую напряжения при неизменной переменной составляющей.

На вход схемы подается постоянное U_1 и переменное $\tilde{U}_1$ напряжения, на выходе соответственно будет U_2 и $\tilde{U}_2$. Необходимо, чтобы были выполнены условия $U_2 < U_1$ и $\tilde{U}_2 \approx \tilde{U}_1$. Постоянная составляющая выходного напряжения может быть записана в виде:

$$U_2 = U_1 - U_{\text{Э0}} - I_{\text{Э1}} R_1.$$

Ток эмиттера транзистора $T1$

$$I_{\text{Э1}} = \frac{U - U_{\text{Э0}}}{R_2},$$

где $U_{\text{Э0}}$ — напряжение эмиттерного перехода $T2$.

Напряжение на базе транзистора $T2$ должно быть настолько больше $U_{\text{Э0}}$, чтобы он был открыт, но не насыщен. Разность $U_1 - U_2$ задается, а напряжение $U_{\text{Э0}}$ является параметром p - n -перехода.

Коэффициент передачи переменной составляющей

$$K_- = \frac{\tilde{U}_2}{\tilde{U}_1} = \frac{U_{\text{Э1}}}{U_1} \cdot \frac{\tilde{U}_2}{U_{\text{Э1}}} = K_1 K_2,$$

где K_1 — коэффициент передачи повторителя; K_2 — коэффициент передачи делителя, состоящего из R и $R_{\text{вых}}$. Из теории транзисторных усилителей следует, что если $R_2 > r_{\text{Б2}}$, то $R_{\text{вых2}} \approx r_{\text{К2}}$. При токе 1 мкА сопротивление $r_{\text{К2}}$ составляет сотни килоом, поэтому можно при-

нять $K_1 \approx 1$. Сопротивление R_1 не превышает нескольких килоом, т. е. $R_1 \ll r_{K2}$, и

$$K_2 = \frac{R_{\text{вых}2}}{R_{\text{вых}2} + 1} \approx 1,$$

т. е. переменная составляющая напряжения передается без ослабления.

Для обеспечения большого коэффициента усиления нагрузочное сопротивление должно быть максимальным. Часто в качестве нагрузки используют нелинейные элементы, которые имеют большое сопротивление на переменном токе и малое — на постоянном, т. е. такой элемент имеет большое динамическое сопротивление при сравнительно малом падении напряжения.

В качестве динамической нагрузки можно использовать $p-n-p$ -транзистор $T2$ — обычно это горизонтальный транзистор (рис. 4.31). При заданном базовом токе сопротивление коллектора транзистора

$$r_{K2} = \frac{r_K}{1 + \beta}$$

и может быть от 10 до 100 кОм.

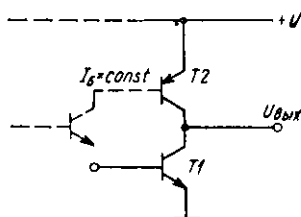


Рис. 4.31. Каскод с динамической нагрузкой.

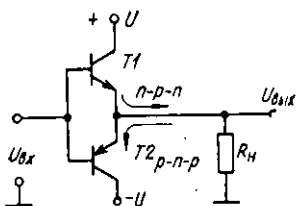


Рис. 4.32. Выходной каскод на разнотипных транзисторах.

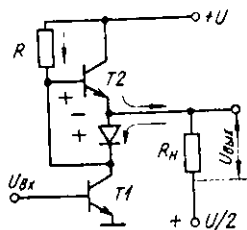


Рис. 4.33. Выходной каскод на однотипных транзисторах.

Выходные каскады. Для полупроводниковых ИС характерны два варианта выходных каскадов (рис. 4.32 и рис. 4.33).

В каскаде с разнотипными $n-p-n$ и $p-n-p$ -транзисторами в исходном состоянии $T1$ и $T2$ закрыты. При поло-

жительном сигнале открывается и работает $n-p-n$ -транзистор $T1$ (ток I_n). При отрицательном сигнале открывается и работает $T2$, а $T1$ закрыт (ток I_n). Для того чтобы открылся $T1$, необходимо подать напряжение, близкое к порогу его отпираания ($U_{э0} = 0,6 \div 0,7$ В). Входной сигнал должен иметь достаточную амплитуду, так как при малой амплитуде будут нелинейные искажения.

В качестве $p-n-p$ -транзистора желательно использовать паразитный транзистор (с вертикальными переходами) или составной $p-n-p$ $n-p-n$.

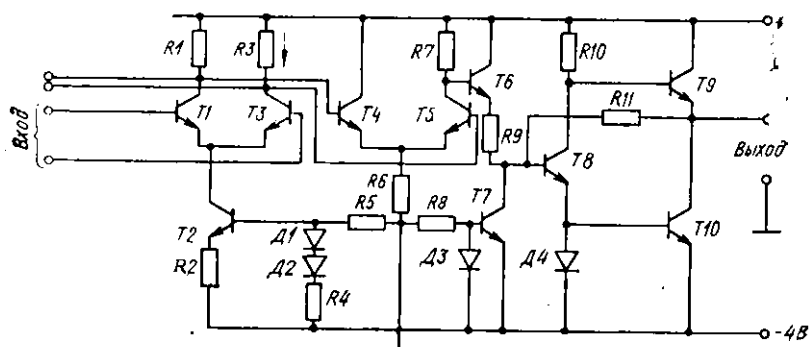


Рис. 4.34. Операционный усилитель.

Каскад на однотипных $n-p-n$ -транзисторах представлен на рис. 4.33 (вариант униполярного включения).

Допустим, что транзистор $T1$ открыт. Начальное напряжение на базе (при отсутствии сигнала) регулируется таким образом, что если потенциал на коллекторе равен $U/2$, то диод и транзистор $T2$ будут закрыты и через нагрузку ток будет равен нулю.

При поступлении положительного сигнала потенциал на коллекторе понизится, диод откроется и ток нагрузки пройдет от «+» $U/2$ через диод и транзистор $T1$.

При поступлении отрицательного сигнала потенциал на коллекторе $T1$ повысится, транзистор $T2$ откроется и ток нагрузки пройдет от «+» U через $T2$.

Эта схема несимметрична, транзистор $T2$ работает как эмиттерный повторитель с малым входным сопротивлением, а $T1$ — как каскад с общим эмиттером с большим входным сопротивлением.

Принципиальная электрическая схема операционного усилителя представлена на рис. 4.34. Первые два кас-

горизонтальный $p-n-p$ -транзистор $T1$, работающий в качестве генератора тока и нагрузочного элемента. Эмиттерный переход p_1-n_1 горизонтального транзистора $T1$ называется инжекционным. Транзистор $T2$ работает в инверсном режиме. В качестве эмиттерного перехода служит переход n_1-p_2 .

Рассмотрим работу ячейки И²Л с заземленным эмиттером. Источник питания включается между областью p_1 и n_1 и обеспечивает прямое смещение перехода p_1-n_1 . При этом в область n_1 эмиттера $T2$ инжектируются дырки. Электронейтральность области n_1 восстанавливается электронами, поступающими из омического контакта. Избыточные дырки и электроны, дойдя вследствие диффузии до эмиттерного

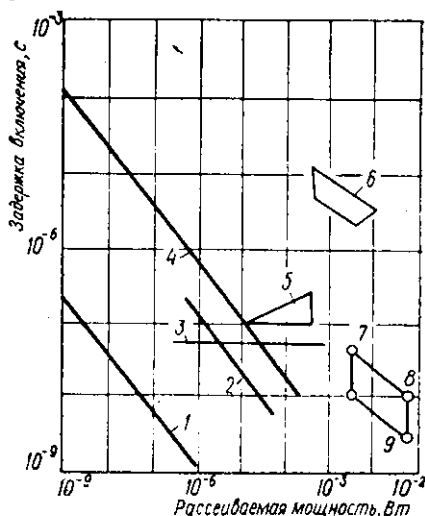


Рис. 4.35. Сравнение различных схем по величине произведения мощности-быстродействие: 1 — теоретический предел И²Л (10^{-12} Дж); 2 — лабораторные И²Л ($2 \cdot 10^{-10}$ Дж); 3 — комплементарные МДП; 4 — серийные И²Л (10^{-9} Дж); 5 — p -МДП; 6 — p -МДП; 7 — маломощные ТТЛ; 8 — стандартные ТТЛ с диодами Шоттки.

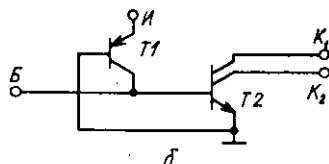
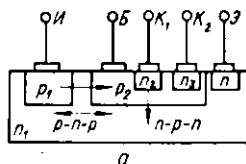


Рис. 4.36. Структура (а) и эквивалентная схема (б) планарного транзистора с инжекционным питанием.

перехода, частично компенсируют объемный заряд, в результате чего снижается потенциальный барьер перехода и образуется его прямое смещение. В результате прямого смещения эмиттерного перехода происходит инжекция электронов в базу p_2 . Избыточные носители компенсируют часть объемного заряда коллекторных переходов и смещают их в прямом направлении. Таким образом, вертикальный транзистор $T2$ переходит в режим насыщения.

Если на базу $T2$ подать потенциал земли, то инжекция через эмиттерный переход прекратится, а коллекторный переход вертикального транзистора сместится в обратном направлении. Выходное сопротивление вентиля при этом возрастет, а напряжение эмиттер — коллектор будет определяться нагрузочной цепью.

Питание схемы можно выполнить не только с помощью инжекторного $p-n$ -перехода. Вторым вариантом схем с инжекционным питанием является структура вертикального транзистора, включенного инверсно. Инжекция в базу транзистора происходит благодаря облучению кристалла световой энергией или другим

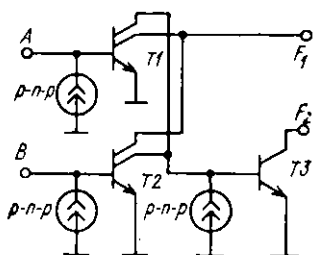


Рис. 4.37. Логическая схема НЕ — ИЛИ (F_1), НЕ — И (F_2) на базовых элементах И²Л.

видом излучения, при котором в области базы и эмиттера происходит генерация пар электрон — дырка. Генерацией в области коллектора можно пренебречь, так как коллектор имеет малые размеры, экранирован металлизацией на поверхности и высоко легирован. Неосновные носители в коллекторе имеют малое время жизни, накопление их вблизи эмиттерного

и коллекторного переходов переводит транзистор в режим насыщения.

Широкое применение схемы И²Л нашли в цифровых БИС. Логические и запоминающие ячейки И²Л содержат минимальное количество элементов. Цифровые БИС могут быть построены на основе одной типовой ячейки И²Л. Логические схемы НЕ—И и НЕ—ИЛИ могут быть реализованы объединением нескольких сложных транзисторов по коллекторам. Запоминающие ячейки реализуются с помощью перекрестных связей многоколлекторных транзисторов с общим инжектором. Пример схемы НЕ—И и НЕ—ИЛИ приведен на рис. 4.37. Многоколлекторный вертикальный $n-p-p$ -транзистор реализует функции инвертора. Логическая развязка, необходимая для выполнения функции НЕ—И, достигается при использовании коллекторных выходов транзистора в качестве входов для последующих каскадов. Соединение выходов вентилях И²Л по схеме рис. 4.37 реализует функцию НЕ—ИЛИ: A и B — входы схемы, F_1 и F_2 — выходы ($F_1 = \bar{A} + \bar{B}$, $F_2 = \bar{A}\bar{B}$). Если на вход A поступает сигнал единичного уровня, т. е. напряжение выше порога

отпирания (практически это 750 мВ), то транзистор $T1$ открыт и на его коллекторе будет потенциал логического нуля (обычно 50 мВ). Уменьшение напряжения на любом из входов ниже порога отпирания перехода эмиттер — база (ниже 750 мВ) приводит к переключению тока инжектора непосредственно на землю. В результате этого в эмиттерной цепи транзисторов $T1$ и $T2$ не происходит инжекции, и на коллекторах сохраняется высокий потенциал (750 мВ), который определяется входной цепью следующего каскада. Таким образом, с помощью переключения тока инжектора во вход-

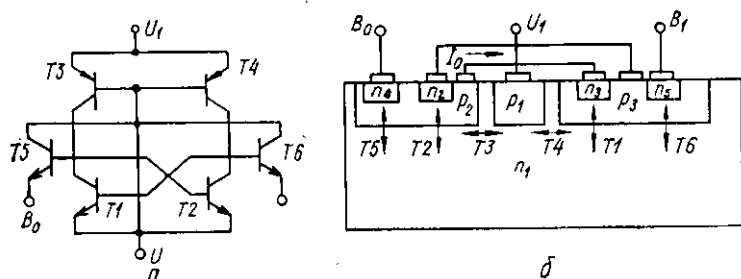


Рис. 4.38. Электрическая схема (а) и структура (б) элемента памяти с инжекционным питанием.

ную цепь вертикального транзистора можно получить переключение напряжения на выходе от 50 мВ до 750 мВ.

Использование ячеек И²Л в статических запоминающих устройствах позволяет достигнуть плотности упаковки информации, сравнимой со схемами динамической памяти на МДП-структурах. Схема памяти обладает высоким быстродействием. Задержка при записи и считывании соответственно достигает 150 и 60 нс.

Принципиальная схема элемента памяти и его структуры приведена на рис. 4.38. Элемент памяти располагается в одной изолированной области n . Для питания четырех двухколлекторных транзисторов используется один инжектор. Коллекторные области n_2 и n_3 соединены с базовыми областями p_2 и p_3 соответственно для образования перекрестной связи. Коллекторы транзисторов $T5$ и $T6$ соединены с разрядными шинами B_0 и B_1 . Если $T1$ открыт, то он закорачивает базовый ток $T2$ на землю (область n_1). Если открыт $T2$, то отводится базовый ток транзистора $T1$ и он остается закрытым. Бистабильное состояние инжекционного триггера обеспечивается в том случае, когда напряжение между

коллектором и эмиттером насыщенного транзистора меньше порога отпираания другого транзистора.

Схемы с инжекционным питанием в настоящее время широко применяются в микропроцессорах, аналого-цифровых преобразователях, измерительной аппаратуре, бытовой электронике и в других областях.

Дальнейшее развитие схем с инжекционным питанием ожидается на пути применения новых технологических методов и при использовании в базовых структурах И²Л диодов Шоттки.

Глава 5

ИНТЕГРАЛЬНЫЕ ЭЛЕМЕНТЫ НА ОСНОВЕ СТРУКТУР МЕТАЛЛ — ДИЭЛЕКТРИК — ПОЛУПРОВОДНИК

5.1. НЕКОТОРЫЕ СВОЙСТВА ПОВЕРХНОСТИ ПОЛУПРОВОДНИКОВ

Особые свойства поверхности связаны с наличием дополнительных разрешенных энергетических состояний, на которых могут быть заряды. Механизм возникновения энергетических уровней различен.

1. Уровни на поверхности образуются при обрыве кристаллической решетки, при этом нарушается периодический характер потенциала в полупроводнике и в каждой цепочке атомов, выходящих на поверхность, возникает разрешенный уровень энергии. Уровни этого типа называются *уровнями Тамма*.

2. В кристаллах с малыми постоянными решетки, если осуществляется пересечение уровней разрешенных энергетических зон, соответствующих различным атомным уровням, возникают поверхностные уровни, называемые *уровнями Шокли*.

3. Поверхностные уровни могут быть обусловлены атомами примеси на поверхности и поверхностными дефектами кристаллической решетки.

4. Поверхностные уровни появляются также и в случае адсорбции посторонних атомов на поверхности.

Поверхностные уровни Тамма возникают на идеально чистой поверхности полупроводника. Количество уровней

на поверхности равно количеству атомов, выходящих на поверхность. Плотность состояний этого типа приближается к 10^{15} см^{-2} .

Для реальной поверхности, покрытой слоем окисла с адсорбированными атомами или молекулами, характерно наличие локальных поверхностных состояний. Покрытие поверхности кремния пленкой окисла приводит к тому, что за счет образования связей $\text{Si}-\text{O}$ — плотность поверхностных состояний уменьшается примерно до 10^{11} см^{-2} .

Поверхностные состояния, независимо от механизма их возникновения, создают внутри запрещенной зоны полупроводника энергетические уровни донорного и акцепторного типа.

По времени установления равновесия между объемом полупроводника и поверхностными состояниями последние можно разделить на быстрые и медленные. Поверхностные уровни Тамма, а также уровни, обусловленные дефектами и примесями, имеют на поверхности хороший контакт с объемом полупроводника, поэтому время установления равновесия мало (порядка 10^{-7} с). Такие поверхностные состояния называются быстрыми.

Поверхностные состояния, связанные с адсорбцией посторонних атомов на поверхности, покрытой тонким слоем окисла, как и состояния, возникающие внутри окисной пленки, называются медленными. Время установления их равновесия с объемом составляет от 10^{-2} с до нескольких часов. Предполагается, что большое время установления равновесия связано с прохождением электронов сквозь окисный слой.

Наличие на поверхности системы энергетических уровней приводит к локализации на них заряда. Этот заряд называется зарядом поверхностных состояний и обозначается $Q_{\text{п.с}}$. Поверхность полупроводника оказывается заряженной относительно объема. Знак заряда поверхностных состояний может быть положительным и отрицательным. Заряд на поверхности, исходя из условий электрической нейтральности, компенсируется зарядом равной величины, но противоположного знака, возникающим у поверхности полупроводника.

Если концентрация носителей полупроводника $n = 10^{15} \text{ см}^{-3}$, а концентрация поверхностных состояний $N_{\text{п.с}} = 10^{11} \text{ см}^{-2}$, то поверхностный заряд нейтрализуется на глубине $\mathcal{L} = 10^{-4} \text{ см}$.

Следовательно, на определенной глубине полупроводника существует заряженная область, которая называется областью пространственного заряда ОПЗ.

ОПЗ характеризуется глубиной $\mathcal{L}$, которую в собственном полупроводнике принимают равной длине экранирования Дебая

$$\mathcal{L} = \sqrt{\frac{\epsilon \epsilon_0 k T}{2 q^2 n_i}}, \quad (5.1)$$

и избыточной проводимостью $\Delta \sigma(x)$, равной разности проводимости в точке x ОПЗ и проводимости в объеме полупроводника, а также зарядом Q_n и потенциалом $\varphi(x)$.

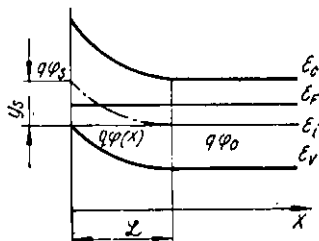


Рис. 5.1. Энергетическая диаграмма у поверхности n -полупроводника для случая инверсии.

В ОПЗ возникает разность потенциалов между объемом и поверхностью полупроводника и искривление энергетических зон.

Энергетическая диаграмма у поверхности полупроводника n -типа представлена на рис. 5.1. В поверхностных состояниях локализован отрицательный заряд. На приведенной диаграмме потенциал в полупроводнике принимается равным φ и сопоставляется со серединой запрещенной зоны. В объеме потенциал равен φ_0 , а на поверхности — φ_s . Потенциал в ОПЗ зависит от координаты x $\varphi(x)$ ($x = 0$ на поверхности). Для характеристики изгиба зон вводят величину y , выражающую изгиб зон в единицах $kT/q = \frac{1}{\beta}$,

$$y = \frac{q}{kT} (\varphi - \varphi_0). \quad (5.2)$$

В объеме полупроводника $y = 0$, на поверхности y_s .

Концентрация электронов и дырок в слое пространственного заряда

$$\begin{aligned} n &= n_i e^{\beta(\varphi - \varphi_F)}; \\ p &= n_i e^{\beta(\varphi_F - \varphi)}. \end{aligned} \quad (5.3)$$

Концентрация электронов и дырок в объеме полупроводника

$$\begin{aligned} n_0 &= n_i e^{\beta(\varphi_0 - \varphi_F)}; \\ p_0 &= n_i e^{\beta(\varphi_F - \varphi_0)}, \end{aligned} \quad (5.4)$$

где n_i — концентрация носителей в собственном полупроводнике.

Основные задачи, которые решает физика поверхности полупроводников, сводятся к определению в области объемного заряда потенциала $\varphi(x)$, избыточных концентраций носителей Δn и Δp , избыточной проводимости $\Delta \sigma(x)$ и объемного заряда $Q(x)$.

При этом имеют место допущения:

а) концентрация примесей в объеме полупроводника предполагается достаточно малой, полупроводник невырожден и для решения применима статистика Больцмана;

б) изгибы зон у поверхности не приводят к вырождению;

в) примеси в объеме полупроводника полностью ионизированы.

Эти задачи решаются с применением положений теории Гаррэтта—Браттейна.

Для определения хода потенциала в области объемного заряда решаем уравнение Пуассона для одномерного случая

$$\frac{d^2\varphi}{dx^2} = -\frac{\rho(x)}{\epsilon\epsilon_0}, \quad (5.5)$$

где $\rho(x)$ — плотность заряда.

В случае полностью ионизированных примесей

$$\rho(x) = q[(p - p_0) - (n - n_0)]. \quad (5.6)$$

Умножив обе части уравнения на $\frac{d\varphi}{dx} dx$, проинтегрируем его в пределах от φ до φ_0 , обозначив при этом

$$e^{\beta(\varphi - \varphi_0)} = \frac{p_0}{n_i} = \frac{n_i}{n_0} = \lambda. \quad (5.7)$$

После интегрирования первая производная потенциала

$$\frac{d(\varphi - \varphi_0)}{dx} = \pm \frac{F(y, \lambda)}{\beta \mathcal{L}},$$

или, подставив $y = \beta(\varphi - \varphi_0)$, получим

$$\frac{dy}{dx} = \pm \frac{F(y, \lambda)}{\mathcal{L}}, \quad (5.8)$$

где

$$F(y, \lambda) = [\lambda(e^{-y} - 1) + \lambda^{-1}(e^y - 1) + y(\lambda - \lambda^{-1})]^{1/2}. \quad (5.9)$$

В (5.8) знак «+» принимают при $y < 0$ и «-» при $y > 0$. Вычисление интеграла в общем виде оказывается сложным, поэтому ход потенциала определяется для каждого частного случая. Первое слагаемое многочлена (5.9) определяется концентрацией дырок у поверхности полупроводника и преобладает над вторым и третьим слагаемыми для случаев обогащения у поверхности p -полупроводника и инверсии n -полупроводника. Второе слагаемое связано с избыточной концентрацией электронов и велико для случая обогащения n -полупроводника и инверсии в p -полупроводнике, третье — получено при интегрировании величин, опре-

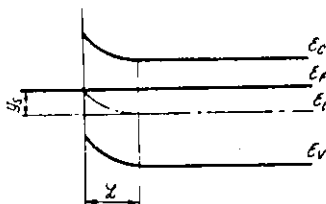


Рис. 5.2. Энергетическая диаграмма у поверхности n -полупроводника для случая обеднения.

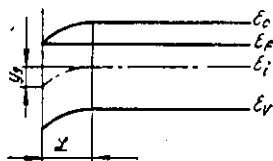


Рис. 5.3. Энергетическая диаграмма электронного полупроводника для случая обогащения.

деляющих концентрацию в объеме, и поэтому существенную роль играет в случае обеднения у поверхности полупроводника. В области пространственного заряда реализуются три случая: обеднение, обогащение и инверсия.

Например, в полупроводнике n -типа при наличии отрицательного заряда в его поверхностных состояниях основные носители — электроны уходят вглубь полупроводника. В области объемного заряда остается положительный заряд неподвижных ионизированных донорных примесей, равный заряду поверхностных состояний. Концентрация свободных носителей уменьшается, и избыточная проводимость $\Delta\sigma$ становится отрицательной. Энергия электронов в области объемного заряда повышается и это выражается изгибом энергетических зон (рис. 5.2). Ход потенциала в области обеднения можно определить, интегрируя (5.8). Пренебрегая первым и вторым слагаемым в выражении для $F(y, \lambda)$, получим

$$y = Ax^2. \quad (5.10)$$

При достаточно большом отрицательном заряде в поверхностных состояниях область обеднения значительно рас-

ширятся. При этом увеличивается генерация пар электрон—дырка, причем электрон выводится полем из области пространственного заряда, а дырка притягивается к заряженной поверхности. Кроме того, эта поверхность притягивает дырки, попавшие в область пространственного заряда в результате диффузии. Следовательно, у поверхности полупроводника скапливаются неосновные носители — дырки, и проводимость в тонком приповерхностном слое изменяет знак (происходит инверсия проводимости). Область у поверхности полупроводника называется инверсионным слоем. На энергетической диаграмме появление инверсионного слоя характеризуется пересечением середины запрещенной зоны с уровнем Ферми (рис. 5.1).

Область обогащения возникает у поверхности *n*-полупроводника при наличии положительного заряда в поверхностных состояниях. В этом случае подвижные основные носители притягиваются положительно заряженной поверхностью и образуют слой отрицательного пространственного заряда. Энергия электронов у поверхности понижается и зоны изгибаются вниз (рис. 5.3).

Избыточная проводимость у поверхности $\Delta\sigma$ представляет собой разность проводимостей в области пространственного заряда и в объеме полупроводника и зависит от координаты *x*

$$\Delta\sigma = \sigma_{\text{пов}} - \sigma_0. \quad (5.11)$$

Зависимость $\Delta\sigma$ от глубины объемного заряда определяется из

$$\Delta\sigma = q(\mu_p \Delta p + \mu_n \Delta n). \quad (5.12)$$

Если принять $\mu_n/\mu_p = \delta$, то

$$\Delta\sigma = q\mu_p(\Delta p + \delta \Delta n), \quad (5.13)$$

где μ_p — подвижность дырок у поверхности.

Избыточные концентрации дырок и электронов в области пространственного заряда

$$\Delta p = \int_0^{\infty} (p - p_0) dx; \quad (5.14)$$

$$\Delta n = \int_0^{\infty} (n - n_0) dx. \quad (5.15)$$

Подставив значения p , p_0 , n , n_0 в выражения (5.14) и (5.15) и изменив пределы интегрирования, определим

$$\Delta p = \frac{1}{2} n_i \mathcal{L} \lambda \int_{y_S}^0 \frac{e^{-y} - 1}{F(y, \lambda)} dy; \quad (5.16)$$

$$\Delta n = \frac{1}{2} n_i \mathcal{L} \lambda^{-1} n \int_{y_S}^0 \frac{e^y - 1}{F(y, \lambda)} dy. \quad (5.17)$$

Подставив (5.16) и (5.17) в формулу (5.13), получим

$$\Delta \sigma = \frac{1}{2} q n_i \mathcal{L} \mu_p \int_{y_S}^0 \frac{\lambda (e^{-y} - 1) + \delta \lambda^{-1} (e^y - 1)}{F(y, \lambda)} dy. \quad (5.18)$$

Выражение под знаком интеграла называется *поверхностным интегралом* и обозначается буквой g , тогда

$$\Delta \sigma = \frac{1}{2} g q n_i \mathcal{L} \mu_p. \quad (5.19)$$

Значения g вычислены и протабулированы. Полученные данные можно представить в виде графиков (рис. 5.4).

По известной функции $F(y, \lambda)$ можно также определить величину пространственного заряда в приповерхностной области полупроводника

$$Q_n = 2 \mathcal{L} n_i q F(y, \lambda). \quad (5.20)$$

Вычисление избыточной проводимости на поверхности) и объемного заряда проводятся для известных значений n_i и y_S .

Свойства ОПЗ широко применяются для создания целого класса приборов и ИС на основе МДП-структур. Наличие зарядов на поверхностных состояниях заметно сказывается на работе полупроводниковых ИС, поэтому величина зарядов поверхностных состояний строго контролируется и стабилизируется различными технологическими методами.

При изготовлении ИС и приборов стремятся создавать защитные покрытия с малой концентрацией подвижного заряда, с тем чтобы решить проблему стабильности параметров ИС и обеспечить малую плотность поверхностных состояний.

На плотность поверхностных состояний сильно влияют не только условия выращивания окисной пленки, но и последующие низко- и высокотемпературные обработки. Поверхностный заряд может быть значительно уменьшен после

высокотемпературного (при температуре окисления) отжига окисленного кремния в атмосфере аргона. При низкотемпературных обработках (порядка 300...500°C) изменение поверхностных свойств определяется газовой средой. Например, прогрев окисленного кремния в сухом кислороде приводит к увеличению поверхностного заряда, что может быть связано с образованием дополнительных поверхностных состояний. Отжиг в сухом азоте практически не влияет на поверхностные свойства кремния. Количество активных поверхностных состояний остается постоянным при обработках в любой инертной среде. Наличие восстановительной среды (водород, инертный газ) приводит при термообработках к резкому уменьшению плотности поверхностных состояний.

Наличие на поверхности окисла активного металла (например, алюминия) также приводит к снижению плотности поверхностных состояний даже при отжигах в окислительной среде.

Влияние отдельных технологических операций на плотность состояний показано в табл. 7. После металлизации плотность состояний под окислом достаточно высокая (более 10^{12} см⁻²), что усиливает рекомбинационные процессы на поверхности полупроводника. Высокую плотность поверхностных состояний имеет не только кремний, окисленный в сухом кислороде, а и кремний, покрытый SiO₂ и

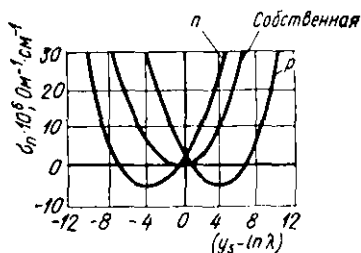


Рис. 5.4. Зависимость поверхностной проводимости от изгиба зон.

Таблица 7

Технологические операции	Плотность состояний, см ⁻²
Термическое окисление в сухом кислороде	(2,4 ... 4) · 10 ¹²
Отжиг в водороде при 350° С в течение 30 мин	0,7 · 10 ¹²
Металлизация алюминия	1,3 · 10 ¹²
Металлизация и сплавление алюминия при 556° С	0,1 · 10 ¹²
Металлизация, удаление металла, отжиг при 550° С	(0,6 ... 2,5) · 10 ¹²

выращенный по циклу сухой кислород — влажный кислород — сухой кислород.

Специальные высоко- и низкотемпературные обработки могут снизить плотность поверхностных состояний до 10^{10} см^{-2} , а также позволяют получить низкие (порядка $5 \text{ см}^2/\text{с}$) скорости поверхностной рекомбинации.

Кроме специальных обработок, концентрацию состояний на поверхности окисленного полупроводника можно снизить, подобрав его ориентацию. Плотность поверхностного заряда окисленного кремния возрастает при переходе от поверхности $\langle 100 \rangle$ и $\langle 110 \rangle$ к $\langle 111 \rangle$.

Значительные преимущества по стабильности заряда поверхностных состояний дает применение двухслойного диэлектрика $\text{SiO}_2\text{—Si}_3\text{N}_4$.

Таким образом, изучение природы поверхностных состояний и технологических методов создания границы раздела с малой плотностью поверхностных состояний позволило стабилизировать планарные биполярные ИС и создать целый ряд новых структур — МДП-конденсаторов и транзисторов, приборов с зарядной связью, элементов памяти на МДП-структурах и др.

5.2. МДП-КОНДЕНСАТОРЫ

Создается такой конденсатор нанесением тонкого слоя диэлектрика 1 и металла на поверхность монокристалла полупроводника, обычно это кремний (рис. 5.5).

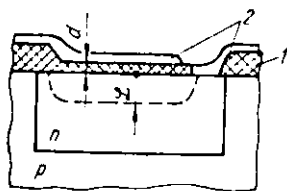


Рис. 5.5. Структура МДП-конденсатора.

Толщина диэлектрической пленки d обычно составляет $1000 \dots 2000 \text{ \AA}$ (Z — глубина слоя пространственного заряда). Заряды располагаются на металлической обкладке 2, в поверхностных состояниях, на границе раздела диэлектрик — полупроводник и в области пространственного заряда полупроводника. Емкость МДП-

структуры можно представить как последовательно включенные емкость диэлектрика C_d и емкость области объемного заряда C_n . Наиболее характерной особенностью емкости МДП-конденсатора является ее зависимость от напряжения, приложенного к металлическому электроду на поверхности диэлектрика.

Рассмотрим физические явления у поверхности полупроводника под действием заряда на металле и в поверхностных состояниях.

Допустим, что в поверхностных состояниях существует постоянный положительный заряд $Q_{п.с.}$. Как известно, под действием этого заряда в n -полупроводнике возникнет

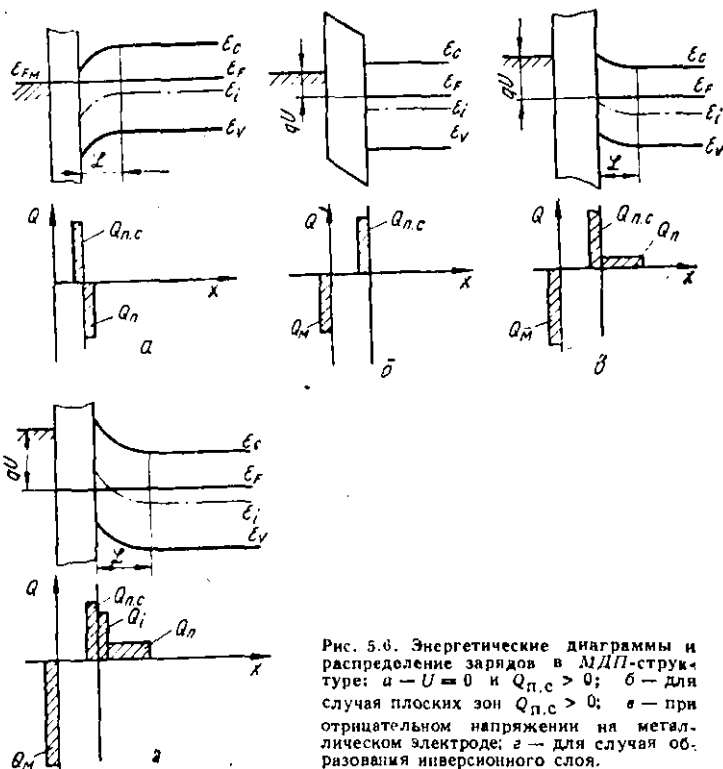


Рис. 5.6. Энергетические диаграммы и распределение зарядов в МДП-структуре: а — $U = 0$ и $Q_{п.с.} > 0$; б — для случая плоских зон $Q_{п.с.} > 0$; в — при отрицательном напряжении на металлическом электроде; г — для случая образования инверсионного слоя.

область обогащения Q_n . Соответствующая диаграмма и распределение плотности заряда представлены на рис. 5.6, а. Область обогащения в кремнии в этом случае действует как проводник и емкость всей МДП-структуры будет определяться емкостью диэлектрика.

При подаче на металлический электрод отрицательного напряжения область объемного заряда начинает уменьшаться и, когда заряд на металле будет равен заряду поверхностных состояний, зоны у поверхности полупроводника

выравниваются. Такое напряжение на металлическом электроде называется напряжением плоских зон $U_{п.з.}$. По амплитуде этого напряжения определяется заряд поверхностных состояний (рис. 5.6,б). Дальнейшее увеличение отрицательного смещения приводит к режиму обеднения у поверхности. Область объемного заряда расширяется в сторону объема полупроводника, рис. 5.6,в. Плотность объемного заряда уменьшается, при этом емкость МДП-структуры также уменьшается

$$C_{мдп} = \frac{C_d C_n}{C_d + C_n} \approx C_n. \quad (5.21)$$

При достаточно большом отрицательном смещении образуется инверсионный слой Q_i (рис. 5.6,г). Ширина обедненного слоя достигает максимального значения и больше не изменяется. Если частота переменного сигнала большая, то не изменяется и емкость. На малой частоте переменного сигнала неосновные носители успевают следовать за полем,

и емкость снова увеличивается, достигая своего максимального значения C_d .

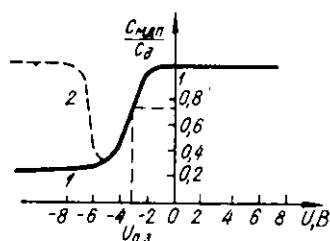


Рис. 5.7. Зависимость емкости МДП-структуры от постоянного напряжения на высокой (кривая 1) и на низкой (кривая 2) частотах.

Вольт-фарадная характеристика такого конденсатора (рис. 5.7) позволяет получить целый ряд сведений о поверхности полупроводника. В частности, можно определить заряд поверхностных состояний по величине напряжения плоских зон $U_{п.з.}$. Зависимость емкости от напряжения заметно выражена при создании ее на основе высокоом-

ных полупроводников. Если подложка выполнена из низкоомного полупроводника с большой концентрацией примесей, то емкость практически не зависит от напряжения и может быть использована как линейная.

Для получения линейной емкости на основе МДП-структуры в ИС дополнительно легируют приповерхностный слой полупроводника и получают слой n^+ в изолированной n -области.

Емкость МДП-структуры с n^+ слоем (рис. 5.8) будет приблизительно равна емкости диэлектрика

$$C_{мдп} \approx C_d = \frac{\epsilon \epsilon_0 S}{d}, \quad (5.22)$$

где d — толщина диэлектрического слоя; ϵ — диэлектрическая проницаемость пленки диэлектрика.

На эквивалентной схеме МДП-конденсатора (рис. 5.8, б), учитывающей все паразитные элементы структуры, изображены дополнительное сопротивление R слоя n^+ ($R = 5 \div 10$ Ом), емкость C_2 , обусловленная изолирующим p - n -переходом, и диод $D1$, образованный тем же переходом.

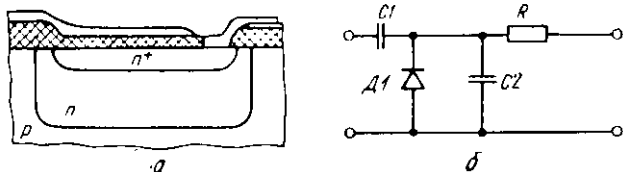


Рис. 5.8. Структура (а) и эквивалентная схема (б) интегрального МДП-конденсатора с емкостью, не зависящей от напряжения.

При толщине слоя диэлектрика $d = 1000 \text{ \AA}$ удельная емкость МДП-конденсатора составляет $5 \cdot 10^4 \text{ пФ/см}^2$, $U_{пр} = 80 \text{ В}$.

5.3. ПРИБОРЫ С ЗАРЯДОВОЙ СВЯЗЬЮ

Работа приборов этого типа основана на хранении заряда неосновных носителей в потенциальных ямах, образующихся у поверхности полупроводника в результате ре-

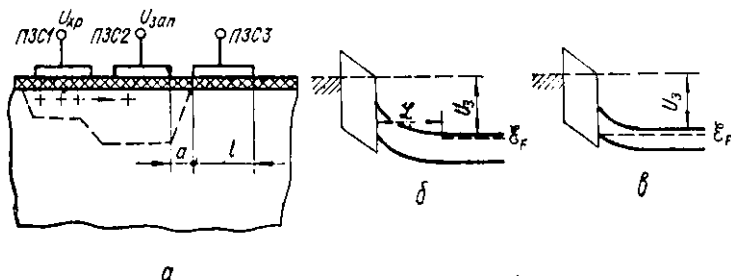


Рис. 5.9. Структура (а) и энергетические диаграммы ПЗС при отсутствии (б) и наличии (в) заряда неосновных носителей.

жима обеднения, и на перемещении этого заряда вдоль поверхности при сдвиге потенциальных ям.

Структура прибора с зарядовой связью (ПЗС) представлена рис. 5.9, а. На поверхности полупроводника n -типа созданы области с тонким слоем окисла $d = 1000 \text{ \AA}$, на которые наносят металлические электроды (затворы). При

приложении отрицательного напряжения к затвору под ним в полупроводнике образуется область обеднения, которая является потенциальной ямой для неосновных носителей — дырок. Заряд неосновных носителей, инжектируемый в потенциальную яму, может некоторое время храниться в ней. Наличие заряда соответствует логической единице, отсутствие — нулю. Работа ПЗС характеризуется режимом хранения и режимом передачи информации.

В режиме *хранения информации* элемент с зарядовой связью работает как МДП-конденсатор. В первый момент после приложения напряжения к затвору под ним образуется область обеднения определенной глубины $\mathcal{L}$. Заряд дырок равен нулю. Энергетическая диаграмма ПЗС представлена на рис. 5.9, б.

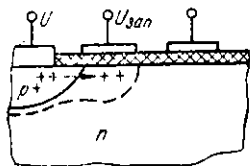


Рис. 5.10. Структура ПЗС с инжектирующим $p^+ - n$ -переходом.

Все приложенное напряжение распределяется между окислом и областью обеднения. Если в область обеднения попадают неосновные носители — дырки, то они локализуются в потенциальной яме, образуя инверсионный слой, и ширина области обеднения уменьшается. В этом случае большое напряжение будет приложено к окислу, что отражено на энергетической диаграмме, рис. 5.9, в.

Для инжекции заряда в потенциальную яму применяются освещение, способствующее генерации пар электрон — дырка, и инжекция заряда через $p - n$ -переход (рис. 5.10).

Для режима хранения характерны ограничения, связанные с образованием неосновных носителей в области обеднения за счет термогенерации и за счет попадания в область объемного заряда дырок из объема. Таким образом, наряду с инжектированным информативным зарядом в области обеднения накапливается паразитный заряд. Поэтому основное ограничение в ПЗС состоит в том, чтобы паразитный заряд за время хранения был меньше информационного. Для n -кремния время накопления составляет около 10^{-2} с, поэтому частота работы ПЗС должна быть 10 ... 100 кГц. Максимальная частота определяется временем передачи информации от одного ПЗС к другому, а минимальная — временем жизни неосновных носителей.

Режим *передачи информации* осуществляется следующим образом:

Допустим, что в ПЗС (рис. 5.9,а) локализован заряд дырок Q_p и потенциал на затворе U_{xp} . Если на затвор ПЗС2 подать потенциал записи $U_{зап}$, причем $|U_{зап}| > |U_{xp}|$, то в полупроводнике между затворами ПЗС1 и ПЗС2 образуется электрическое поле. Под действием поля и диффузии дырки будут перемещаться в потенциальную яму ПЗС2. Если в ПЗС1 заряда не было, то после записи заряд в ПЗС2 тоже будет отсутствовать. Для полного перехода заряда из ПЗС1 в ПЗС2 необходимо, чтобы в области a между приборами все время существовало тянущее поле.

В режиме передачи сигнала важным параметром ПЗС является эффективность перехода заряда $\eta_{перех}$, который определяется для одной передачи заряда как

$$\eta_{перех} = Q_{p2}/Q_{p1}, \quad (5.23)$$

где Q_{p1} — полный заряд, локализованный в ПЗС1; Q_{p2} — полный заряд, перешедший из ПЗС1 в ПЗС2.

Обычно $\eta_{перех} = 0,97 \div 0,999$, так как некоторая часть заряда теряется при передаче информации от одного ПЗС к другому. Потери заряда объясняются наличием потенциальных барьеров между потенциальными ямами при достаточно широких зазорах между затворами МДП-конденсаторов. В этом случае часть заряда, соответствующая высоте барьера, остается в первом ПЗС и рекомбинирует в окрестностях потенциальной ямы при снятии импульса напряжения. Второй причиной потери заряда является то, что часть заряда захватывается поверхностными состояниями на границе раздела диэлектрик — полупроводник. Некоторые поверхностные состояния, у которых время эмиссии носителей $\tau_s \approx 1/f$ (f — частота питающего импульсного напряжения), могут отдавать захваченный из одного зарядного пакета заряд в последующие, при этом заряд распределяется по цепочке ПЗС. Поэтому требования к совершенству границы раздела для ПЗС более высокие, чем для МДП-транзисторов. Плотность поверхностных состояний $N_{п.с.}$ для функционирования ПЗС должна быть ниже на один-два порядка.

Для уменьшения роли поверхностных состояний используется перенос заряда с «непустым нулем». При этом наряду с пакетом заряда, несущим информацию, переносится некоторый постоянный по величине заряд, который должен заполнить поверхностные состояния. Это позволяет уменьшить потери заряда на два порядка.

Частота, с которой в настоящее время функционируют ПЗС, порядка 10 МГц. Физическая граница быстрогодействия ПЗС имеет порядок единиц гигагерц. Быстродействие элементов определяется длиной затворов l и расстоянием a между ними. При $l = 10 \div 15$ мкм и $a = 2 \div 4$ мкм они могут функционировать с частотой несколько мегагерц.

Одним из конструктивных достоинств ПЗС является отсутствие диффузионных областей и поэтому возможен более высокий уровень интеграции (до 10^5 бит/см² в струк-

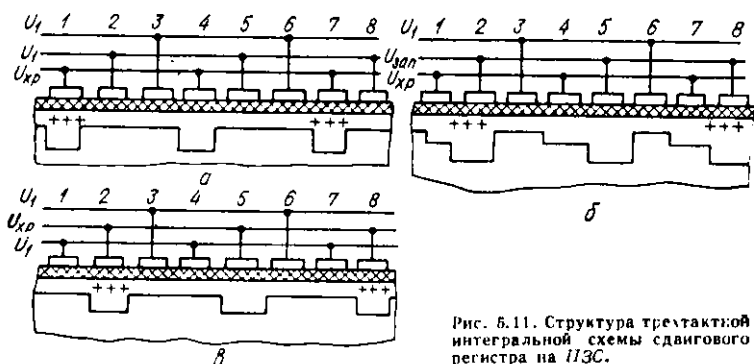


Рис. 5.11. Структура трехтактной интегральной схемы сдвигового регистра на ПЗС.

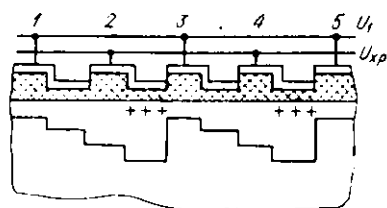


Рис. 5.12. Структура интегрального сдвигового регистра на основе ПЗС с асимметричной потенциальной ямой.

турах с кремниевыми затворами).

Одним из примеров ИС, выполненных на ПЗС, является трехтактная схема сдвигового регистра (рис. 5.11,а).

В этой схеме каждый третий электрод связан с общим проводником. Затворы 1, 4, 7 находятся под потенциалом хранения $U_{хр}$. В ПЗС1 и ПЗС7 локализованы заряды дырок, все остальные затворы находятся под потенциалом U_1 , близким к пороговому напряжению $U_{п}$. Если на электроды 2, 5, 8 поступает импульс записи $U_{ап}$, то его информация переходит в ячейки 2, 5, 8 (рис. 5.11,б). В третьем такте на электродах 2, 5, 8 устанавливается потенциал хранения, а на всех остальных — U_1 (рис. 5.11,в), т. е. за три такта перезаписывается информация из ячеек 1, 4, 7 в ячейки 2, 5, 8.

В трехтактном сдвиговом регистре для хранения и передачи одного бита информации необходимо иметь три прибора ПЗС. Следующая единица информации может поступить на ПЗС1 только после того, как предыдущая информация поступит в ПЗС3, иначе возможно обратное движение информации. При использовании разной толщины окислов под электродами можно создать при приложении напряжения асимметричную потенциальную яму, а на основе этого — двухтактный сдвиговый регистр (рис. 5.12).

5.4. МДП-ТРАНЗИСТОРЫ И РЕЗИСТОРЫ

Структура и принцип работы МДП-транзистора. Есть МДП-транзисторы со встроенными (рис. 5.13,а) и с индуцированными (рис. 5.13,б) каналами.

В транзисторах первого типа канал проводимости создается технологическим путем, а в транзисторах второго типа — за счет образования инверсионного слоя под действием напряжения затвора.

В зависимости от типа проводимости канала различают МДП-транзисторы с p - и n -каналами. На рис. 5.13 изображены транзисторы с каналом p -типа. В кремниевой n -под-

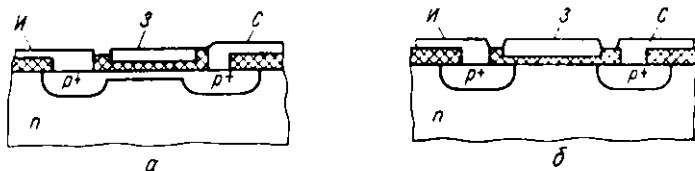


Рис. 5.13. Структура МДП-транзистора с индуцированным (а) и встроенным (б) каналами.

ложке методом диффузии создаются две высоколегированные p -области, которые называются соответственно истоком и стоком. Расстояние исток — сток определяет длину канала проводимости и может достигать 5 мкм.

На поверхности кремния между истоком и стоком создается тонкий слой диэлектрика затвора ($800 \dots 2000 \text{ \AA}$). Металлические пленки образуют омические контакты с областью истока и стока, а также электрод затвора на поверхности диэлектрика. По принципу работы МДП-транзисторы являются полевыми приборами. В основе их действия лежит эффект поля — изменение поверхностной проводимости полупроводника под действием электрического поля, приложенного перпендикулярно поверхности.

Рассмотрим работу МДП-транзистора с индуцированным p -каналом для случая положительного заряда поверхностных состояний $Q_{п.с.}$. Положительный заряд на границе раздела полупроводник — диэлектрик уравнивается отрицательным зарядом подвижных электронов Q_n в приповерхностной области полупроводника под затвором, т. е. в полупроводнике образуется область обогащения. Если к затвору приложить отрицательное напряжение $U_{п.з.}$, которое полностью уравнивает заряд поверхностных состояний,

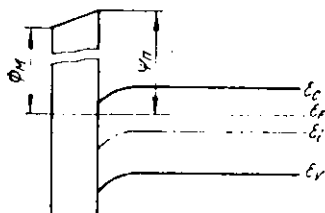


Рис. 5.14. Энергетическая диаграмма МДП-структуры.

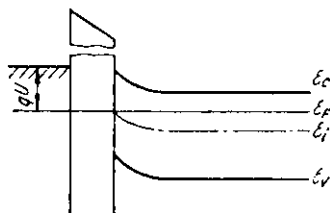


Рис. 5.15. Энергетическая диаграмма МДП-структуры при пороговом напряжении на затворе.

то область пространственного заряда в полупроводнике исчезнет и энергетические зоны останутся горизонтальными у границы с поверхностью. Такое напряжение называется напряжением «плоских зон».

Однако это условие создания плоских зон соблюдается только для случая, когда работа выхода металла ψ_m и работа выхода полупроводника ψ_n равны. В этом случае между металлом и полупроводником разность работ выхода равна нулю.

В реальных структурах для кремния n -типа и алюминиевого затвора разность работ выхода

$$\psi_{m,n} = \psi_m - \psi_n = -0,3 \text{ В.} \quad (5.24)$$

На рис. 5.14 представлена энергетическая диаграмма МДП-структуры $Al-SiO_2-Si$ (заряд поверхностных состояний равен нулю). При наличии заряда в поверхностных состояниях и разности работ выхода напряжение, необходимое для создания плоских зон, должно компенсировать заряд поверхностных состояний и разность работ выхода:

$$U_{п.з.} = \psi_{m,n} - \frac{Q_{п.с.}}{C_d}, \quad (5.25)$$

где C_d — емкость диэлектрика.

Если отрицательное напряжение на затворе больше по абсолютной величине, чем $U_{п.з.}$, то у поверхности полупроводника возникает область обеднения, а когда уровень Ферми пересекает середину запрещенной зоны, образуется инверсионный слой (рис. 5.15). Напряжение, при котором возникает инверсионный слой, называется пороговым $U_{п.}$.

Инверсионный слой с p -проводимостью соединяет диффузионные области p^+ истока и стока и создает канал проводимости. Инверсионный слой имеет толщину около 100 Å.

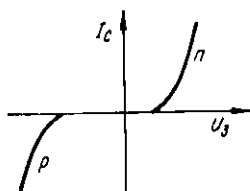


Рис. 5.16. Прходные характеристики МДП-транзисторов с p и n -каналами.

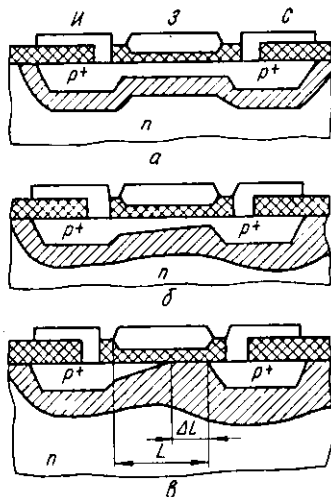


Рис. 5.17. Изменение геометрии канала проводимости при изменении напряжения стока.

С ростом отрицательного напряжения на затворе проводимость инверсионного канала увеличивается.

Канал проводимости транзистора будет изолирован от подложки p — n -переходом, который находится под обратным смещением, созданным потенциалом подложки. Положительное напряжение на подложке увеличивает толщину слоя объемного заряда и уменьшает проводимость канала. Подложка может быть использована в качестве второго электрода, управляющего проводимостью канала.

Если между истоком и стоком приложено напряжение U_c , то в канале транзистора будет проходить ток I_c , амплитуда которого при неизменном U_c сильно зависит от напряжения на затворе $U_з$. Эта зависимость выражается проходной характеристикой МДП-транзистора (рис. 5.16).

Рассмотрим влияние напряжения на стоке U_c на геометрию канала проводимости и амплитуду тока I_c в канале. При

малых напряжениях ток в канале прямо пропорционален напряжению, что соответствует линейному участку выходной характеристики $I_C(U_C)$ (рис. 5.17, а и 5.18). При увеличении U_C увеличивается электрическое поле и растет ток стока I_C . Напряжение U_C имеет максимум у контакта стока и минимум у истока. Поэтому действие U_C главным образом будет влиять на процессы у стока. С ростом U_C в области стока будет компенсироваться напряжение, приложенное к затвору, что приведет к уменьшению глубины канала в этой области. Кроме того, увеличится разность потенциалов между каналом и подложкой, что приведет к увеличению слоя объемного заряда на p - n -переходе (рис. 5.17, б).

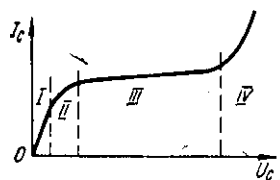


Рис. 5.18. Выходная характеристика МДП-транзистора.

Уменьшение глубины канала в области стока приведет к нелинейной зависимости $I_C(U_C)$ (рис. 5.18). Дальнейший рост U_C создает полное перекрытие канала слоем объемного заряда (рис. 5.17, в). Начиная с этого напряжения падение напряжения на свободной от объемного заряда части канала стабилизируется, и ток I_C остается неизменным по амплитуде. С увеличением U_C растет область перекрытия канала слоем объемного заряда. Напряжение перекрытия канала делит выходную характеристику на область крутой (участки I и II) и область пологой зависимости тока от напряжения (участок III). Достаточно высокое напряжение U_C создает в слое объемного заряда, перекрывающего канал, сильное электрическое поле. Если длина перекрытия канала ΔL и напряженность поля на этом участке достаточны для ударной ионизации, то возникает лавинное умножение носителей на участке ΔL , приводящее к резкому росту тока I_C . Участок характеристики IV в работе транзистора не используется.

Для аналитического описания выходных характеристик МДП-транзистора с p -каналом выведено уравнение

$$I_C = -b \left[(U_3 - U_n) U_C - \frac{1}{2} U_C^2 \right], \quad (5.26)$$

где $b = C \mu_p / L^2$; C — входная емкость затвор — исток; μ_p — подвижность дырок в канале; L — длина канала.

Уравнение (5.26) применимо для аналитического описания крутой области характеристик (рис. 5.18).

Для определения границы между крутой и пологой областью характеристики применяют приближенный метод. Анализируя (5.26), можно сделать вывод, что при заданном пороговом напряжении U_n и напряжении затвора U_3 ток стока I_C возрастает с ростом U_C . Сначала основную роль играет член $(U_3 - U_n)U_C$. Однако с ростом U_C значительный вклад начинает вносить член $U_C^2/2$. Скорость роста I_C уменьшается, и при некотором U_C ток должен достигнуть максимального значения, после чего, согласно уравнению, должен начаться его спад. На практике уменьшения тока нет, следовательно, начиная с этого момента требуется иное уравнение характеристики. Максимальное значение тока находят дифференцируя $I_C(U_C)$ по U_C и приравнявая $\frac{dI_C}{dU_C} = 0$. Из решения этого уравнения получаем $U_C = U_3 - U_n$, откуда

$$I_{C\max} = -\frac{b}{2} (U_3 - U_n)^2. \quad (5.27)$$

Уравнение (5.27) справедливо при $U_C \geq |U_3 - U_n|$.

Основные параметры МДП-транзисторов.

1. Пороговое напряжение

$$U_n = \psi_{м.п} - \frac{Q_{п.с} + Q_n}{C_0}, \quad (5.28)$$

где $\psi_{м.п}$ — разность работ выхода металла и полупроводника; $Q_{п.с}$ — плотность заряда поверхностных состояний; C_0 — удельная емкость затвор — канал.

Плотность заряда обедненной области канала

$$Q_n = [2q\epsilon_n N_d (-U_n)]^{\frac{1}{2}}, \quad (5.29)$$

где ϵ_n — диэлектрическая постоянная полупроводника; U_n — потенциальный барьер, обусловленный изгибом зон у поверхности; N_d — концентрация доноров у поверхности полупроводника.

2. Крутизна g характеризует зависимость выходного тока от входного напряжения. Для интегральных МДП-транзисторов выходной ток лежит в пределах $(100 \dots 200) 10^8$ СУ и определяется как отношение приращения тока стока к приращению напряжения на затворе

$$g = \left. \frac{\partial I_C}{\partial U_3} \right|_{U_C = \text{const}}. \quad (5.30)$$

Для пологой области характеристик

$$g = -b(U_3 - U_n), \quad (5.31)$$

а для крутой

$$g = -b(U_c). \quad (5.32)$$

3. *Сопротивление стока* r_c — это динамическое сопротивление стока в крутой области характеристик

$$r_c = \frac{1}{y_c}; \quad (5.33)$$

динамическая проводимость стока

$$y_c = \left. \frac{\partial I_c}{\partial U_c} \right|_{U_c \rightarrow 0} = -b(U_3 - U_n). \quad (5.34)$$

Отсюда

$$r_c = -1/b(U_3 - U_n). \quad (5.35)$$

Нестабильность работы *МДП*-транзистора проявляется в неустойчивости порогового напряжения. Это связано с тем, что под действием сильного электрического поля и повышенной температуры в пленках диэлектрика под затвором может происходить дрейф положительного заряда. Образование этого заряда связывают с кислородными вакансиями в слое SiO_2 у границы раздела Si-SiO_2 , с ионами щелочных металлов, в частности с Na , а также с ионами водорода, которые инжектируются границей металл — SiO_2 . Ионы водорода образуются на поверхности структуры вследствие диссоциации конденсированной воды.

Нестабильность параметров *МДП*-транзистора определяется также дополнительными токами утечки между истоком и стоком, наличие которых связывают с образованием неподвижного заряда на поверхности окисла, не покрытого металлом.

МДП-резисторы. В ИС в качестве резисторов принято использовать каналы *МДП*-транзисторов, имеющие в проводящем состоянии высокое сопротивление, что достигается за счет уменьшения его ширины и увеличения длины. Транзисторы при этом включаются как двухполюсники. Наиболее распространенные схемы включения представлены на рис. 5.19.

При первом способе включения (рис. 5.19,а) затвор соединен со стоком и для всего диапазона рабочих напряжений выполняется условие $U_c = U_3$, являющееся усло-

вием работы МДП-транзистора в пологой области характеристики. Ток стока

$$I_C = -\frac{b}{2} (U_3 - U_n)^2, \quad (5.36)$$

но так как $U_3 = U_C$, то (5.36) примет вид:

$$I_C = -\frac{b}{2} (U_C - U_n)^2. \quad (5.37)$$

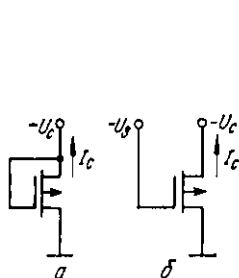


Рис. 5.19. Схемы включения МДП-транзистора в качестве резистора.

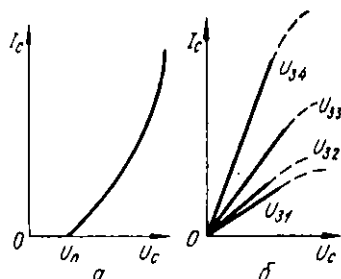


Рис. 5.20. Вольт-амперные характеристики нелинейного МДП-резистора.

Если же резистор включен таким образом, что напряжение истока $U_H \neq 0$, то

$$I_C = -\frac{b}{2} (U_C - U_n - U_H)^2. \quad (5.38)$$

Такой резистор имеет нелинейную вольт-амперную характеристику (рис. 5.20,а), а его сопротивление определяется как дифференциальное

$$R_C = \frac{dU_C}{dI_C} = -\frac{1}{b(U_C - U_n - U_H)}. \quad (5.39)$$

Значение дифференциального сопротивления при типичных значениях μ_p , e , d изменяется в пределах 1 ... 100 кОм.

При втором способе включения транзистора (рис. 5.19,б) напряжение на затворе остается неизменным в процессе работы резистора, и в зависимости от соотношения величины напряжения на затворе и стоке транзистор может работать как в крутой, так и в пологой области характеристик.

При $U_C < U_3 - U_n$ транзистор работает в крутой области характеристик. При этом

$$R_C = - \frac{1}{b(U_3 - U_n - U_C)}. \quad (5.40)$$

Для получения квазилинейных резисторов используют малые напряжения стока ($U_C \rightarrow 0$). В этом случае

$$R_C \approx - \frac{1}{b(U_3 - U_n)}. \quad (5.41)$$

Вольт-амперные характеристики этого типа резисторов приведены на рис. 5.20, 6.

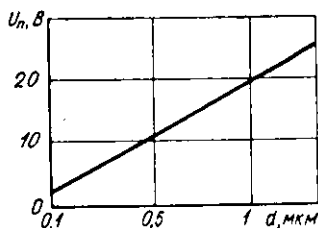


Рис. 5.21. Зависимость порогового напряжения МДП-транзистора от толщины диэлектрика.

Неправильное расположение элементов на общей полупроводниковой под-

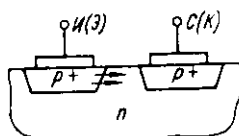


Рис. 5.22. К пояснению образования торцового паразитного транзистора.

ложке может привести к образованию паразитных элементов. Возможно два типа паразитных транзисторов, образующихся в схемах на МДП-структурах — МДП- и биполярный торцовый транзисторы.

Паразитный МДП-транзистор образуется при близком расположении двух областей p^+ (или n^+) и их пересечении металлизированной шиной, расположенной над поверхностью SiO_2 .

Если, например, имеется матрица с изолированными областями p^+ , а на поверхности расположен ряд металлических шин, то при определенном условии возможно параллельное подключение трех паразитных транзисторов. При большом числе проводников ток через такие транзисторы может достигать значительной величины. Для устранения влияния паразитных транзисторов необходимо, чтобы их пороговое напряжение было больше величины напряжений, используемых в схеме.

Пороговое напряжение, как известно, зависит от зарядов в полупроводнике и в поверхностных состояниях

$$U_n = \psi_{м.п} - \frac{Q_{п.с} + Q_n}{C_0}, \quad (5.42)$$

где

$$Q_n = [2q e_n N_d (-U_k)]^{1/2}. \quad (5.43)$$

Значение Q_n зависит от N_d , C_0 от толщины диэлектрика, следовательно, от этих величин будет зависеть и пороговое напряжение (рис. 5.21). При толщине слоя SiO_2 , не превышающей 1 мкм, пороговое напряжение меньше 20 В. Наблюдается также большая зависимость порогового напряжения от концентрации примесей в кремнии. Для уменьшения вероятности возникновения паразитного транзистора необходимо, чтобы концентрация примесей была порядка $5 \times 10^{16} \text{ см}^{-3}$.

Биполярный паразитный транзистор (рис. 5.22) образуется областями исток, подложка, сток ($p^+ - n - p^+$) при их соответствующем подключении и малой длине канала L . В таком транзисторе исток образует эмиттер, подложка — базу, а сток — коллектор. Торцовый транзистор имеет сравнительно малое значение β , однако если на $p - n$ -переходах имеется соответствующее смещение, то проявляется транзисторный эффект. С уменьшением длины канала L значительно увеличивается коэффициент усиления тока β .

Глава 6

ИС НА МДП-ТРАНЗИСТОРАХ

6.1. ЛОГИЧЕСКИЕ ИС

Особенностью ИС на МДП-транзисторах является отсутствие в них традиционных элементов: диодов, резисторов, конденсаторов. Схемы этого типа содержат, как правило, только МДП-транзисторы. Исключение составляют диоды затворы в цепях входных затворов и паразитные емкости затвор — исток, используемые в схемах динамической логики. Это объясняется тем, что в качестве резисторов в ИС могут использоваться каналы МДП-транзисторов и что схемы на МДП-транзисторах — это схемы с непосредственными связями, поэтому нет необходимости в конденсаторах связи.

Инверторы. Составной частью большинства ИС является инвертор (рис. 6.1). В схеме инвертора с нелинейной

нагрузкой использованы два МДП-транзистора: управляющий $T1$ и нагрузочный $T2$ с соединенными стоком и затвором. Подложка транзисторов может быть соединена с истоком или заземлена. Для нагрузочного транзистора выполняется $U_3 - U_n < U_c$. Это значит, что нагрузочный транзистор работает в пологой области характеристики и ток описывается выражением:

$$I_c = -\frac{b}{2}(U_3 - U_n)^2. \quad (6.1)$$

В транзисторах, составляющих одну ИС, пороговые напряжения одинаковые, поэтому в дальнейшем будем поль-

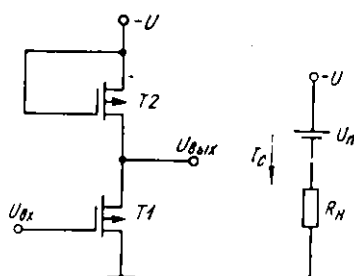


Рис. 6.1. Схема инвертора с нелинейной нагрузкой.

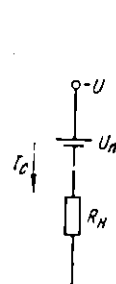


Рис. 6.2. Эквивалентная схема открытого инвертора.

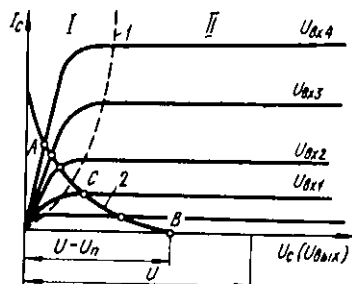


Рис. 6.3. Семейство вольт-амперных характеристик управляющего транзистора.

зоваться обозначением U_n без указания транзистора. При подаче на вход инвертора (затвор $T1$) сигнала, соответствующего уровню единицы, управляющий транзистор открывается. Сопротивление открытого $T1$ в несколько раз меньше, чем сопротивление открытого $T2$. Сопротивления открытых каналов подбираются такими, чтобы на выходе открытого управляющего транзистора $T1$ устанавливался сигнал, соответствующий логическому нулю. При уменьшении напряжения на входе инвертора сопротивление канала $T1$ увеличивается, соответственно увеличивается и $U_{вых}$. Когда $U_{вх}$ соответствует уровню логического нуля, $U_{вых} = U - U_n$, где U — напряжение питания.

Для открытого инвертора $U_{вых} \approx 0$, ток в нагрузочном транзисторе будет

$$I_c = -\frac{b_n}{2}(U - U_n)^2. \quad (6.2)$$

Уравнение тока можно преобразовать к виду

$$I_C = -b_n(U - U_n) \frac{U - U_n}{2}.$$

Известно, что $-b_n(U - U_n) = -b_n(U_3 - U_n) = g_n$, где g_n — крутизна нагрузочного транзистора. Обозначим $2/g_n = R_n$, R_n — эквивалентное сопротивление. Тогда

$$I_C = \frac{U - U_n}{R_n}. \quad (6.3)$$

Эквивалентная схема в этом случае может быть представлена последовательным соединением R_n и источника, э.д.с. которого равна пороговому напряжению, включенного навстречу источнику питания (рис. 6.2).

Если $U_{вх}$ уменьшается, то напряжение на выходе растет и ток в нагрузочном транзисторе T_2 уменьшается. Когда $U_{вых} \neq 0$, ток в нагрузочном транзисторе

$$I_C = -\frac{b_n}{2}(U - U_n - U_{вых})^2. \quad (6.4)$$

Для определения рабочей точки схемы инвертора используются семейство характеристик управляющего транзистора и нагрузочная кривая 2 — ток нагрузочного транзистора (рис. 6.3). Крутая область I характеристик управляющего транзистора T_1 описывается уравнением

$$I_C = -b_y \left[(U_{вх} - U_n) U_{вых} - \frac{U_{вых}^2}{2} \right], \quad (6.5)$$

а пологая область II

$$I_C = -\frac{b_y}{2}(U_{вх} - U_n)^2. \quad (6.6)$$

Области I и II разделяются кривой I, для каждой точки которой справедливо выражение

$$U_C = U_3 - U_n \text{ или } U_{вых} = U_{вх} - U_n. \quad (6.7)$$

Точки пересечения нагрузочной кривой с выходными характеристиками определяют рабочие точки схемы инвертора, точки A и B соответствуют открытому и закрытому инвертору.

Одной из основных характеристик инвертора является прямая передаточная, отражающая зависимость выходного напряжения инвертора от входного напряжения. Для

построения этой характеристики удобно воспользоваться кривыми, представленными на рис. 6.3.

Когда на входе инвертора напряжение равно нулю, то $U_{\text{вых}} = U - U_n$ и рабочая точка B лежит на оси напряжений. По мере роста входного напряжения выше U_n работа управляющего транзистора будет характеризоваться рядом вольт-амперных характеристик, а рабочая точка будет перемещаться вверх по нагрузочной кривой. До тех пор, пока рабочая точка будет оставаться в пологой области характеристик II, зависимость тока в обоих транзисторах выражается квадратичной функцией напряжения. При этом между напряжениями входа и выхода сохранится линейная зависимость.

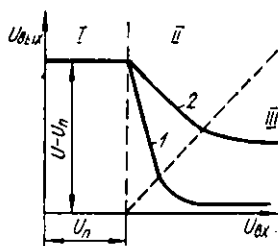


Рис. 6.4. Прямая передаточная характеристика инвертора при $K = 5$ (кривая 1) и $K = 1$ (кривая 2).

Когда управляющий транзистор $T1$ будет работать в крутой области характеристик I, а $T2$ — в пологой, рабочая точка пересечет кривую 1, при этом зависимость $U_{\text{вых}}$ ($U_{\text{вх}}$) станет нелинейной. На полной передаточной характеристике (рис. 6.4) можно выделить несколько участков: I — управляющий транзистор закрыт, высокий уровень сигнала на выходе

соответствует логической единице; II — линейная зависимость $U_{\text{вых}} = f(U_{\text{вх}})$, III — нелинейная зависимость $U_{\text{вых}} = f(U_{\text{вх}})$ и уровень сигнала на выходе соответствует логическому нулю.

Участки II и III разделены прямой линией $U_{\text{вых}} = U_{\text{вх}} - U_n$. Наклон линейного участка характеристики определяется коэффициентом усиления инвертора. Вид передаточной характеристики и величину коэффициента усиления инвертора можно определить, исходя из аналитических выражений для вольт-амперной характеристики и нагрузочной кривой.

Пока $U_{\text{вх}} < U_n$, транзистор $T1$ будет закрыт и на выходе $U_{\text{вых}} = U - U_n$. Когда открывается инвертор, рабочая точка схемы соответствует токам через нагрузочный (6.2) и через управляющий транзисторы (6.6). Приравняв (6.2) и (6.6), получим

$$-\frac{b_n}{2}(U - U_{\text{вых}} - U_n)^2 = -\frac{b_y}{2}(U_{\text{вх}} - U_n)^2,$$

$$\text{т. е. } -U_{\text{вых}} + U - U_n = \sqrt{\frac{b_y}{b_n}(U_{\text{вх}} - U_n)},$$

откуда

$$\frac{U_{\text{вых}}}{U - U_{\text{п}}} = - \sqrt{\frac{b_y}{b_n}} \frac{U_{\text{вх}} - U_{\text{п}}}{U - U_{\text{п}}}. \quad (6.8)$$

Коэффициент $-\sqrt{\frac{b_y}{b_n}}$ соответствует коэффициенту усиления инвертора

$$K = \frac{dU_{\text{вых}}}{dU_{\text{вх}}} = - \sqrt{\frac{b_y}{b_n}} = - \sqrt{\frac{\omega_y/L_y}{\omega_n/L_n}}. \quad (6.9)$$

Из (6.9) следует, что для большего коэффициента усиления необходимо увеличивать соотношение размеров каналов управляющего и нагрузочного транзисторов. Поэтому всегда стремятся увеличить отношение сопротивления нагрузочного транзистора к сопротивлению управляющего. Транзисторы с одинаковыми сопротивлениями каналов применяются только в специальных схемах динамической логики «без отношения». При $\omega_y/L_y = \omega_n/L_n$ коэффициент усиления равен единице, а уровень нуля соответствует половине уровня логической единицы.

С увеличением входного напряжения рабочая точка сдвигается в крутую область характеристик управляющего транзистора. Приравнявая токи транзисторов для этого случая (уравнения (6.4) и (6.5)), получим

$$-\frac{b_n}{2}(U - U_{\text{вых}} - U_{\text{п}})^2 = -\frac{b_y}{2}\left[(U_{\text{вх}} - U_{\text{п}})U_{\text{вых}} - \frac{1}{2}U_{\text{вых}}^2\right].$$

После ряда преобразований получим

$$\begin{aligned} \frac{U_{\text{вых}}}{U - U_{\text{п}}} = & \left\{ 1 + b_R \frac{U_{\text{вх}} - U_{\text{п}}}{U - U_{\text{п}}} \pm \left[\left(b_R \frac{U_{\text{вх}} - U_{\text{п}}}{U - U_{\text{п}}} \right)^2 + \right. \right. \\ & \left. \left. + b_R \left(2 \frac{U_{\text{вх}} - U_{\text{п}}}{U - U_{\text{п}}} - 1 \right) \right]^{1/2} \right\} / (1 + b_R), \end{aligned}$$

где $b_R = b_y/b_n$.

Нормированные значения $U_{\text{вых}}$ и $U_{\text{вх}}$ обозначим через $U'_{\text{вых}}$ и $U'_{\text{вх}}$,

$$\frac{U_{\text{вых}}}{U - U_{\text{п}}} = U'_{\text{вых}}; \quad \frac{U_{\text{вх}} - U_{\text{п}}}{U - U_{\text{п}}} = U'_{\text{вх}},$$

тогда

$$U'_{\text{вых}} = \{ 1 + b_R U'_{\text{вх}} \pm [b_R (U'_{\text{вх}})^2 + b_R (2U'_{\text{вх}} - 1)]^{1/2} \} / (1 + b_R). \quad (6.10)$$

ИС статической логики. Логические ИС на МДП-транзисторах по принципу действия делят на две основные группы — статические и динамические. *Статическая логика* аналогична по функционированию логике на биполярных транзисторах. *Динамическая логика* своеобразна по функционированию, здесь используются схемы «с отношением» и «без отношения» и с многофазной синхронизацией.

Преимущества схем статической логики состоят в том, что: а) они не требуют импульсов синхронизации большой амплитуды и имеют хорошую помехоустойчивость; б) хранение логического сигнала можно осуществлять на постоянном токе без накопления за-

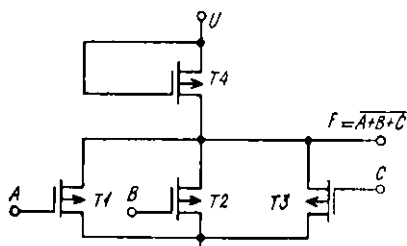


Рис. 6.5. Интегральная схема логики ИЛИ—НЕ.

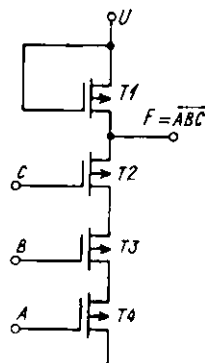


Рис. 6.6. Интегральная схема логики И—НЕ.

ряда на емкости; в) функциональное сходство с биполярными логическими схемами позволяет быстро выполнять перевод существующих схем на МДП-структуры.

К недостаткам этих схем можно отнести большую, чем у динамических схем, рассеиваемую мощность и недостаточное использование преимуществ МДП-структур.

Элементарной основой для построения схем статической логики являются базовые схемы ИЛИ—НЕ и И—НЕ (рис. 6.5 и 6.6). Применяются также более сложные логические схемы 2И—ИЛИ—НЕ, И—ИЛИ—НЕ, ИЛИ—И—ИЛИ—НЕ, рис. 6.7, 6.8 и 6.9.

В схеме ИЛИ—НЕ к одному нагрузочному транзистору T4 подключаются три (и более) транзистора с общим стоком и истоком. Принцип работы состоит в том, что при всех входных сигналах, соответствующих уровню логического нуля, сигнал на выходе соответствует единичному уровню. При наличии единичного сигнала хотя бы на одном входе

на выходе устанавливается напряжение, соответствующее логическому нулю.

Все управляющие транзисторы имеют одинаковое отношение w/L , следовательно, и одинаковую крутизну

$$g = -\frac{\mu_p \epsilon w}{d L} (U_3 - U_n). \quad (6.11)$$

Параллельное включение всех трех открытых транзисторов снижает общее сопротивление, соответственно и уровень нуля.

За счет объединения диффузионных областей истока и

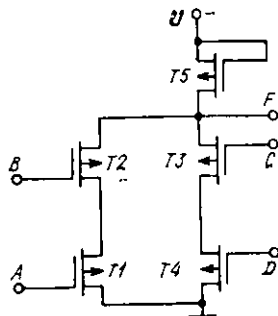


Рис. 6.7. Интегральная схема 2И—ИЛИ—НЕ.

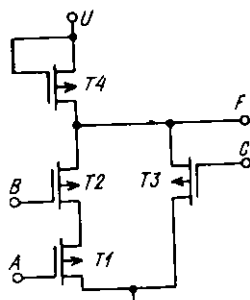


Рис. 6.8. Интегральная схема И—ИЛИ—НЕ.

стока уменьшается площадь схемы. В таких схемах достигается большая плотность элементов.

Схема И—НЕ представляет собой последовательное соединение нескольких МДП-транзисторов. Когда на всех входах «0», то на выходе будет «1». При подаче единичного сигнала только на один вход на выходе сохранится уровень единицы. На выходе логический нуль будет только в случае поступления единичных сигналов на все входы.

Сопротивления каналов последовательно включенных транзисторов в этой схеме складываются. Для уменьшения сопротивления увеличивают отношение w/L , а это приводит к увеличению размеров транзисторов. Кроме того, топология этой схемы не позволяет сократить размеры схемы

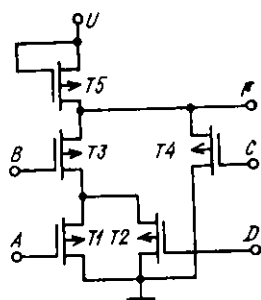


Рис. 6.9. Интегральная схема ИЛИ—И—ИЛИ—НЕ.

за счет объединения диффузионных областей. Поэтому необходимо избегать последовательного включения ключей.

ИС динамической логики. В схемах динамической логики используются высокое входное сопротивление и паразитная емкость затвора, способные длительное время сохранять заряд на затворе.

Нагрузочные транзисторы в схемах динамической логики переключаются синхронно с помощью синхроимпульсов. В этих схемах свойства МДП-транзисторов используются полностью.

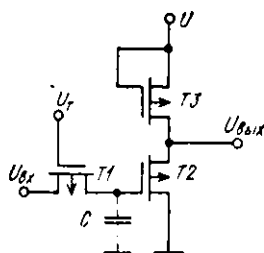


Рис. 6.10. Схема ячейки памяти на МДП-транзисторах.

Разработано несколько типов схем динамической логики, в том числе двухфазные «с отношением» и двухфазные «без отношения».

В логических схемах «с отношением» всегда выполняется определенное отношение сопротивлений нагрузочного и управляющего транзисторов в открытом состоянии. Рассмотрим работу ячейки памяти на основе паразитной емкости затвора МДП-транзистора T_2 (рис. 6.10). Транзистор T_1 является ключом в схеме,

T_2 — управляющий, T_3 — нагрузочный. При открытом ключе T_1 конденсатор C заряжается входным сигналом до уровня этого сигнала. При размыкании ключа «1» или «0», поддерживающие T_2 в закрытом или открытом состоянии. Вследствие высокого сопротивления диэлектрика под затвором и сопротивления закрытого канала транзистора T_1 информация, записанная на C , сохраняется до следующего замыкания ключа T_1 . Выходной сигнал снимается со стока транзистора T_2 , поэтому конденсатор C никогда не шунтируется нагрузкой.

Однако записанная на емкости информация не может храниться длительное время, так как сопротивление закрытого канала транзистора T_1 и сопротивление диэлектрика под затвором T_2 имеют конечную величину. Поэтому записанная информация в схеме должна восстанавливаться с частотой порядка 5 ... 10 кГц.

Такие ячейки памяти используются для построения более сложных схем, например схемы динамического сдвигового регистра (рис. 6.11,а).

ИС состоит только из транзисторов с определенным «отношением» сопротивлений. В качестве конденсаторов используются паразитные емкости под затворами транзисторов.

Схема имеет один постоянный источник питания U и управляется двухтактной серией сдвинутых по фазе синхронизирующих импульсов. Временные диаграммы Φ_1 и Φ_2 приведены на рис. 6.11,б.

Если на вход схемы подан логический «0» (при Φ_2 равном «1»), открывается транзистор $T1$ и $C1$ разряжается, $T3$

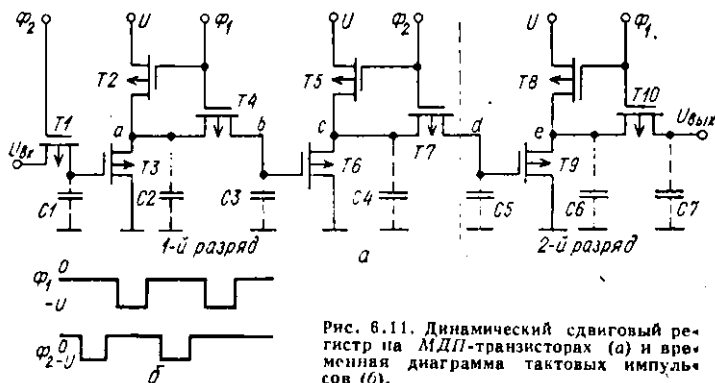


Рис. 6.11. Динамический сдвиговый регистр на МДП-транзисторах (а) и временная диаграмма тактовых импульсов (б).

при этом закрывается. В течение действия импульса Φ_1 транзисторы $T2$ и $T4$ открыты. Потенциал точки a близок к U (логическая «1») и конденсаторы $C2$ и $C3$ заряжаются до этого напряжения по цепочке $U-T2-T4-C3$.

В следующий момент времени потенциал точки a понижается до нулевого уровня (транзистор $T6$ открыт). Одновременно через открытые транзисторы $T7$ и $T6$ разряжается $C5$ и через $T6$ — $C4$. После окончания импульса Φ_2 информация «0» запоминается на конденсаторе $C5$.

Таким образом, за время действия импульсов Φ_1 и Φ_2 информация («логический «0»») переместилась со входа первого разряда на вход второго разряда.

В схемах «без отношения» (рис. 6.12,а) не выдерживается соотношение между сопротивлениями входного и нагрузочного транзисторов. Нулевой уровень напряжения обеспечивается разрядом конденсатора. Это позволяет использовать нагрузочный и управляющий транзисторы минимальных размеров, т. е. повысить плотность элементов на кристалле.

Схема осуществляет задержку на один период в течение действия синхронизирующих импульсов, диаграммы которых Φ_1 и Φ_2 представлены на рис. 6.12, б.

При подаче импульса Φ_1 , соответствующего «1», транзистор $T1$ открывается и $C1$ заряжается входным напряжением. Допустим, что сигнал на входе также соответствует уровню логической «1», тогда заряд конденсатора $C1$ откроет транзистор $T3$ ($T2$ открыт импульсом Φ_1). В этом случае открытые транзисторы $T2$ и $T3$ представляют собой делитель напряжений U , потенциал точки a будет соответствовать его выходу. До потенциала точки a зарядится и $C2$. Когда импульс Φ_1 закончится, транзисторы $T1$ и $T2$ закроются, а $T3$ останется открытым и $C2$ разрядится через открытый $T3$. С приходом импульса Φ_2 открываются транзисторы $T4$ и $T5$. При этом $C3$ разрядится через открытые транзисторы $T4$ и $T3$. Потенциал точки b понизится до нулевого уровня и $T6$ закроется. Конденсатор $C4$ будет заряжаться до напряжения питания U от источника через

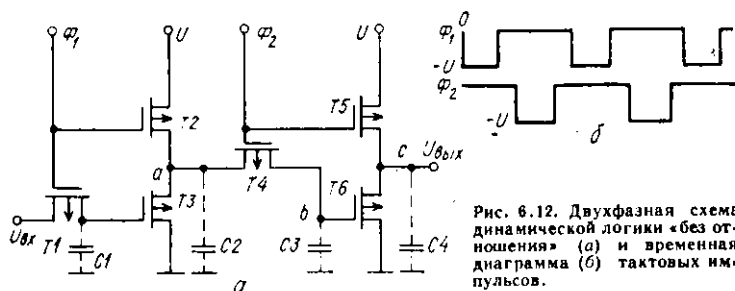


Рис. 6.12. Двухфазная схема динамической логики «без отношения» (а) и временная диаграмма (б) тактовых импульсов.

открытый транзистор $T5$. После окончания импульса Φ_2 потенциал точки c будет сохраняться на заряженном конденсаторе.

Если на входе схемы был «0» в момент прихода импульса Φ_1 , то конденсатор $C1$ разрядится через $T1$ и транзистор $T3$ закроется. Тогда $C2$ зарядится через открытый $T1$ до U . С окончанием Φ_1 закрываются транзисторы $T1$ и $T2$, а $T3$ останется закрытым. Потенциал точки a соответствует «1». С приходом Φ_2 открываются $T4$ и $T5$ и заряжается конденсатор $C3$ через $T4$ от $C2$. Конденсаторы $C2$ и $C3$ подбирают так, чтобы при их перезарядке потенциал в точке b был выше порога отпираания $T6$. Поэтому $T6$ открывается, создавая условия для уменьшения потенциала в точке c до уровня, соответствующего сопротивлению открытого тран-

транзистора $T6$. После окончания импульса Φ_2 закрываются $T4$ и $T5$, открытым останется $T6$ и $C4$ разрядится до нуля через открытый транзистор.

При работе ИС этого типа длительность синхронизирующих импульсов должна быть достаточной для полного заряда и разряда емкостей. Максимальное быстродействие обычно ограничивается временем разряда t_p при использовании двух или более последовательно включенных транзисторов, так как их сопротивление больше, чем сопротивление нагрузочного транзистора.

6.2. ТРИГГЕРЫ НА МДП-ТРАНЗИСТОРАХ

Статическая ячейка памяти. Ячейка памяти (рис. 6.13) представляет собой симметричный триггер, на входах которого имеются ключевые транзисторы $T5$ и $T6$. Транзисторы $T1$ и $T3$ — управляющие, $T2$ и $T4$ — нагрузочные. Постоянное смещение $U_{см}$ переводит их в насыщенный режим (в полую область характеристик). Шины A и B ис-

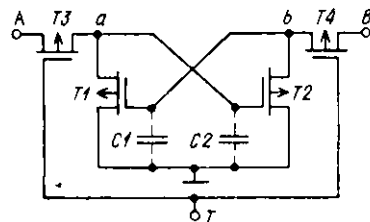
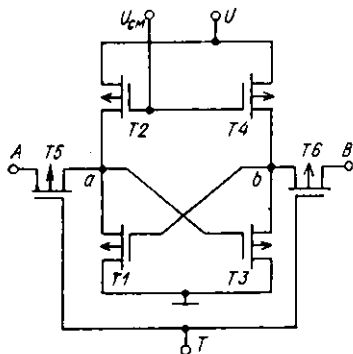


Рис. 6.13. Схема статической ячейки памяти на МДП-транзисторах.

Рис. 6.14. Схема динамической ячейки памяти на МДП-транзисторах.

пользуются для записи и считывания информации. Ячейка памяти работает как отрицательная логика, т. е. сигнал, соответствующий «1», равен $-U_1$, а сигнал «0» — U_0 .

Для ячейки памяти реализуются режимы «запись», «хранение» и «считывание». В режиме записи при $U_T = -U_1$ ключевые транзисторы $T5$ и $T6$ открыты, а на шины A и B подаются сигналы U_0 и U_1 (или наоборот). Сигнал заканчивается, транзисторы $T5$ и $T6$ закрываются, и в ячейке реализуется режим хранения информации: нулевой уровень в точке a и единичный — в точке b . В режиме «считывание» снова поступает сигнал $U_T = -U_1$, транзисторы $T5$

и $T6$ открываются и передают на шины A и B соответствующие потенциалы.

Динамическая ячейка памяти. Схема построена на четырех МДП-транзисторах: $T1$ и $T2$ — управляющие, $T3$ и $T4$ — ключевые (рис. 6.14). Нагрузочные транзисторы отсутствуют. Для записи информации используются паразитные емкости $C1$ и $C2$ под затворами транзисторов $T1$ и $T2$. В схеме отсутствуют также источники постоянного смещения.

В режиме «запись» на клемму T подается сигнал U , открывающий $T3$ и $T4$. В это время на разрядные шины A

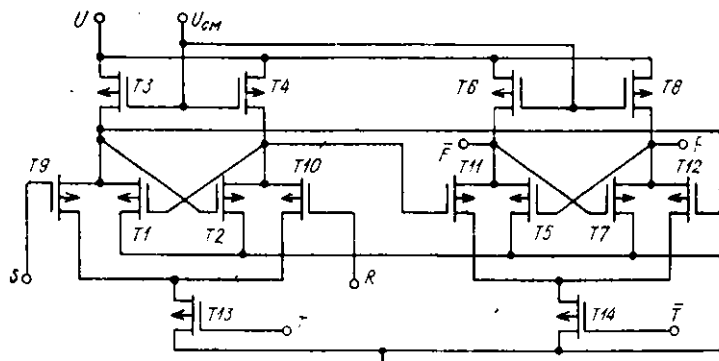


Рис. 6.15. Схема синхронного триггера с отдельными входами.

и B соответственно поступают сигналы U_0 и U_1 . При этом конденсатор $C2$ разряжается через открытый транзистор $T3$, а $C1$ заряжается до U_1 через $T4$. Соответственно откроется транзистор $T1$ и закроется $T2$. После окончания импульса транзисторы $T3$ и $T4$ закроются, потенциалы точек a и b будут определенное время сохраняться на коллекторах открытого транзистора $T1$ и закрытого $T2$.

В режиме «считывание» на клемму T снова подается сигнал U , и потенциалы точек a и b передаются на разрядные шины через открытые транзисторы $T3$ и $T4$.

Синхронный триггер с отдельными входами. Триггер (рис. 6.15) представляет собой два симметричных триггера ($T1$ — $T4$, $T5$ — $T8$) и ряд коммутирующих транзисторов $T9$ — $T14$.

Тактовые импульсы поступают на входы ключей $T13$ и $T14$ в противофазе. На затворе $T13$ имеется отрицательный потенциал. Допустим, что на вход S поступило отрицательное напряжение единичного уровня, а на вход R —

нулевого. Во время действия тактового импульса транзисторы $T9$ и $T13$ одновременно открыты, при этом напряжение стока $T9$ оказывается близким к нулю, транзистор $T2$ закрыт, а $T1$ — открыт.

После окончания тактового импульса через время τ открывается транзистор $T14$, транзистор $T11$ открыт, а $T12$ — закрыт, поэтому закрыт также $T7$ и открыт $T5$.

Таким образом, первая бистабильная ячейка $T1$ — $T4$ во время действия тактового импульса устанавливается в состояние, определяемое входами S и R . После окончания тактового сигнала это состояние переписывается в ячейку $T5$ — $T8$.

При действии следующего тактового импульса информация в первой ячейке обновляется, а во второй ячейке остается без изменения. Вторая ячейка выполняет роль элемента оперативной памяти, запоминающего информацию на время тактового интервала.

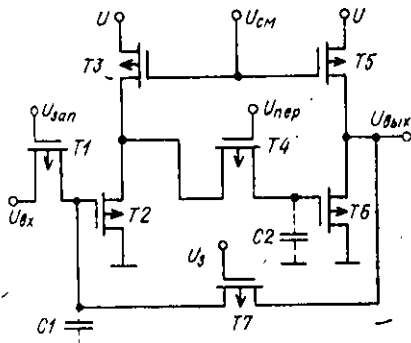


Рис. 6.16. Схема квазистатического триггера на МДП-транзисторах.

Квазистатический триггер. Этот триггер (рис. 6.16) выполняет те же операции, что и более сложные триггеры, но при этом занимает меньшую площадь, так как используются паразитные емкости $C1$ и $C2$ транзисторов $T2$ и $T6$ для хранения входного логического сигнала. Транзисторы $T3$ и $T5$ — нагрузочные с постоянным смещением $U_{см}$.

Если на вход подано отрицательное напряжение, то при сигнале «запись» открывается транзистор $T1$ и заряжается $C1$. На выходе $T2$ в этом случае появляется нулевой сигнал.

При поступлении сигнала «передача» $C2$ разряжается через открытые транзисторы $T4$ и $T2$. На затворе $T6$ потенциал падает до нулевого уровня и на выходе образуется сигнал высокого уровня.

Когда сигнал «задержанная передача» поступает на $T7$ и заряд конденсатора $C1$ увеличивается за счет зарядки по цепи U — $T5$ — $T7$ — $C1$; конденсатор $C1$ должен хранить информацию между режимами «запись» и «задержанная передача». При окончании сигнала «передача» транзистор $T4$

закрывается, а конденсатор $C2$ остается разряженным и хранит информацию, $T6$ создает на выходе отрицательное смещение.

После окончания сигнала «задержанная передача» $T7$ закрывается и $C1$ может снова разряжаться или заряжаться под действием следующего сигнала.

Если при подаче сигнала «запись» на входе будет нулевое напряжение, то во время его действия $C1$ разрядится и на стоке $T2$ создается отрицательный потенциал, который при действии сигнала «передача» зарядит $C2$. На выходе появится нулевое напряжение, которое вновь поступит на $C1$ во время действия сигнала «задержанная передача». Конденсатор $C1$ дополнительно будет разряжаться через $T7$ и $T6$.

При нулевом значении сигнала «передача» закрывается $T4$ и $C2$ останется заряженным. В течение времени, когда сигнал «передача» равен нулю на $T4$, конденсатор $C2$ должен сохранять информацию и поддерживать $T6$ в открытом состоянии.

6.3. АНАЛОГОВЫЕ ИС

Наиболее удобными в диапазоне частот $0 \dots 200$ кГц оказались усилители на основе МДП-транзисторов. Они

имеют высокое входное сопротивление, низкий уровень собственных шумов и высокий коэффициент усиления по мощности.

Для реализации схем используются МДП-транзисторы и диффузионные линейные резисторы.

Простейшая схема линейного усилителя на двух МДП-транзисторах

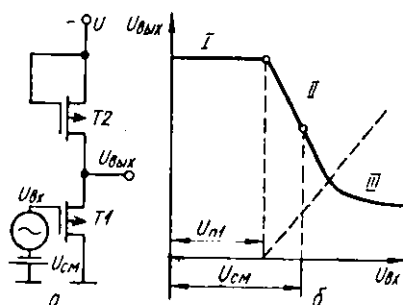


Рис. 6.17. Линейный усилитель на МДП-транзисторах (а) и его передаточная характеристика (б).

представлена на рис. 6.17, а. Здесь, как и в простом инверторе, использован управляющий и нагрузочный транзистор. Передаточная характеристика такой схемы имеет линейный участок I (рис. 6.17, б), который соответствует работе обоих транзисторов в пологой области характеристик. Для получения неискаженного сигнала

рабочая точка схемы сдвигается в область II постоянным смещением $U_{см}$.

Коэффициент усиления схемы на линейном участке зависит только от размеров канала управляющего $T1$ и нагрузочного $T2$ транзисторов

$$K = - \sqrt{\frac{\omega_1/L_1}{\omega_2/L_2}}. \quad (6.12)$$

Коэффициент усиления не зависит от параметров, связанных с чувствительностью полупроводника к изменению температуры. Усилители этого типа могут иметь высокую температурную стабильность (до 2% при изменении температуры на 100°C).

На практике чаще всего используется каскадное включение МДП-транзисторов по схеме с общим истоком (рис. 6.18). На входе схемы включены дополнительное сопротивление $R1$ и защитный диод D . Коэффициент усиления

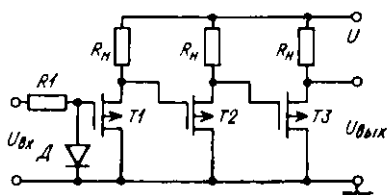


Рис. 6.18. Схема трехкаскадного усилителя с линейной нагрузкой.

схемы $K = K_0^3$,

где K_0 — коэффициент усиления одного каскада.

Напряжения на стоках транзисторов и затворах одинаковы

$$U_C = U_3 = U - R_n I_C = U + R_n \frac{b}{2} (U_3 - U_n)^2.$$

Откуда

$$U_3 = U_n + \frac{1}{bR_n} - \frac{1}{bR_n} \sqrt{2bR_n(U_n - U) + 1},$$

тогда

$$U_3 - U_n = - \sqrt{\frac{2U_n - U}{bR_n}}. \quad (6.13)$$

Коэффициент усиления одного каскада

$$K_0 = - \frac{g}{y_i + y_C + y_n}, \quad (6.14)$$

где y_i — дифференциальная проводимость МДП-транзистора;

y_C — проводимость в цепях стока; y_n — проводимость в цепях нагрузки.

Если для схемы выполняются соотношения

$$y_c \gg y_n \text{ и } y_c \gg y_i,$$

то

$$K_0 \approx -\frac{g}{y_c} = b(U_3 - U_n) R_c. \quad (6.15)$$

Рабочий ток одного каскада $I_c = (U_c - U)/R$.

Ток, потребляемый усилителем, $I_{\text{потр}} = 3I_c$, а потребляемая схемой мощность

$$P = UI_{\text{потр}}. \quad (6.16)$$

Схема для подачи постоянного смещения на входе усилителя и обеспечения рабочего режима выходного транзистора

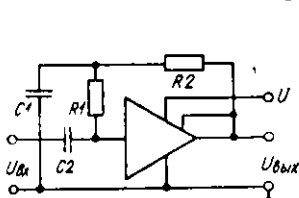


Рис. 6.19. Схема подачи постоянного смещения.

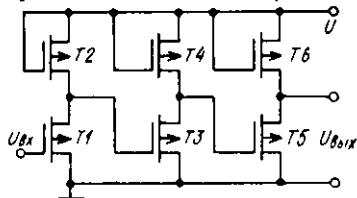


Рис. 6.20. Схема трехкаскадного усилителя с нелинейной нагрузкой.

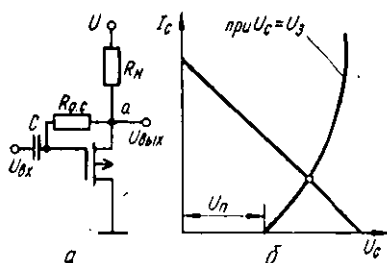


Рис. 6.21. Схема усилителя с автоматическим смещением (а) и его характеристики (б).

тора представлена на рис. 6.19. Постоянное напряжение с выхода усилителя через фильтр нижних частот, состоящий из $R1$, $R2$ и $C1$, подается на вход схемы.

Кроме линейной нагрузки, при каскадном включении усилителей применяются также МДП-транзисторы, работающие в режиме насыщения (рис. 6.20).

Интересным решением схемы усилителя на МДП-транзисторах является схема с автоматическим смещением, рис. 6.21, а. Смещение осуществляется с помощью большого сопротивления обратной связи $R_{o.c.}$, включенного в цепь сток — затвор. В этой цепи, благодаря емкостному входу, постоянная составляющая тока будет отсутствовать. Поэтому полное напряжение стока будет приложено к за-

твору, при этом ток в канале будет зависеть от напряжения на затворе (рис. 6.21,б). Пересечение кривой I_c при ($U_c = U_3$) с нагрузочной прямой определит положение рабочей точки схемы, которое будет определяться сопротивлением R_n .

Допустим, что вследствие каких-то изменений проводимости канала уменьшился ток стока. При этом уменьшается падение напряжения на R_n и увеличивается потенциал в точке a , а следовательно, на затворе транзистора. Увеличение потенциала на затворе приводит к увеличению проводимости в канале.

Глава 7

БИС

7.1. ОБЩИЕ СВЕДЕНИЯ И КЛАССИФИКАЦИЯ

БИС — это сложные схемы, имеющие на подложке не менее 100 простых ИС, соединенных между собой не менее чем двумя слоями металлизированной разводки, которая проектируется с помощью ЭВМ.

БИС занимают промежуточное положение между микроэлектронной аппаратурой и ИС среднего уровня интеграции. В их объеме реализуются блоки, узлы и целые радиоэлектронные устройства. В силу этого БИС не обладают, как правило, большой универсальностью. На уровне микросхем можно выделить типовые схемные решения, на уровне БИС таких примеров мало. Однако совершенствование технологии, повышение выхода годных схем, снижение их стоимости в расчете на один элемент позволяют создавать конструкции законченных устройств, основой которых является одна сложная БИС. Имеются полупроводниковые БИС, объединяющие в своей конструкции несколько функциональных узлов.

При этом устройства на основе БИС имеют целый ряд преимуществ. К ним можно отнести, кроме снижения стоимости на один элемент и уменьшения габаритов и массы электронной аппаратуры, повышение надежности и увеличение быстродействия. Объясняется это тем, что одна сложная схема может заменить некоторое количество обычных ИС и соединений между ними.

БИС позволяют получить высокие качественные показатели. Можно использовать много активных элементов, при этом дальнейшее увеличение их количества лишь незначительно увеличивает площадь кристалла. Это дает возможность реализовать на кристалле больше логических функций.

По виду обрабатываемой информации БИС можно классифицировать на цифровые и аналоговые. К *цифровым БИС* относятся полупроводниковые запоминающие устройства, многоразрядные регистры, счетчики, сумматоры и другие блоки цифровых схем. Примерами *аналоговых БИС* являются преобразователи напряжения — код и код — напряжение.

По виду применяемых элементов различают БИС на биполярных и МДП-структурах и гибридные.

БИС на МДП-структурах имеют более простую технологию и соответственно меньшую стоимость. В процессе их производства существенно уменьшается количество критичных технологических этапов, на которых возможен повышенный процент брака, особенно процессов высокотемпературной диффузии и маскирования (табл. 8).

Таблица 8

Вид технологии	Количество операций			
	диффузии	маскирования	термообработки	технологических
Биполярная эпитаксиально-диффузионная	4 и эпитакс.	8	10	130
МДП	1	4...5	2	38...45

Технология МДП-процесса может оставаться неизменной независимо от типа схемы. Параметры схемы можно изменять лишь путем изменения геометрии МДП-транзисторов.

Важным фактором, который дает МДП-БИС преимущественно по показателю затрат на реализацию одной логической функции, являются сравнительно малые размеры МДП-схем большой сложности. Более простая технология изготовления таких БИС уменьшает суммарный допуск на отдельные операции, что также способствует уменьшению площади. МДП-транзисторы, в отличие от биполяр-

ных, не требуют изолирующих переходов, которые занимают до 30% активной площади из-за большой ширины диффузионной линии.

В БИС на МДП-структуре можно реализовать два уровня соединений. Один из них формируется из диффузионных соединительных линий p -типа или туннелей. В этом случае $\rho_s = 100 \text{ Ом}/\square$. Однако в отличие от БИС на биполярных структурах такое значение последовательного сопротивления допустимо, поскольку в МДП-схемах протекают малые токи.

Электрические параметры — быстродействие и добротность схем — на биполярных транзисторах выше, но занимаемая ими площадь в пять раз больше.

Выигрыш в площади, простоте технологии, стоимости и потребляемой мощности способствует тому, что БИС развиваются преимущественно на МДП-структурах. Однако в схемах, рассчитанных на большое быстродействие, чаще используются БТ.

Сравнительные данные по степени интеграции БИС приведены в табл. 9.

Таблица 9

Типы схем	Количество элементов в БИС	
	на БТ, шт.	на МДП-транзисторах, шт.
Логические	100 . . . 250	1000
Сдвиговые регистры	500	2000 . . . 3000
Запоминающие устройства	1000	5000 . . . 10000

Основные параметры БИС

1. Степень интеграции

$$K_{\text{и}} = \lg N,$$

где N — количество элементов на подложке.

2. Интегральная плотность — количество элементов, приходящееся на единицу площади

$$w = \frac{N}{S} = \frac{10^{K_{\text{и}}}}{S}.$$

3. *Функциональная сложность* F характеризует среднее количество преобразований в схеме, приходящееся на одну переменную

$$F = \frac{\sum_{i=1}^{i=p} b_i N_{0i}}{v},$$

где $\sum_{i=1}^{i=p} b_i$ — количество однокаскадных логических элементов в ИС;

N_{0i} — количество разветвлений на выходе каждого i -го каскада;

v — количество переменных, поданных на входы ИС.

4. *Функциональная плотность* — количество преобразований одной переменной, приходящееся на единицу площади

$$I = \frac{F}{S}.$$

5. *Информационная сложность* H определяет количество элементов БИС, приходящееся на преобразование одной переменной

$$H = N F.$$

7.2. ОСОБЕННОСТИ ПРОЕКТИРОВАНИЯ

При проектировании БИС стремятся улучшить характеристики, уменьшить себестоимость и повышать надежность. При этом необходимо учитывать ограничения, обусловленные возможностями технологического процесса. К ним относятся максимальное количество транзисторов на кристалле и допустимое количество связей между отдельными ИС.

Максимальное количество транзисторов определяется:

а) *максимальными размерами кристалла*, которые определяют размеры корпуса и возможность фотолитографического процесса. В настоящее время максимальные размеры кристалла — $7,5 \times 7,5$ мм, но оптимальные остаются в пределах $2,5 \times 2,5 \dots 3,8 \times 3,8$ мм. Для сдвиговых регистров оптимальный размер кристалла соответствует около 1000 бит, для ПЗУ — до 4000 бит, но оптимальным является 400 ... 700 транзисторов или 100...130 логических элементов на кристалл;

б) *типом базового логического элемента*; предпочтительными являются динамические логические элементы на МДП-структурах;

в) *быстродействием системы*, для увеличения которого необходимо увеличивать площадь кристалла;

г) *рассеиваемой мощностью*, которая оценивается, исходя из питающих напряжений, технологии, типа логических элементов и корпуса. Для уменьшения ее применяют МДП-транзисторы с малым порогом отпираания, повышают сопротивление нагрузочных транзисторов и изменяют корпуса с высокой номинальной мощностью рассеяния.

Количество выводов на одном кристалле. Необходимо учитывать, что физические размеры и выделяемая мощность выходных каскадов могут быть на порядок больше, чем у среднего логического элемента, и что каждая контактная площадка занимает площадь, равную площади двух-трех логических элементов.

При создании электронных систем на БИС одной из первых операций является разграничение системы на кристаллы и определение функций каждой БИС.

Неправильное разграничение системы может отрицательно сказаться на ее характеристиках.

Логическую диаграмму системы разбивают на более простые, соответствующие одной БИС:

а) функциональное разграничение — получают фрагменты, в каждом из которых реализуется законченная логическая функция;

б) разбиение на параллельные фрагменты, при этом можно уменьшить количество соединений БИС.

Технология БИС полностью совпадает с технологией создания малых и средних ИС. Отличия и основные трудности начинаются при выполнении соединений, реализуемых несколькими уровнями. На первом уровне соединяются отдельные элементы, образующие простую логическую схему. Этот уровень совпадает с соответствующей технологической операцией при создании схем со средним уровнем интеграции. На втором уровне схемы соединяются в функциональные узлы, на третьем — формируются связи в блоках (соединение узлов и простых схем).

Каждый уровень металлизации выполняется тонкопленочными проводниками и изолируется от подложки и следующего уровня слоем диэлектрика. Наиболее часто для этого используется SiO_2 . В связи с наличием бракованных

элементов на пластине процесс многоуровневой металлизации является достаточно сложным.

Технологические методы создания соединений в БИС.

При рассмотрении всех методов межсоединений используется понятие элементарной схемной единицы, называемой ячейкой, под которой понимают какую-либо логическую схему или комбинацию цифровых схем.

Метод машинного проектирования основан на многоячеечной структуре полупроводниковой пластины. Такая структура представляет собой один из логических узлов, входящих в состав сложного функционального узла. В библиотеке программ ЭВМ хранятся наборы стандартных многоячеечных структур, которые могут быть использованы в различной комбинации для получения БИС, и набор стандартных элементов, из которых можно построить новые или уникальные многоячеечные структуры.

Изготовление БИС начинается с того, что ЭВМ определяет данные, необходимые для формирования полупроводниковой структуры (параметры диффузионного и эпитаксиального процессов). На основании этих данных формируются многоячеечные структуры. Машина выдает данные по топологии металлизации каждого уровня, используя которые создают фотошаблоны.

Этот метод позволяет оптимизировать устройство по мощности и быстродействию, использовать минимальное количество элементов и их типов, необходимое для построения данной БИС. Метод предполагает наличие на пластине только годных элементов, однако практически это невыполнимо. Поэтому для устранения этого недостатка вводят избыточность элементов и ограничивают размеры кристаллов.

Микроматричный метод. В предложенном методе используются ячейки двух типов на биполярных и на МДП-транзисторах. Ячейки состоят из фиксированных наборов приборов и представляют собой сложные узлы с полным набором элементов для реализации любой из ИС, входящих в состав БИС. Первый слой металлизации объединяет необходимые приборы в пределах каждой ячейки, второй — объединяет все ИС в БИС.

Метод предусматривает 100%-ный выход годных приборов, промежуточной проверки нет. Нет и контактных площадок, за счет чего увеличена активная площадь. Типовая технология позволяет увеличить выход годных приборов. Проверка на функционирование производится для гото-

вой схемы. Если не работает одна ячейка — весь блок (БИС) признается негодным.

Метод избирательного монтажа. Этот метод учитывает реальный процент выхода годных приборов. Операция металлизации предназначена для соединения в элементарные ячейки группы схемных компонентов независимо от их годности. В рисунок металлизации данного уровня входит также ряд контактных площадок, необходимых для проверки каждой ячейки. На следующей операции производится проверка каждой ячейки на функционирование при помощи тестера. Информация о местоположении годных и дефектных ячеек, а также данные о функциональных характеристиках БИС и правила проектирования рисунка внутренних соединений вводятся в ЭВМ.

Достоинствами метода избирательного монтажа является довольно высокий процент выхода годных БИС и несколько облегченная заключительная проверка их, так как предварительно проверяются все ячейки.

К недостаткам следует отнести то, что каждой БИС требуется уникальный фотошаблон (это значительно повышает стоимость) и на пластине создается больше ячеек, чем это необходимо для создания БИС. Кроме того, проверка ячеек очень трудоемкая операция и для ее выполнения необходимо иметь контактные площадки, площадь которых больше, чем самой схемы.

Глава 8

ПЛЕНОЧНЫЕ ЭЛЕМЕНТЫ

8.1. ЭЛЕКТРОННЫЕ ПРОЦЕССЫ В ТОНКИХ ДИЭЛЕКТРИЧЕСКИХ ПЛЕНКАХ

При рассмотрении свойств диэлектрических пленок необходимо учесть особенности, связанные с их размерами и структурой.

Пленки диэлектриков толщиной менее 10^{-4} см при приложении рабочего напряжения порядка единиц вольт находятся под действием сильного поля $E > 10^4$ В/см. Сквозь пленки толщиной менее 100 Å возможны туннельные переходы электронов. В состав пленок обычно входит большое

количество примесей и структурных дефектов, т. е. диэлектрик становится примесным.

Таким образом, пленочный диэлектрик можно рассматривать как примесный в сильном поле. Благодаря этим особенностям в нем возможен целый ряд электронных процессов, характерных для пленок. Это — туннельный эффект, эффект Шоттки, эффект Френкеля, образование объемного заряда и токов, ограниченных этим зарядом, прыжковая проводимость по примесям.

Рассмотрим энергетическую диаграмму системы металл — диэлектрик — металл (МДМ) при наличии элект-

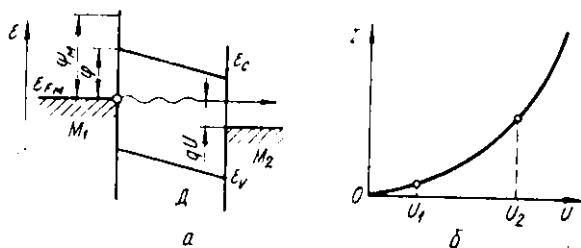


Рис. 8.1. Энергетическая диаграмма структуры МДМ (а) и ее вольт-амперная характеристика (б) при туннельном эффекте.

рического поля (рис. 8.1,а). Силами изображения, как и объемным зарядом, пренебрегаем, поэтому зоны диэлектрика не искривлены на границах.

На границе металл — диэлектрик необходимо учесть работу выхода металла ϕ_m и высоту ϕ потенциального барьера, которая отсчитывается от дна зоны проводимости диэлектрика до уровня Ферми.

Туннельный эффект состоит в том, что частица с заданной полной энергией имеет конечную вероятность перехода из одной области пространства в другую, если они разделены областью, классически недоступной для частицы с данной энергией. Например, этот эффект проявляется в туннельном прохождении электрона от одного электрода к другому сквозь тонкую пленку диэлектрика или вакуумный зазор. Туннельный ток является преобладающим при низких температурах и достаточно тонких (меньше 100 Å) диэлектрических пленках.

Диэлектрическую пленку можно представить как потенциальный барьер для электронов между металлами M_1 и M_2 . Он характеризуется высотой ϕ и шириной d , равной толщине диэлектрической пленки. Зависимость тока от на-

пряжения при туннельном эффекте имеет нелинейный характер (рис. 8.1,б).

На первом участке $0 < U < U_1$ наблюдается линейная зависимость $I \sim U$, которая сохраняется до тех пор, пока $U < \varphi/q$,

$$I = BU. \quad (8.1)$$

Здесь B — сложная функция

$$B = \frac{q^2 (2m\varphi)^{1/2}}{h^2 d} e^{\frac{4\pi d (2m\varphi)^{1/2}}{h}},$$

где m — эффективная масса электрона; h — постоянная Планка; q — заряд электрона.

На участке $U_1 < U < U_2$, если $U \leq \varphi/q$, зависимость тока от напряжения выражается формулой

$$I = B(U + DU^3), \quad (8.2)$$

где $D = \left(\frac{Aq}{96\varphi} - \frac{Aq}{32q^{3/2}} \right); A = \frac{4\pi d}{h} (2m)^{1/2}.$

На участке $U > U_2$, если $U > \varphi/q$

$$I = \frac{2,2q^3 U^2}{8\pi h q d^2} e^{-\frac{8\pi d (2m)^{1/2} \varphi^{3/2}}{2,96 h q U}} \quad (8.3)$$

При температурах, отличных от абсолютного нуля, туннельный ток

$$I(T) = I(0) + \alpha T^2, \quad (8.4)$$

где

$$\alpha = \frac{8\pi m e \chi}{h^3} e^{-\frac{4\pi \int_0^{\varphi} \sqrt{2m\varphi(x)} dx}{h}}; I(0) — \text{ток при абсолютном нуле; } \chi — \text{протяженность потенциального барьера.}$$

Поскольку туннельный ток зависит от параметров потенциального барьера φ и d , то на практике очень часто используют вольт-амперную зависимость для определения этих параметров. Исследование вольт-амперной зависимости ведется при низких температурах, с тем чтобы исключить влияние эффекта Шоттки, который обычно сопутствует туннельному эффекту.

Эмиссия Шоттки. Под этим процессом понимают эмиссию «горячих» электронов из металла в диэлектрик при

наличии сильного электрического поля (горячие — это электроны, энергия которых выше средней). Эмиссия Шоттки существует наряду с туннельной, однако она не ограничена толщиной пленки. Эмиссия Шоттки преобладает в пленках толщиной больше 100 Å, при $T > 20^\circ\text{C}$ и при наличии малого потенциального барьера на границе металл—диэлектрик.

Энергетическая диаграмма структуры МДМ изображена на рис. 8.2.

Штриховой линией показан действительный потенциальный барьер, искривленный силами изображения, имеющимися между электронами в диэлектрике и в металле.

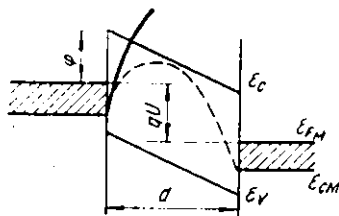


Рис. 8.2. Энергетическая диаграмма структуры МДМ с учетом сил изображения.

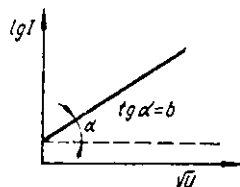


Рис. 8.3. Вольт-амперная характеристика структуры МДМ.

Зависимость тока от приложенного напряжения

$$I = AT^2 e^{-\varphi/kT} e^{b\sqrt{U}}, \quad (8.5)$$

где $b = \frac{1}{kT} \sqrt{\frac{q^3}{4\pi d \epsilon \epsilon_0}}$; A — постоянная Ричардсона ($A = 120 \text{ А} \cdot \text{см}^{-2}$); ϵ — диэлектрическая постоянная диэлектрика.

Для эффекта Шоттки характерна сильная зависимость от температуры и от напряжения. Вольт-амперная зависимость изображена на рис. 8.3.

Эффект Френкеля. Рассмотренные процессы относились к тонким диэлектрическим пленкам, в которых не учитывалась роль самих пленок. Однако при толщине пленки порядка 1000 Å существенную роль играют процессы, проходящие в ее объеме. Одним из таких процессов является эффект Френкеля, или иначе его называют объемным эффектом Шоттки.

Эффект Френкеля — это процесс термической ионизации, облегченный наложенным сильным внешним электрическим полем. Существенную роль этот эффект играет в си-

стеме, содержащей большое количество примесей. При этом рассматривается система отдельных атомов, такой подход применим при рассмотрении ионизации примесных центров, энергия которых образует энергетический спектр дискретных уровней в запрещенной зоне диэлектрика. Эффект Френкеля наиболее вероятен при: а) $d > 100 \text{ \AA}$; б) наличии не взаимодействующих примесных центров; в) наличии сильного поля в пленке $E > 10^4 \text{ В/см}$.

Энергетическая диаграмма примесного атома представлена на рис. 8.4, где AA' — уровень электрона в равновесном состоянии; $\mathcal{E}_1$ — энергия ионизации электрона на

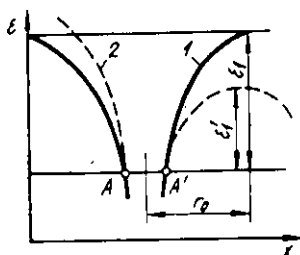


Рис. 8.4. Энергетическая диаграмма примесного атома: 1 — в равновесном состоянии; 2 — при приложении электрического поля.

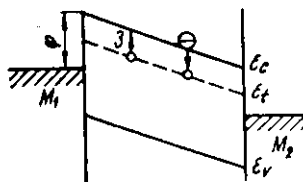


Рис. 8.5. Энергетическая диаграмма структуры МДМ с учетом примесных центров.

уровне AA' . При приложении внешнего поля энергетическая диаграмма деформируется (кривая 2). При этом энергия ионизации, или высота потенциального барьера, уменьшается и вероятность термической ионизации увеличивается.

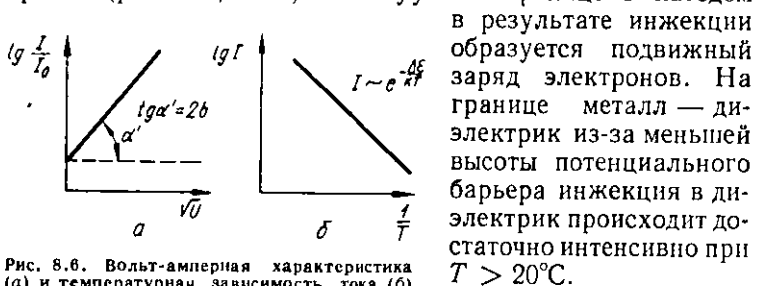
В этом эффекте основной вклад в проводимость вносят примесные центры, расположенные в запрещенной зоне диэлектрика — переход 3 (рис. 8.5), где $\mathcal{E}_t$ — уровень примесных атомов. Вольт-амперная зависимость в этом случае выражается формулой, аналогичной (8.5),

$$I = I_0 e^{2bV\bar{U}}, \quad (8.6)$$

где $b = \frac{1}{kT} \left(\frac{q^3}{4\pi\epsilon_0 d} \right)^{1/2}$; I_0 — ток в слабом поле.

Следовательно, вольт-амперная характеристика аналогична характеристике при эффекте Шоттки, но угол наклона в два раза больше (рис. 8.6, а). Температурная зависимость тока при наличии эффекта Френкеля представлена на рис. 8.6, б.

Токи, ограниченные пространственным зарядом (ТОЛЗ). Рассмотрим процессы на границах раздела металл—вакуум и металл — диэлектрик. При определенных температурных условиях на этих границах наблюдается инжекция электронов (рис. 8.7, а и б). В вакууме на границе с катодом

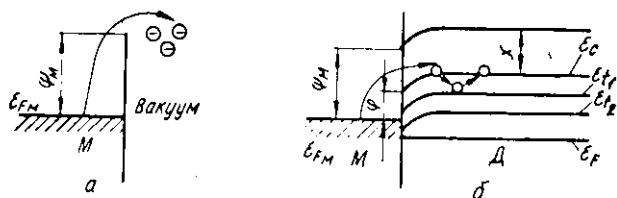


в результате инжекции образуется подвижный заряд электронов. На границе металл — диэлектрик из-за меньшей высоты потенциального барьера инжекция в диэлектрик происходит достаточно интенсивно при $T > 20^\circ\text{C}$.

Высота потенциального барьера на границе металл — диэлектрик меньше работы выхода электронов ψ_m на величину электронного средства

$$\psi_m = \phi + \chi.$$

В вакууме и в диэлектрике практически отсутствуют подвижные заряды. В отличие от вакуума в диэлектрике имеется значительное количество ловушек, которые могут



захватывать подвижные носители и создавать неподвижный объемный заряд. Уровень ловушек на энергетической диаграмме (рис. 8.7, б) обозначен ϵ_{i1} и ϵ_{i2} . Таким образом, объемный заряд в диэлектрической пленке создается подвижными носителями зоны проводимости и неподвижными зарядами, сосредоточенными на ловушках.

В зависимости от энергетической глубины различают мелкие и глубокие ловушки. Время жизни заряда на мелких ловушках $\tau = 10^{-8}$ с, а на глубоких может достигать десятков часов.

При наложении электрического поля свободные электроны движутся от катода к аноду. Возникающий при этом ток называют током, ограниченным пространственным зарядом

$$I = 10^{-13} \epsilon \mu \frac{U^2}{d^3}. \quad (8.7)$$

Если в диэлектрике заметную роль играют ловушки, то

$$I = 10^{-13} \theta \epsilon \mu \frac{U^2}{d^3}, \quad (8.8)$$

где $\theta = \frac{N_c}{N_t} e^{-\mathcal{E}_t/kT}$; μ — подвижность носителей заряда в диэлектрике, N_c — эффективная плотность квантовых состояний в зоне проводимости, N_t — концентрация ловушек; $\mathcal{E}_t$ — энергетическая глубина ловушек.

Вольт-амперная зависимость тока без учета ловушек представлена кривой 1 на рис. 8.8 при учете захвата на ловушки — кривой 2. В пленке диэлектрика всегда присутствует небольшое коли-

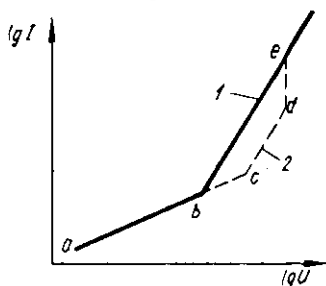


Рис. 8.8. Вольт-амперная характеристика тока, ограниченного пространственным зарядом: 1 — без учета ловушек; 2 — при наличии ловушек в диэлектрической пленке.

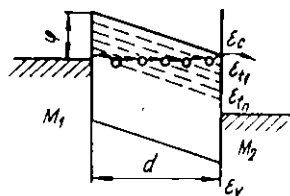


Рис. 8.9. К пояснению перехода электронов из одного примесного центра в другой.

чество тепловых носителей, концентрация которых n_0 . При слабых полях (участок характеристики ab) концентрация инжектированных носителей $n < n_0$ и ток определяется законом Ома

$$I = q n_0 \mu \frac{U}{d}. \quad (8.9)$$

Когда инжекция возрастает, наблюдается зависимость $n \geq n_0$ (участок характеристики bc) и плотность тока

$$I = 10^{-13} \epsilon \mu \frac{U^2}{d^3}.$$

При наличии ловушек линейный участок ab затягивается благодаря захвату электронов на ловушки (участок ab и be). На участке ed ток пропорциональный U^2 . При полном заполнении ловушек наблюдается резкий рост тока на участке ed .

Прыжковая проводимость. При наличии в диэлектрике дискретных примесных уровней создаются условия для туннельного перехода электронов в сильном электрическом поле из одного примесного центра в другой (рис. 8.9) сквозь всю толщину диэлектрической пленки. Благодаря этому увеличивается число носителей, проводимость резко возрастает. Такая проводимость называется прыжковой и характеризуется низкой подвижностью (до 10^{-4} см²/(В · с)).

8.2. ЭЛЕКТРОННЫЕ ПРОЦЕССЫ В ТОНКИХ МЕТАЛЛИЧЕСКИХ ПЛЕНКАХ

При рассмотрении электропроводности тонких пленок прежде всего необходимо учитывать, что на ранних стадиях роста пленка имеет островковую структуру. Электропроводность таких пленок на несколько порядков меньше, чем у сплошных пленок, и зависит от ее толщины, приложенного напряжения и от температуры окружающей среды, причем

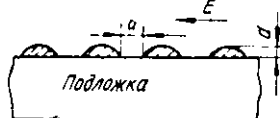


Рис. 8.10. Схематическое изображение металлической пленки островкового типа.

$$TKC = \frac{1}{R} \frac{dR}{dT} < 0,$$

что характерно для полупроводников и диэлектриков.

Схематическое изображение пленки островкового типа на диэлектрической подложке представлено на рис. 8.10. Если внешнее электрическое поле направлено параллельно поверхности пленки, то проводимость ее создается механизмами термо- и автоэлектронной эмиссии между зернами металла, а также туннелированием через ловушки на диэлектрической подложке. Энергетическая диаграмма для электронов в двух металлических зернах представлена на рис. 8.11. Электрон внутри металлического зерна можно рассматривать как размещенный в потенциальной яме, для которого возможны два основных механизма преодоления потенциального барьера — эмиссия Шоттки и туннельный эффект. Как известно, эмиссия Шоттки экспоненциально зависит от высоты потенциального барьера.

Если частицы (островки) расположены очень близко друг от друга, то высоту барьера можно значительно снизить перекрытием потенциалов сил изображения, благодаря чему проводимость повышается. Тогда электропроводность

$$\sigma = \frac{A_p q T a}{k} e^{-\frac{\psi_m - \delta q^2/a}{kT}}, \quad (8.10)$$

где A_p — постоянная пленки; T — температура; q — заряд электрона; k — постоянная Больцмана; a — расстояние между частицами; ψ_m — внешняя работа выхода металла; δ — постоянная.

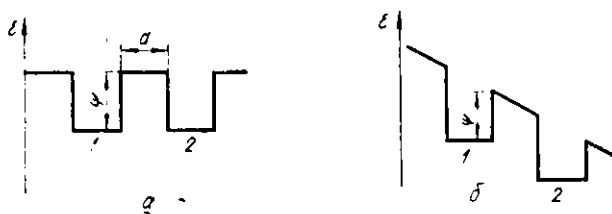


Рис. 8.11. Энергетическая диаграмма электронов в металлических зернах 1 и 2; а — без поля; б — при наличии поля между зернами.

Член $\delta q^2/a$ учитывает силы изображения. Если a достаточно мало (несколько ангстрем), то эффективная работа выхода $\psi_{m,эф} = \psi_m - \delta q^2/a$ может оказаться малой. При наложении внешнего поля E (эмиссия Шоттки) $\psi_{m,эф}$ станет еще меньше.

$$\psi_{m,эф} = \psi_m - \frac{\delta q^2}{a} - (q^3 E)^{1/2}.$$

Таким образом, эмиссия Шоттки приводит к экспоненциальной зависимости электропроводности от температуры и от $E^{1/2}$ при больших его значениях.

Однако несмотря на зависимость эффекта Шоттки от расстояния между металлическими зернами a термоэлектронная эмиссия преобладает только в том случае, если зазор между частицами пленки $a > 100 \text{ \AA}$. Если $a = 20 \div 50 \text{ \AA}$, то для типичного значения работы выхода 4...5 эВ при температурах не выше 300 К преобладающим будет туннельный механизм переноса электронов.

При этом наблюдается экспоненциальная зависимость сквозного тока от напряженности электрического поля (зависимость его от температуры слабая).

Кроме рассмотренного механизма туннелирования через свободное пространство между частицами, при котором высота потенциального барьера равна или близка к работе выхода из металла ψ_m , возможен процесс туннелирования по подложке через диэлектрик. При этом высота барьера равна разности работы выхода металла и электронного сродства диэлектрика. Снижение высоты барьера повышает проходимость носителей. Проводимость через подложку осуществляется либо прямым туннелированием, либо через стабильные энергетические примесные состояния и ловушки. В таком случае она зависит от структуры потенциального барьера, который определяется глубиной залегания уровней, их числом и распределением.

Характерной особенностью сплошных металлических пленок является наличие «размерного» эффекта. Размерный (или масштабный) эффект заключается в увеличении удельного сопротивления пленок при уменьшении их до толщины, сравнимой с длиной свободного пробега электрона в данном металле. Как только толщина металлической пленки становится сравнимой с длиной свободного пробега, на границах пленки происходит дополнительное рассеяние электронов, что снижает эффективную длину свободного пробега.

Общее уравнение электропроводности для свободного электронного газа

$$\sigma = \frac{q\mu l}{mv}. \quad (8.11)$$

Число свободных электронов в единичном объеме

$$n = \frac{8\pi}{3} \left(\frac{mv}{h} \right)^3, \quad (8.12)$$

где q — заряд, m — эффективная масса, v — средняя скорость, l — длина свободного пробега электронов.

При наличии размерного эффекта выражение для электропроводности можно записать аналогично (8.11)

$$\sigma = \frac{q^2 \mu l_{\Phi}}{mv}. \quad (8.13)$$

Эффективная длина свободного пробега

$$l_{\Phi} = \frac{l}{1 + \frac{3}{8} \gamma (1 - p)} \quad \text{при } \gamma = \frac{d}{l} \gg 1; \quad (8.14)$$

$$l_{\Phi} = \frac{3}{4} \frac{(1+p)}{(1-p)} d \ln \frac{1}{\gamma} \quad \text{при } \gamma \ll 1, \quad (8.15)$$

где p — часть электронов, которая рассеивается за счет отражения от обеих поверхностей пленки, $1 - p$ — часть электронов, рассеивающихся диффузно с полной потерей их дрейфовой скорости.

8.3. ПАССИВНЫЕ ЭЛЕМЕНТЫ

Подложки. Одной из функций, выполняемых подложками, является изоляция интегральных элементов, поэтому они должны иметь хорошие диэлектрические свойства.

Высота микронеровностей поверхности не должна превышать 50 ... 70 Å. Так как теплоотвод рассеиваемой мощности в основном идет через подложки, то их теплопроводность должна быть высокой. Подложки должны иметь высокую механическую прочность, химическую и термостойкость (не ниже 400°C).

В настоящее время в качестве подложек чаще всего используют ситалл, стекло и керамику. Для специальных целей используют также диэлектрические монокристаллы. Применяют натриевые стекла, боросиликатные и ситалл (рекристаллизованные стекла). Керамика применяется в основном алундовая, содержащая до 96% окиси алюминия. В качестве монокристаллических подложек применяют сапфир и кварц.

Необходимость высокого удельного сопротивления подложек определяется тем, что высокое сопротивление подложки снижает диэлектрические потери в схемах и увеличивает коррозионную стойкость подложек (электропроводность стекол повышается с ростом количества ионов натрия в стекле).

Окись натрия, входящая в состав натриевых стекол, под действием высокой температуры диссоциирует на ионы. Ионы обладают большой подвижностью и мигрируют к поверхности подложки. При наличии на поверхности адсорбированной воды образуется электролит с ионами натрия, что приводит к росту электропроводности и к электролитической коррозии осажденных на подложку пленок. Исследования пленочных резисторов, выполненных из нитрида титана на подложках, содержащих различное количество Na_2O , показали значительные изменения сопротивления образцов в процессе их хранения при содержании более 4% Na_2O (рис. 8.12).

Чистота и гладкость поверхности обеспечивают однородность и бездефектность пленок, осаждаемых на подложку,

а также облегчают условия удаления маскирующих материалов. Микронеровности поверхности высотой больше $50 \text{ \AA}$ могут вызвать дополнительные короткие замыкания в пленочных конденсаторах. При осаждении тонких резистивных пленок шероховатость поверхности увеличивает их эффективное удельное сопротивление. Степень шероховатости подложек неодинакова по всей поверхности и поверхностное сопротивление пленок также будет изменяться от участка к участку. Поэтому на шероховатой поверхности невозможно получить воспроизводимые по электрическим параметрам резисторы.

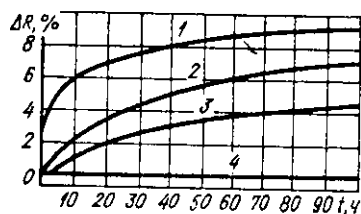


Рис. 8.12. Изменение сопротивления в зависимости от времени хранения пленок нитрида титана для подложки с различным содержанием Na_2O : 1 — мягкое стекло (13%); 2 — пирекс (4%); 3 — стекло 7059 (0,1%); 4 — глазурированная алундовая керамика.

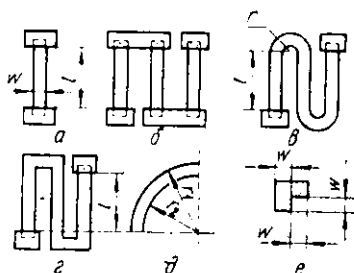


Рис. 8.13. Различные конфигурации пленочных резисторов.

Для обеспечения необходимой гладкости поверхности подложки применяют оптическое или пламенное полирование

стекло, поверхность керамики полируют алмазным порошком или покрывают глазурью, в некоторых случаях наносят на подложку подслой SiO_2 толщиной до 2 мкм .

Пленочные резисторы представляют собой резистивные пленки различной конфигурации, ограниченные контактными площадками с высокой поверхностной проводимостью (рис. 8.13).

Сопротивление квадратного участка резистивной пленки, ограниченного омическими контактными площадками, называется *удельным поверхностным сопротивлением* и измеряется в омах на квадрат поверхности ($\text{Ом}/\square$). Поверхностное сопротивление ρ_s зависит от объемного сопротивления резистивного слоя и толщины пленки (от площади квадрата ρ_s не зависит), тогда сопротивление резистивной пленки

$$R = \rho_s \frac{l}{w}. \quad (8.16)$$

Из (8.16) видно, что при неизменной толщине резистивной пленки и при различном соотношении длины l к ширине w можно получить широкий диапазон номиналов сопротивлений.

При расчете пленочных резисторов руководствуются выбором минимальной ширины резистора для получения малых размеров. Минимальная ширина резистора определяется мощностью и условиями теплоотвода, а также точностью изготовления масок.

$$w_p = \sqrt{\frac{\rho_s P}{R P_{\text{доп}}}}; \quad (8.17)$$

где P — мощность, выделяемая в образце, Вт; $P_{\text{доп}}$ — максимально допустимая мощность рассеяния резистивной пленки, Вт/см² или мВт/мм² (обычно принимают $P_{\text{доп}} = 50$ мВт/мм²); R — номинальное сопротивление резистора, Ом; w_p — минимальная допустимая по мощности ширина.

Рассчитанную по мощности допустимую ширину сравнивают с минимальной допустимой по технологическим условиям шириной, выбирают большую из них и подставляют ее в формулу для определения длины

$$l = \frac{R}{\rho_s} w = n w, \quad (8.18)$$

где n — число квадратов резистора, последовательно уложенных по его длине.

Если резистор имеет форму, соответствующую рис. 8.13,б, то сумма длин отдельных прямоугольных участков резистора должна быть равна длине, рассчитанной по (8.18). Если резистор имеет форму, соответствующую 8.13,в,г, то сопротивление R' закругления (рис. 8.13,д) и уголка (рис. 8.13,е) рассчитывают по формулам:

$$R' = \frac{1,57 \rho_s}{\ln r_1/r_2}; \quad (8.19)$$

$$R'_1 = 2,55 \rho_s. \quad (8.20)$$

Тогда полное сопротивление резистивной пленки (рис. 8.13, в, г)

$$R = R' m + \rho_s \frac{l_c}{w}, \quad (8.21)$$

где m — количество изгибов резистора; l_c — суммарная длина прямолинейных участков без учета уголков.

В пленочных ИС в настоящее время применяют резисторы на основе тугоплавких металлов ($\rho_s = 20 \div 80$ Ом/□), резисторы на основе высокоомных сплавов нихрома и МНТ ($\rho_s = 300 + 450$ Ом/□), а также металлокерамические ($\rho_s = 3000 + 5000$ Ом/□).

Наиболее стабильные характеристики имеют резисторы на основе тугоплавких металлов (в частности Та). Стабильность характеристик резисторов обеспечивается малой подвижностью атомов тугоплавких металлов на подложке в процессе осаждения. Энергия связи атома испаряемого вещества определяет температуру испарения и пропорциональна энергии атомов, движущихся к подложке.

Пленки из Та в процессе изготовления покрываются слоем окисла Ta_2O_5 , который препятствует дальнейшему проникновению кислорода в пленку. Кроме того, искусственным наращиванием слоя Ta_2O_5 можно увеличить сопротивление резистивного слоя и получить более точное номинальное значение сопротивления.

Резистивные слои тугоплавких металлов получают обычно методом катодного распыления. Полученные пленки подвергают искусственному старению на воздухе при $T = 250^\circ\text{C}$ в течение одного часа. Старение всегда приводит к росту сопротивления, однако при эксплуатации ниже 100°C резисторы более стабильны (ТКС изменяется в пределах $\pm 0,015\% ^\circ\text{C}^{-1}$). Для предотвращения дальнейшего старения танталовых пленок из-за проникновения кислорода между зернами, проводят межкристаллитную диффузию золота в эти пленки.

Титановые резисторы получают прямым испарением титана из танталового испарителя в вакууме при давлении 10^{-3} Па. Анализ полученных результатов показывает, что при испарении первые осажденные на подложку слои сильно окисляются. При дальнейшем осаждении пленка ближе по свойствам к чистому металлу. В результате этого нижний слой пленки может обладать отрицательным температурным коэффициентом, а верхний — положительным, поэтому вся резистивная пленка может иметь низкий ТКС. Действительно, в толстых пленках титана ($\rho_s = 20 \div 50$ Ом/□) были получены близкие к нулю значения ТКС. Пленочные резисторы на основе титана в зависимости от условий осаждения могут иметь $\rho_s = 5 \div 200$ Ом/□.

Поверхностное сопротивление нихромовых резисторов $\rho_s \geq 300$ Ом/□. В настоящее время их изготавливают способами испарения из вольфрамового омического нагревателя,

возгонки с раскаленной нихромовой проволоки, электронной бомбардировки и взрывного испарения.

При изготовлении нихромовых резисторов в качестве подложки целесообразно применять стабильные стекла. Подложка в процессе нанесения пленок подогревается до температуры более 200°C . Процесс нанесения пленок целесообразно вести, контролируя давление остаточных газов в рабочей камере. Для стабилизации свойств резистивный слой отжигается на воздухе при $T = 250 \div 300^{\circ}\text{C}$. Процесс стабилизации пленок связан с отжигом дефектов в металлической фазе пленки.

Металлокерамические пленки (керметы), состоящие из механической смеси диэлектрика и металла, получают на основе смесей SiO—Au и SiO—Cr . Хорошие результаты получены для керметов, состоящих из Cr (65%) и SiO (35%). Получают пленки взрывным испарением на подложку из стекла или глазурированной керамики при температуре подложки 160°C . Перед нанесением пленки наносится на подложку подслой SiO толщиной до 5000 Å. Второй слой SiO толщиной 1 мкм наносится уже на поверхность пленки. Этим методом получены стабильные пленки с $\rho_s = 600 \text{ Ом}/\square$. ТКС пленок изменялся в пределах $0...0,1\% \text{ }^{\circ}\text{C}^{-1}$.

Контактные площадки к пленочным резисторам выполняют двухслойными. В качестве подслоя используют тонкий слой хрома, имеющий максимальную адгезию с подложкой. На поверхность хрома наносится металл с высокой проводимостью (Au, Cu или Ni). При $T = 200^{\circ}\text{C}$ производится нагрев контактов в вакууме и происходит взаимная диффузия металлов. В результате получается прочно сцепленный с подложкой и резистором контактный слой, к которому можно подпаять выводы.

Пленочные конденсаторы. Для пленочных конденсаторов характерна трехслойная структура (рис. 8.14,а), состоящая из диэлектрической пленки, нижней и верхней металлических обкладок. Площадь перекрытия металлических обкладок определяет площадь конденсатора. Качество конденсаторов в основном определяется свойствами диэлектрической пленки. Конденсатор характеризуется номинальной емкостью C , максимальным рабочим напряжением U_p , сопротивлением утечки R_y , диэлектрическими потерями $\text{tg } \delta$.

Параметры конденсатора определяются параметрами диэлектрика (диэлектрической проницаемостью ϵ , электри-

ческой прочностью $E_{пр}$, удельным объемным сопротивлением ρ_v , тангенсом угла диэлектрических потерь ($\operatorname{tg} \delta$) и конструктивными размерами конденсатора.

Исходными данными при расчете пленочных конденсаторов обычно являются номинальная емкость C и ее допустимые отклонения, максимальное рабочее напряжение U_p , максимальная площадь обкладок и диапазон рабочих частот. Толщину диэлектрика рассчитывают исходя из допустимой электрической прочности

$$E_{пр} = \frac{3U_p}{d}. \quad (8.22)$$

Для получения надежных конденсаторов минимальная толщина напыленных пленок принимается равной $1000 \text{ \AA}$, анодированных — $300 \text{ \AA}$. Тогда удельная емкость в пФ/см^2

$$C_0 = \frac{0,885 \epsilon}{d}. \quad (8.23)$$

Значение удельной емкости для всех конденсаторов ИС, расположенных на одной подложке, должно быть одинаковым. Площадь верхней обкладки определяется по формуле

$$S_v = \frac{C}{C_0}. \quad (8.24)$$

Соотношение площади верхней S_v и нижней S_n обкладок конденсатора определяется коэффициентом K_s , который подбирается экспериментально и всегда меньше единицы.

Общие потери $\operatorname{tg} \delta$ в пленочном конденсаторе определяются в диэлектрике и в его обкладках. Эквивалентная схема пленочного конденсатора представлена на рис. 8,14,б, где величина $R_{п.о}$ — сопротивление потерь в обкладках конденсатора, $R_{п.д}$ — сопротивление потерь в диэлектрике, обусловленное сквозной проводимостью и релаксационными потерями.

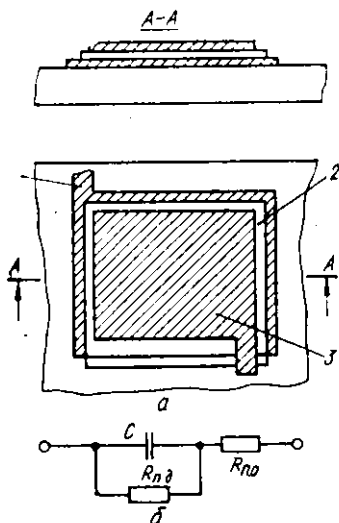


Рис. 8.14. Конструкция (а) и эквивалентная схема (б) пленочного конденсатора: 1 — нижняя металлическая обкладка; 2 — диэлектрик; 3 — верхняя обкладка.

Общие потери в конденсаторе

$$\operatorname{tg} \delta = \operatorname{tg} \delta' + \omega R_{\text{п.о}} C, \quad (8.25)$$

где $\operatorname{tg} \delta'$ — суммарные потери в диэлектрике; ω — угловая частота.

Поверхностное сопротивление обкладок $\rho_s = 0,1 \div 3 \text{ Ом}/\square$, поэтому на частоте около 10^4 Гц потери в них становятся существенными. Сквозная проводимость диэлектрических пленок толщиной порядка $1000 \text{ \AA}$ обуславливает потери на низких частотах. На высоких частотах существенную роль играют релаксационные потери.

Пленочные конденсаторы получают двумя технологическими методами.

1. Последовательное осаждение металл — диэлектрик — металл. Для получения конденсаторов этим методом чаще используется метод термического испарения. В процессе испарения, проводимого в диапазоне температур $1000 \dots 1800^\circ \text{C}$, диэлектрик не должен разлагаться на отдельные фракции. Кроме этого, он должен обладать хорошей адгезией с металлической обкладкой и с подложкой и не быть гигроскопичным. Последнее обеспечивает независимость емкости от влажности воздуха.

Если испарения производить при $T < 1000^\circ \text{C}$, то атомы на подложке будут обладать большой подвижностью, а значит пленки не будут стабильными и в процессе старения свойства их будут постоянно изменяться. При температуре испарения выше 1800°C необходимо иметь специальные испарители, что повышает стоимость конденсаторов.

Адгезия необходима для получения стабильных пленочных структур. Перечисленным выше требованиям удовлетворяют SiO , SiO_2 , GeO , MgF_2 , CaF_2 и некоторые другие диэлектрики.

Наиболее широко применяется монооксид кремния, так как она имеет достаточно высокую электрическую прочность, стабильность и простую технологию изготовления. Качество и состав пленок зависят от технологии их получения. При малой скорости осаждения ($2 \dots 7 \text{ \AA}/\text{с}$), так же как и при высоком остаточном давлении в камере, получают пористые пленки с низкой плотностью, которые окисляются на воздухе до SiO_2 , благодаря чему они имеют малую диэлектрическую проницаемость и большие токи утечки.

Стабильные пленки монооксида кремния получают при скорости осаждения 6...12 Å/с при температурах источника 1250...1400°С в высоком вакууме. Зависимость скорости конденсации и плотности пленок SiO от температуры испарения $T_{исп}$ представлена на рис. 8.15. При высоких скоростях осаждения (25...30 Å/с) плотность пленки превосходит плотность объемной SiO и представляет собой смесь кремния и его оксида.

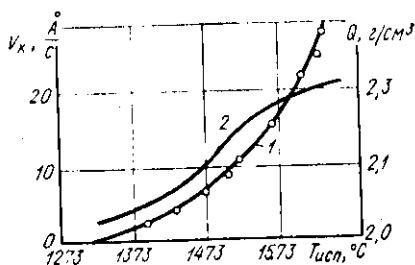


Рис. 8.15. Зависимость скорости конденсации V_k (1) и плотности пленок Q (2) от температуры испарителей.

Лучшие параметры имеют пленки, осажденные со средней скоростью при $T = 1300^\circ\text{C}$. Они имеют $\epsilon = 6$, $\text{ТКС} = (600...700) \cdot 10^{-8} \text{ К}^{-1}$, $\text{tg}\delta = 0,01 \div 0,1$, $E_{пр} = (1...3) \cdot 10^8 \text{ В/см}$. Конденсаторы с таким диэлектриком могут иметь удельную емкость $C_0 = 18000 \text{ пФ/см}^2$.

Конденсаторы, полученные с помощью термического испарения, имеют некоторые недостатки.

Основной недостаток — повышенное количество коротких замыканий. Это связано с наличием примесей, которые могут войти в пленку в процессе ее осаждения при загрязнении воздуха, подложки и при разбрызгивании испаряемого вещества. Чтобы избавиться от этого, следует соблюдать условия вакуумной гигиены. Примеси с поверхности подложки удаляются с помощью очистки и хранения подложки до употребления в специальной таре. При нанесении последующих слоев подложка с первым слоем не извлекается из вакуумной камеры. Для избежания разбрызгивания следует применять специальные испарители, где испаряемое вещество экранировано от подложки.

Если же примеси уже попали в пленку, в однослойных структурах применяется метод самозалечивания. Он заключается в том, что на конденсатор подается напряжение, превышающее рабочее. При этом через место короткого замыкания проходит большой ток, диэлектрик и металл вокруг этого места выгорают. Таким образом, вместо участка, на котором может быть короткое замыкание, образуется изолированный участок.

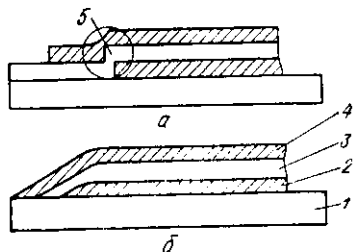


Рис. 8.16. Разрез пленочного конденсатора, иллюстрирующий возникновение краевого эффекта; 1 — подложка; 2 — нижняя обкладка; 3 — диэлектрическая пленка; 4 — верхняя обкладка конденсатора; 5 — слабое место в диэлектрике.

Повышенное количество пробоев диэлектрика может быть связано с краевым эффектом. Если напыление ведется через маску, плотно прилегающую к поверхности подложки, то контуры полученных пленок резко очерчены (рис. 8.16, а). Из рисунка видно, что у краев металла имеется слабое место и здесь возможно короткое замыкание. Чтобы избежать этого, применяется напыление с размытыми краями (теневые маски). Пленка ложится постепенно, нет резкого излома в диэлектрике и нет слабых мест (рис. 8.16, б). Иногда достаточно применять маску со слабым прилеганием.

Вторым недостатком являются малые удельные емкости C_0 . Для увеличения C можно было бы увеличивать площадь обкладок конденсаторов, но пропорционально площади увеличивается количество слабых мест, а также и площадь, занимаемая схемой. Поэтому для получения больших емкостей этот метод не используется.

Несоответствие коэффициентов теплового расширения металла и диэлектрика также является существенным недостатком, который приводит к образованию трещин в диэлектрике. Поэтому для обкладок используют металлы (Al, Au, Cr). Совершенно не используют металлы с высокой температурой испарения и серебро (имеет повышенную скорость поверхностной миграции атомов). Частицы металла, имеющего высокую температуру испарения, летят с большой энергией с испарителя, и это приводит к разрушению нижнего слоя диэлектрика. Для верхних обкладок чаще всего используют алюминий.

2. Осаждения нижней обкладки конденсатора с последующим ее окислением до образования диэлектрического оксида и последующее нанесение второй обкладки.

Этот метод применяется для получения пленочных конденсаторов с большой удельной емкостью. При этом используют диэлектрики с большим ϵ Ta_2O_5 , TiO_2 , Nb_2O_5 , ZrO_2 , Al_2O_3 и др.

В зависимости от способа получения пленки значение ϵ может быть разным для одного и того же оксида. Основные параметры некоторых оксидов, полученных методом реактивного распыления, сведены в табл. 10.

Таблица 10

Параметры	Al_2O_3	TiO_2	Nb_2O_5	Ta_2O_5
ϵ	13	62	39	25
C_0 , мкФ/см ²	0,1	0,5	0,4	0,2
$\lg \delta$	0,01	0,03	0,05	(2...8) 10^{-8}

Нижняя обкладка этих конденсаторов наносится методом катодного распыления, затем парциальное давление кислорода повышается до 1,3 Па. Распыление металла

продолжается, но это уже реактивное распыление. В результате на металлическую обкладку осаждается окисел. Затем методом термического испарения наносится вторая обкладка конденсатора из алюминия.

Нижняя обкладка наносится методом катодного распыления. Затем окисляется электрохимическим способом до получения соответствующего окисла.

Окисление производят в соответствующих электролитах. Напряжение, при котором выполняется окончательное окисление, определяет толщину слоя диэлектрика, которая обычно составляет 2000 Å, а напряжение формовки зависит

от электролита и может быть более 100 В. Скорость окисления поддерживается более 20 Å/с.

Значение ϵ для окислов Ta_2O_5 , TiO_2 , Nb_2O_5 , ZrO_2 , Al_2O_3 при этом соответственно составляет 25, 40, 36, 27, 12. На основе TiO_2 можно получить конденсаторы с удельной емкостью порядка 1 мкФ/см².

Рис. 8.17. Конструкция пленочных катушек индуктивности: а — квадратной; б — круглой.

Для получения нелинейных емкостей с большим ϵ используют диэлектрик $BaTiO_3$. Распыление $BaTiO_3$ производят ионно-плазменным методом в высокочастотном поле. Имеются конденсаторы с $\epsilon = 1000$.

Индуктивности. В пленочно-гибридных микросхемах проблему индуктивности решают напылением плоских спиралей из немагнитного проводника на диэлектрическую или ферритовую подложку (рис. 8.17), а также в виде навесных элементов. Индуктивность плоских спиралей можно определить по формуле:

а) для круговой спирали

$$L_{кр} = 0,0215 \, k \omega^{1/3} \ln \frac{8k}{c}, \quad (8.26)$$

где ω — число витков; $k = \frac{1}{4}(D_1 + D_2)$; $c = \frac{1}{2}(D_2 - D_1)$ — полоса, занятая витками катушки;

б) для квадратной

$$L_{кв} = 0,0241 \, k \omega^{1/3} \ln \frac{8k}{c}, \quad (8.27)$$

где $k = \frac{1}{4}(A_1 + A_2)$; $c = \frac{1}{2}(A_2 - A_1)$.

Если размеры катушек приведены в сантиметрах, то индуктивность выражается в микрогенри. При размещении спирали в магнитной среде индуктивность увеличивается, но при этом уменьшается добротность за счет потерь в этой среде. Максимальная добротность спирали соответствует условиям минимальной длины проводника, т. е. выбирают $k/c \approx 0,75$. Добротность спирали

$$Q = \frac{2\pi f \eta}{\rho_s(f)}, \quad (8.28)$$

где n — количество квадратов проводников спирали; ρ_s — поверхностное сопротивление резистивной пленки; f — рабочая частота; $\eta = L/n$.

При расположении катушки в магнитной среде

$$Q' = \frac{Q_m}{1 + Q_m/\mu Q}, \quad (8.29)$$

где Q_m — добротность магнитного материала; Q — добротность спирали, вычисленная по (8.28); μ — магнитная проницаемость среды.

При больших значениях μ добротность катушки в магнитной среде $Q' = Q_m$. Пленочные спирали имеют меньшую индуктивность и относительно низкую добротность. При напылении спиралей на ферритовую подложку индуктивность увеличивается, но при этом уменьшается добротность за счет потерь в феррите.

8.4. АКТИВНЫЕ ЭЛЕМЕНТЫ

Диоды. Работа пленочных диодов основана на использовании таких явлений, как туннельный эффект, токи, ограниченные пространственным зарядом, выпрямление на границе металл — диэлектрик, лавинное умножение носителей и др.

Первыми были разработаны диоды с использованием туннельных эффектов в структуре МДМ. В качестве диэлектрика были использованы тонкие пленки Al_2O_3 и Ta_2O_5 толщиной 50...100 Å. Один из электродов был выполнен из алюминия (или тантала), на котором выращивалась тонкая пленка окисла, второй из осажденной в вакууме пленки золота или алюминия. При симметричных контактах вольт-амперная характеристика должна быть симметричной, но чаще она получается несимметричной из-за технологических

особенностей формирования нижнего и верхнего контактов.

Туннельные диоды имели ряд недостатков, которые обусловлены неравномерностью тонкой пленки по толщине и преобладающим прохождением тока сквозь наиболее тонкие участки пленки, а также диффузией металла в пленку окисла и большой удельной емкостью диодов.

Наиболее стабильными в работе оказались диэлектрические диоды структуры металл — диэлектрик (полупроводник) — металл. В этих диодах механизм прохождения тока обусловлен током, ограниченным пространственным зарядом. Металлические электроды имеют разную работу выхода и создают один — инжектирующий, а другой — блокирующий контакты с диэлектрической пленкой.

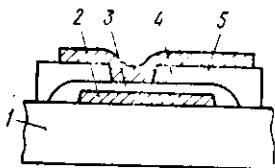


Рис. 8.18. Конструкция пленочного диода структуры In—CdS—Au : 1 — подложка; 2 — слой индия; 3 — сульфид кадмия; 4 — пленка SiO_2 ; 5 — слой золота.

Конструктивно диод выглядит как многослойная пленочная структура (рис. 8.18).

Индий образует с сульфидом кадмия инжектирующий контакт, а золото — блокирующий.

Ток через пленку пропорционален U^2 и определяется ее сопротивлением, которое зависит от напряжения, диэлектрической проницаемости, высоты потенциального барьера и толщины самой пленки. Например, изменение толщины на 5 Å (в пленках 35...40 Å) при 0,5 В вызывает изменение сопротивления в 100 раз.

В качестве диодов используются также пленочные структуры $\text{Ti—TiO}_2\text{—M}$, где металл M должен создавать омический контакт со слоем TiO_2 p -типа. Конструктивно диоды представляют собой пленочную конденсаторную структуру.

Основной метод получения диодов состоит в анодном окислении слоя титана (в некоторых случаях применяется термическое окисление), полученного методом катодного распыления или термического испарения в вакууме. Верхний электрод (Pd , Pt , Au) получают методом термического испарения. Таким способом можно получать как отдельные диоды, так и целые диодные матрицы.

Выпрямительные свойства пленок TiO_2 обусловлены образованием p — n -переходов в слое окисла, которые создаются в процессе окисления металлической подложки. При

окислении титана происходит диффузия ионов Ti^{+4} через слой TiO_2 к границе раздела окись титана — кислород. При электролитическом окислении ионы титана двигаются под действием сильного поля, приложенного к окислу. Таким образом, во время окисления на границе $Ti-TiO_2$ всегда существует избыток ионов титана, а на границе TiO_2-O_2 — их недостаток (рис. 8.19). В средней части пленки TiO_2 имеют стехиометрический состав. Если прекратить процесс окисления, то в пленке окисла сохранится неравномерное распределение ионов Ti , которые будут нейтрализованы свободными электронами. На границе с титаном образуется слой со свойствами n -полупроводника, а на границе с кислородом — p -полупроводника. В средней части пленки образуется стехиометрический слой со свойствами диэлектрика (i -слой). Таким образом, выращенная на металлической подложке пленка TiO_2 будет иметь $p-i-n$ -структуру с выпрямительными свойствами.

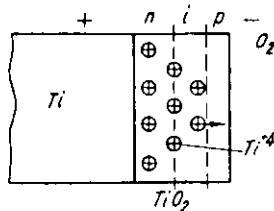


Рис. 8.19. Пленка TiO_2 с $p-i-n$ -структурой.

Толщина слоев с полупроводниковыми свойствами составляет около $100 \text{ \AA}$ и мало изменяется с ростом общей толщины окисла. Поэтому выпрямительными свойствами обладают только тонкие слои окиси титана. При общей толщине слоя более $1000 \text{ \AA}$ окись титана проявляет диэлектрические свойства и чаще всего используется в пленочных конденсаторах.

Диоды на основе TiO_2 имеют отношение $I_{np}/I_{обр} = 10^6$ и могут успешно применяться до температур порядка 500°C , что связано с большой шириной запрещенной зоны у окиси титана ($\Delta e \approx 3 \text{ эВ}$).

Транзисторы с металлической базой. Структура пленочного транзистора представлена на рис. 8.20,а. Особенностью пленочной структуры является малая толщина диэлектрика Al_2O_3 ($d < 100 \text{ \AA}$) и базы, выполненной из золота. Малая толщина диэлектрика на границе с базой обеспечивает туннельный переход электронов из эмиттера в базу. Толщина базы выбирается меньше длины свободного пробега электронов в ней. Длина свободного пробега электронов в чистых пленках золота составляет $700 \text{ \AA}$, толщина базы — около $100 \text{ \AA}$. Толщина коллекторного слоя диэлектрика должна быть достаточно большой, чтобы исключить

неуправляемую часть тока, образующегося в результате туннельного эффекта. Кроме того, во избежание лавинного пробоя диэлектрик не должен иметь большую толщину. Исходя из этого толщина диэлектрика для коллекторного слоя выбирается около $1000 \text{ \AA}$.

Энергетическая диаграмма пленочного транзистора с металлической базой изображена на рис. 8.20, б. На границах металлов и диэлектриков существуют потенциальные барьеры ϕ . Высота их в базе $\phi_{\text{Э}}$ и $\phi_{\text{К}}$ ограничивается снизу тем условием, что поток надбарьерных неравновесных горячих электронов, входящих в металлическую пленку, должен быть намного больше потока равновесных термических

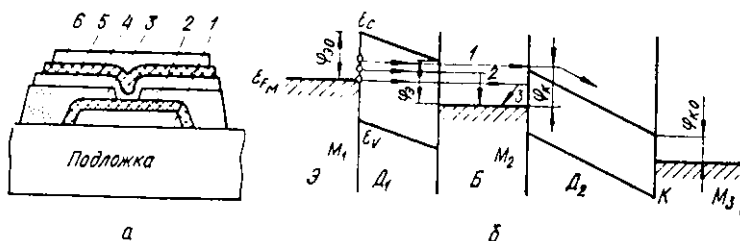


Рис. 8.20. Конструкция (а) и энергетическая диаграмма (б) пленочного транзистора с металлической базой: 1 — пленка алюминия; 2 — пленка Al_2O_3 ; 3 — буферный диэлектрик (SiO); 4 — металлическая база; 5 — коллекторный диэлектрик (SiO); 6 — металлический контакт.

электронов, эмиттируемых из пленки. При $T \approx 20^\circ\text{C}$ высота потенциальных барьеров $\phi \geq 0,5 \text{ эВ}$.

В результате туннельного эффекта электроны проходят из M_1 в базу. Если база достаточно тонкая, то поток горячих электронов проходит над контактным барьером $\phi_{\text{К}}$ в зону проводимости диэлектрика D_2 и составляет управляемую часть тока $I_{\text{К}}$.

Другая часть электронов (2) рассеивается в базе или отражается от контактного барьера (3) и составляет ток базы $I_{\text{Б}}$.

$$I_{\text{К}} = I_{\text{Э}} - I_{\text{Б}} = \alpha I_{\text{Э}}.$$

Если $\alpha I_{\text{Э}}$ существенно превышает ток $I_{\text{К}0}$ через коллекторный слой ($I_{\text{К}0}$ — ток в отсутствие горячих электронов), т.е. эмиссия горячих электронов из металла является основным механизмом токопрохождения, и если к слою коллектора приложено большое напряжение, то такая система может работать в качестве усилителя мощности.

Пленочные полевые транзисторы. В основе работы этих транзисторов лежит эффект поля — изменение продольной проводимости приповерхностного слоя полупроводника под действием внешнего электрического поля, направление которого перпендикулярно поверхности. В качестве полупроводниковой пленки используют высокоомный полупроводник CdS, CdSe, ZnO и др. Структура прибора представлена на рис. 8.21.

Для создания омических контактов к полупроводниковой пленке используют золото, а для затвора — алюминий. Диэлектрическая пленка под затвором — SiO или MgF₂. Толщина диэлектрика под затвором $d = 1000 \div 1500$ Å, толщина полупроводниковой пленки 1 мкм. Расстояние между истоком и стоком для повышения крутизны прибора выбирают 5...10 мкм.

Предположим, что в качестве полупроводника выбран сульфид кадмия с *n*-проводимостью, заряд в поверхностных состояниях — положительный. Рассмотрим работу прибора в режиме обеднения.

Положительный заряд поверхностных состояний создает у поверхности полупроводника область обогащения, которая в высокоомном полупроводнике создает канал проводимости глубиной $\mathcal{L}$.

Как видно из энергетических диаграмм (рис. 8.22), напряжение затвора модулирует глубину канала проводимости. При отрицательном напряжении на затворе, соответствующем пороговому, канал проводимости полностью исчезает у поверхности полупроводника и зоны становятся плоскими.

Зависимость тока в канале от напряжения на затворе представлена проходной характеристикой (рис. 8.23). Точками *a*, *b* и *c* обозначена амплитуда тока, соответствующая энергетическим диаграммам рис. 8.22, *a*, *b*, *в*. Положительное напряжение на затворе увеличивает ширину канала и его проводимость (точка *b*).

Рассмотрим влияние напряжения стока на ток стока при фиксированном напряжении на затворе, исток заземлен, а на сток подано отрицательное напряжение, $U_3 = 0$ (рис. 8.24).

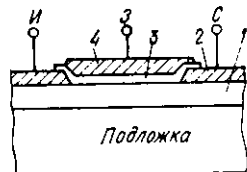


Рис. 8.21. Конструкция пленочного полевого транзистора: 1 — полупроводниковая пленка (CdS); 2 — омические контакты к полупроводнику; 3 — диэлектрик под затвором; 4 — затвор.

При малом напряжении стока U_C ток в канале проводимости линейно зависит от него. При увеличении этого напряжения канал проводимости сужается в области стока и при достаточно большом U_C полностью перекрывается.

В канале проводимости, напряжение которого зависит от координаты x , условно можно выделить три участка.

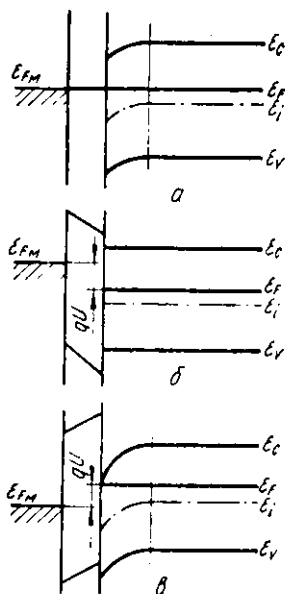


Рис. 8.22. Энергетические диаграммы пленочного полевого триода структуры МДП при нулевом (а), отрицательном (б) и положительном (в) смещениях на затворе.

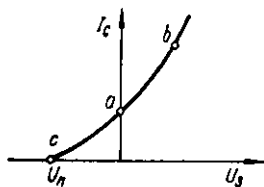


Рис. 8.23. Проходная характеристика пленочного полевого транзистора.

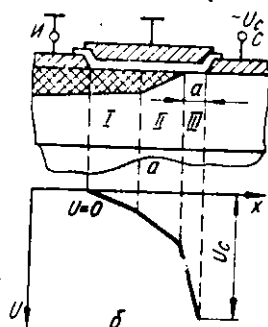


Рис. 8.24. Канал обогащения (а), модулированный напряжением стока, и распределение напряжения (б) в нем.

На участке I проводимость не изменяется, $U(x)$ является линейной функцией.

На участке перекompенсации II $U(x)$ изменяется нелинейно и канал проводимости уменьшается по глубине. На границе областей I и II $U(x) = U_3$. Ток в области II растет нелинейно с увеличением напряжения. Участок III соответствует полностью перекрытому каналу проводимости. Носители проходят эту область благодаря ТОПЗ, который создается в результате инжекции электронов со стока. Напряженность поля достаточно велика и мало зависит

от напряжения U_C , так как с ростом его увеличивается область перекрытия канала (участок a).

На рис. 8.25 представлено семейство выходных характеристик транзистора при отрицательном и положительном напряжении на затворе.

Участку I соответствует немодулированный канал проводимости, участку II — область перекомпенсации, участку III — перекрытие канала проводимости.

Для описания полученных характеристик выводится аналитическая зависимость тока от напряжения. Полный ток в цепи исток — сток на крутом участке вольт-амперной зависимости

$$I_C = \frac{\mu_n C}{L^2} [(U_3 - U_0) U_C - \frac{1}{2} U_C^2], \quad (8.31)$$

где μ_n — подвижность электронов в канале проводимости; C — емкость затвор—канал проводимости; L — длина канала проводимости; U_0 — напряжение, компенсирующее заряд на границе раздела полупроводник — диэлектрик.

Для пологого участка

$$I_C = \frac{\mu_n C}{2L^2} (U_3 - U_0). \quad (8.32)$$

Основные параметры пленочного полевого транзистора.

1. Крутизна управления

$$g = \left. \frac{dI_C}{dU_3} \right|_{U_C = \text{const}}; \quad (8.33)$$

для крутой области характеристик (для малых U_C)

$$g = \frac{\mu_n C}{L^2} U_C, \quad (8.34)$$

а для пологой

$$g = \frac{\mu_n C}{L^2} (U_3 - U_0). \quad (8.35)$$

2. Сопротивление канала $r_C = 1/y_C$,

где y_C — проводимость канала.

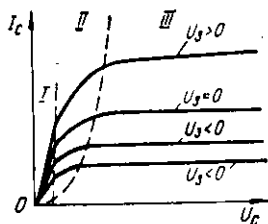


Рис. 8.25. Семейство выходных характеристик пленочного полевого транзистора при различных напряжениях на затворе.

При малых U_C

$$r_c = \frac{L^2}{\mu_n C (U_3 - U_0)}. \quad (8.36)$$

3. Пороговое напряжение

$$U_0 = -\frac{Q_{п.о}}{C}. \quad (8.37)$$

8.5. СВЕРХПРОВОДЯЩИЕ ПЛЕНКИ

Сверхпроводящее состояние металлов и сплавов заключается в полном исчезновении сопротивления электрическому току при температурах ниже критической.

Основные свойства и особенности сверхпроводников.

Температура, ниже которой исчезает сопротивление, называется критической или *температурой сверхпроводящего перехода* $T_{кр}$. Критическая температура для некоторых чистых металлов: Nb — 9,2 К, Ta — 4,46 К, Ti — 0,4 К. В сверхпроводящем состоянии ρ_v не превышает 10^{-23} Ом $\times$ см. Верхний предел его был определен по времени затухания тока, циркулирующего в сверхпроводящем тонкостенном цилиндре.

Температурная область перехода идеального сверхпроводника достигает тысячной доли градуса, время перехода в сверхпроводящее состояние при $T < T_{кр}$ порядка 10^{-9} с. Для неидеального сверхпроводника область перехода широка. В этом случае под критической понимают температуру, при которой убывающее сопротивление достигает половины значения в нормальном состоянии.

Состояние проводимости можно восстановить при температурах ниже $T_{кр}$, если приложить *критическое магнитное поле* $H_{кр}$. Зависимость $H_{кр}(T)$ (рис. 8.26) приближенно определяется выражением

$$H_{кр}(T) \approx H(0) [1 - (T/T_{кр})^2], \quad (8.38)$$

где $H(0)$ — напряженность критического магнитного поля при $T = 0$ К.

Состояние сверхпроводимости может быть разрушено, если через сверхпроводник проходит критический ток, создающий критическое магнитное поле

$$H_{кр} = \frac{2I_{кр}}{r}, \quad (8.39)$$

где r — радиус проводника.

Эффект Мейснера (рис. 8.27) заключается в том, что внешнее магнитное поле $H < H_{кр}$ не проникает в глубь сверхпроводника, имеющего форму бесконечного сплошного цилиндра, ось которого направлена вдоль поля, и отличается от нуля только в тонком поверхностном слое. Если $H > H_{кр}$, а затем уменьшается, то в момент $H = H_{кр}$ оно как бы выталкивается из сверхпроводника. Таким образом, внутри сверхпроводника всегда магнитная индукция $B = 0$.

Эффект Мейснера связан с тем, что при $H < H_{кр}$ в поверхностном слое сверхпроводящего цилиндра проходит круговой незатухающий ток, амплитуда которого как раз

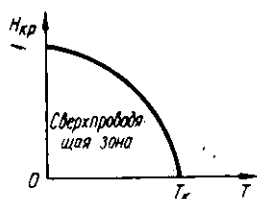


Рис. 8.26. Зависимость $H_{кр}$ от T для сверхпроводников.

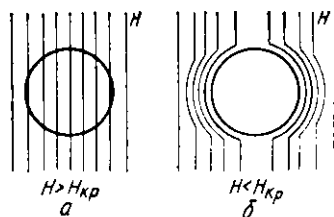


Рис. 8.27. Эффект Мейснера для шарового сверхпроводника.

такая, чтобы полностью компенсировать внешнее поле в толще образца. Глубина слоя, в котором проходит ток и на которую проникает внешнее поле, называется глубиной проникновения λ_L .

С учетом свойств идеальной проводимости и идеального диамагнетизма была выведена зависимость приложенного магнитного поля от глубины проникновения его в сверхпроводник

$$H(x) = H e^{-x/\lambda_L}. \quad (8.40)$$

Для обычных констант свободных электронов и обычной плотности сверхпроводящих электронов $\lambda_L = 10^{-6}$ см. Эмпирически наблюдаемая глубина проникновения $\lambda_L = 5 \cdot 10^{-6}$ см. Температурная зависимость глубины проникновения

$$\lambda_L(T) = \lambda(0) (1 - T_R^4)^{-\frac{1}{2}}, \quad (8.41)$$

где $T_R = T/T_{кр}$.

Природа сверхпроводящего состояния объясняется образованием «куперовских пар» электронов с равными

и противоположными по знаку импульсами. Образование пар электронов связано с возникновением сил притяжения при электрон-фононном взаимодействии. Если в материале притяжение электронов может превышать кулоновское отталкивание, при достаточно низких температурах возникает сверхпроводимость. Сверхпроводящее состояние с низкой энергией электронов отделено от нормального состояния энергетической щелью 2Δ (рис. 8.28), которая уменьшается от $3,52T_{кр}$ при $T = 0$ до нуля при $T = T_{кр}$.

Размер куперовской пары или длина корреляции

$$\xi_0 = 0,18\hbar v_F / kT_{кр}, \quad (8.42)$$

где v_F — фермиевская скорость электронов.

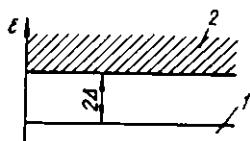


Рис. 8.28. Энергетическая диаграмма сверхпроводника: 1 — зона сверхпроводимости; 2 — зона проводимости.

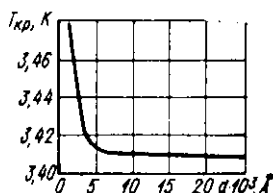


Рис. 8.29. Зависимость критической температуры от толщины пленки сверхпроводника.

Для сверхпроводников первого рода длина корреляции $\xi_0 = 10^{-4}$ см. Ширина энергетической щели может модулироваться не только внешней температурой, но и внешним магнитным полем. При $H = H_{кр}$ ширина энергетической щели $2\Delta = 0$.

Различают сверхпроводники первого и второго рода:

а) *сверхпроводники первого рода* — это чистые и мягкие материалы, для которых характерны слабые критические поля $H_{кр}$ и $\xi_0 \gg \lambda_L$ (например, $\lambda_L \approx 300 \text{ Å} = 3 \cdot 10^{-6} \text{ см}$, $\xi_0 = 10^{-4} \text{ см}$);

б) *сверхпроводники второго рода* — это материалы с большим количеством дефектов и примесей, для которых характерны большие значения $T_{кр}$ и $H_{кр}$, плавный переход в состояние сверхпроводимости, а также $\xi_0 \ll \lambda_L$ (например, $\xi_0 = 5 \cdot 10^{-7} \text{ см}$, $\lambda_L = 2 \cdot 10^{-5} \text{ см}$).

Свойства сверхпроводящих тонких пленок сильно зависят от технологических параметров. Например, толстые отожженные пленки из чистых сверхпроводников (первого рода), полученные в высоком вакууме, имеют такие же свойства, как и объемные материалы In, Pb, Sn.

Сверхпроводники второго рода более перспективны для применения в виде пленок, например, Nb, Ta, Nb_3Sn ($T_{\text{кр}} = 18 \text{ K}$). Характерной особенностью сверхпроводящих пленок является то, что они могут проявлять свойства сверхпроводимости первого или второго рода в зависимости от эффективной длины свободного пробега $l_{\text{эф}}$, которая в большой степени зависит от их толщины, величины зерен, концентрации примесей и от дефектов.

Сверхпроводимость была обнаружена даже в сплошных пленках толщиной 40...50 Å. При этом установлено, что критическая температура возрастает с уменьшением толщины пленки (рис. 8.29). Объясняют это явление напряжениями в пленке, которые возникают вследствие неодинакового сжатия подложки и пленки при понижении температуры.

Для пленок сверхпроводников характерным является усиление сверхпроводимости, которое заключается в повышении критической температуры. Такое явление наблюдалось на мелкозернистых и аморфных пленках различных веществ. Например, для объемного золота $T_{\text{кр}} = 10^{-2} \text{ K}$. Аморфные пленки, нанесенные на холодные подложки (при гелиевых температурах), являются сверхпроводниками при 6 K. При отжиге такие пленки необратимо изменяют $T_{\text{кр}}$ до более низких температур, т. е. при отжиге структурные дефекты, полученные в пленках на охлажденной подложке, исчезают, и пленка по своим свойствам приближается к объемному металлу.

Экспериментальные результаты по усилению сверхпроводимости позволяют сделать такие выводы:

а) усиление сверхпроводимости не зависит ни от толщины пленки, ни от материала подложки (металл или диэлектрик);

б) повышение $T_{\text{кр}}$ связано с уменьшением кристаллитов и с ростом количества структурных дефектов;

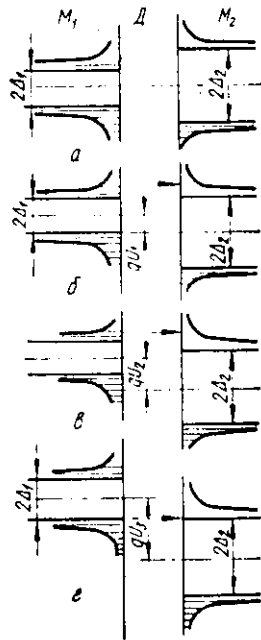


Рис. 8.30. Энергетические диаграммы двух сверхпроводников, разделенных диэлектрической пленкой: а — случай равновесия; б, в, г — к металлу M_1 приложено отрицательное смещение.

в) размеры кристаллитов пленок, осажденных на холодную подложку, очень малы;

г) $T_{кр}$ понижается с ростом температуры подложки.

Туннельный эффект между двумя сверхпроводниками. Если два металла с разной шириной запрещенной щели разделить тонким слоем диэлектрика ($d < 100 \text{ \AA}$), то между ними возможен туннельный эффект, который приводит к вольт-амперной зависимости с участком, соответствующим отрицательному сопротивлению.

Рассмотрим два металла в состоянии сверхпроводимости с шириной запрещенной щели $2\Delta_1$ и $2\Delta_2$ (рис. 8.30). В металле M_2 все электроны находятся в состоянии сверхпроводимости. Ширина щели велика, поэтому свободными электронами можно пренебречь. В металле M_1 часть электронов находится в виде куперовских пар, а часть в возбужденном, проводящем состоянии, так как ширина щели мала. Если напряжение не приложено (рис. 8.30, а), туннельный эффект отсутствует, так как свободным электронам в M_1 соответствуют уровни запрещенной щели в M_2 .

Допустим, что к M_1 приложено отрицательное смещение (рис. 8.30, б), при этом уровням свободных электронов в M_1 будут соответствовать свободные уровни разрешенных энергий в M_2 . В структуре МДМ появится возрастающий ток. Максимальное значение тока достигается при напряжении $qU = \Delta_2 - \Delta_1$. При дальнейшем увеличении напряжения ток начинает падать, так как количество свободных состояний в M_2 , на которые могли бы перейти электроны из M_1 (рис. 8.30, в), уменьшается. Минимальный ток соответствует напряжению $qU = \Delta_1 + \Delta_2$. При последующем увеличении напряжения (рис. 8.30, г) начинается переход электронов в M_2 из зоны, расположенной ниже энергетической щели M_1 . Ток в структуре будет неограниченно возрастать. Полная вольт-амперная характеристика имеет участок отрицательной дифференциальной проводимости.

8.6. КРИОТРОННЫЕ ЭЛЕМЕНТЫ

Пленочные криотроны. Принцип действия пленочного криотрона такой же, как и объемного проволочного.

Простейший проволочный криотрон (рис. 8.31, а) выполнен в виде тонкой ниобиевой проволоки (управляющий проводник), намотанной на более толстую танталовую

(вентильный). В процессе работы в обоих проводниках проходит ток сверхпроводимости, температура ниже $T_{кр}$.

Управляющий ток может быть так увеличен, что создаваемое им магнитное поле окажется выше критического для вентильного проводника, и тот перейдет в состояние низкой проводимости.

Время перехода из проводящего состояния в сверхпроводящее и обратно очень мало $\tau_{пр} < 1$ нс. Время переключения проволочного криотрона определяется постоянной времени L/R , где L — индуктивность управляющего проводника; R — сопротивление вентильного проводника в проводящем состоянии. Для проволочных криотронов L большое, а R мало и время переключения составляет 10^{-4} с. Криотроны такого типа не применяют в быстродействующих схемах.

Пленочные криотроны лишены этого недостатка. Простейший пленочный криотрон изображен на рис. 8.31,б. Он состоит из двух пересекающихся проводников, обладающих различной зависимостью

$H_{кр}(T)$ и различной критической температурой. Чаще всего вентильный проводник 4 выполняют из олова с $T_{кр} = 3,7$ К, а управляющий 2 — из свинца с $T_{кр} = 7,2$ К. Между проводниками напыляется тонкий слой окиси кремния 3 (изолятор). Все это выполняется на сверхпроводящей свинцовой подложке 1.

В рабочем режиме управляющий проводник всегда находится в сверхпроводящем состоянии. Вентильный проводник может быть в проводящем или сверхпроводящем состоянии в зависимости от амплитуды магнитного поля, создаваемого управляющим проводником.

Статический коэффициент усиления криотрона

$$k_{ст} = I_v / I_{упр}, \quad (8.43)$$

где I_v — критический ток вентильного проводника при $I_{упр} = 0$; $I_{упр}$ — критический управляющий ток при $I_v = 0$.

Коэффициент усиления пленочного криотрона в первом приближении равен отношению ширины вентильного

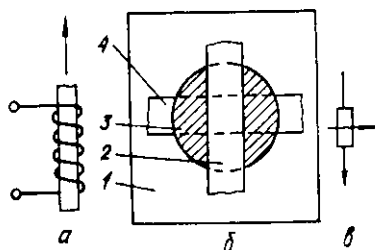


Рис. 8.31. Проволочный (а) и пленочный (б) криотроны и их схемное обозначение (в).

провода к ширине управляющего. Постоянная времени плечного криотрона

$$\tau = \frac{L}{R} = \frac{1,26 \cdot 10^{-8} d w_b d_b}{\rho l_b^2}, \quad (8.44)$$

где L — индуктивность управляющего проводника; R — сопротивление, включенное в вентильный проводник; d — толщина изоляции; w_b — ширина вентильного проводника ($w_b = l_b$); d_b — толщина вентильного проводника; ρ — удельное сопротивление вентильного проводника в состоянии проводимости; l_b — длина вентильного проводника.

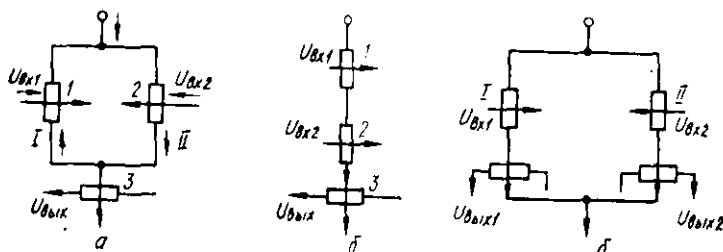


Рис. 8.32. Схемы И (а), ИЛИ (б) и схема триггера (в) на криотронах.

При типичных размерах криотрона $d = 2 \cdot 10^{-4}$ см, $w_b = 10^{-2}$ см, $d_b = 10^{-4}$ см; $\rho = 10^{-6}$ Ом · см; $l_b = 2,5 \times 10^{-3}$ см; $\tau = 4 \cdot 10^{-9}$ с.

Однако благодаря индуктивности подводящих проводников τ несколько больше.

Вентильные схемы на криотронах. К достоинствам криотрона как вентильного элемента следует отнести: большие быстродействия и отношение импедансов во включенном и выключенном состояниях; малые размеры, массу и потребляемую мощность. Кроме того, соединение криотронов не требует промежуточных элементов и легко выполнимо.

Недостатками их являются малые входные импедансы и низкие рабочие температуры.

На криотронах выполняют схемы логики И, ИЛИ, триггеры и др.

Схема И (рис. 8.32, а) имеет два входа и выполнена на трех криотронах. Во всех вентильных проводниках на входах схемы сохраняется состояние сверхпроводимости. При этом через управляющий проводник криотрона 3 проходит большой ток и в его вентильном проводнике создается

состояние проводимости с малым выходным током, соответствующим нулевому сигналу.

Для того чтобы создать большой ток на выходе, необходимо одновременно перевести оба входных криотрона в проводящее состояние. Это происходит в том случае, когда большие токи, соответствующие «1», поступают одновременно в управляющие проводники криотронов 1 и 2.

Схема ИЛИ (рис. 8.32,б) представляет собой последовательное соединение входных криотронов. Поступление сигнала «1» на любой из входов переводит вентильный проводник в состояние проводимости, т. е. вносит высокое сопротивление в цепь управляющего проводника выходного криотрона 3.

Схема триггера представлена на рис. 8.32,в. Единичный сигнал на входе 1 вводит сопротивление в плечо I и весь ток переключается в плечо II.

Устройства памяти.

Работа устройств памяти на сверхпроводниках основана на том, что ток, возбужденный в сверхпроводящем кольце, может существовать бесконечно долго и сохранять свою величину и направление. А так как ток может циркулировать в любом направлении, то можно создать запоминающее устройство с двумя состояниями. Примером такого устройства может служить ячейка Крау (рис. 8.33), представляющая собой сверхпроводящую пленку 1 с отверстием 2 (диаметром порядка нескольких миллиметров) посередине. Отверстие пересекает перемычка, в которой может быть возбужден ток любого направления.

Ток в перемычке возбуждается магнитным полем токов, проходящих по проводникам, расположенным параллельно и непосредственно над ней. Проводники для записи величин X и Y расположены с одной стороны перемычки, а считывающий проводник — с противоположной. Все проводники изолированы друг от друга и от сверхпроводящей пленки.

При считывании информации по проводникам x и y пропускается ток, который индуцирует ток в перекладине. Если направление последнего совпадает с направлением

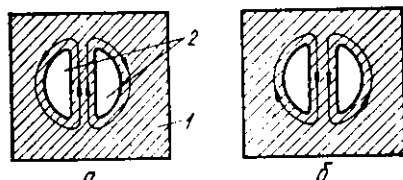


Рис. 8.33. Схематическое изображение ячейки Крау: а — направление тока соответствует записанной «1»; б — направление тока соответствует «0»; 1 — сверхпроводящая пленка, 2 — отверстие.

тока, который имеется в перекладине, то суммарный ток оказывается больше критического и сверхпроводимость в перекладине разрушается. При этом магнитный поток проникает в отверстие и создает в считывающем проводнике Э.Д.С., т. е. получаем сигнал, соответствующий «1».

Если сумма токов, наведенных в перекладине, вычитается из существующего кольцевого, то сверхпроводящее состояние сохраняется. Сверхпроводящая перекладина является экраном для магнитного поля и в считывающем проводнике сигнал не образуется, т. е. получаем «0».

Максимальная скорость работы ячейки ограничивается джоулевым нагревом, поэтому при повышении скорости переключения рабочая температура увеличивается почти до критической.

Глава 9

ПЕРСПЕКТИВЫ РАЗВИТИЯ МИКРОЭЛЕКТРОНИКИ

9.1. ПУТИ РАЗВИТИЯ МИКРОЭЛЕКТРОНИКИ

За последнее время микроэлектроника достигла значительных успехов. Разработаны БИС, содержащие несколько тысяч элементов в одном кристалле, прецизионные операционные усилители, различные линейные и импульсные схемы. Значительно усовершенствовалась планарная технология (изопланар, ионное легирование, плазмохимия). Появились новые сверхчистые материалы. Зародились и уже используются новые физические принципы (зарядовая связь инжекционных питания в биполярных ИС). Ведутся большие работы по автоматизации проектирования ИС. Создаётся новое технологическое оборудование для автоматизации технологических процессов. Особенно следует отметить организацию массового производства БИС полупроводниковых ЗУ: матричных ЗУ с производственной выборкой (ОЗУ); постоянных (ПЗУ) и полупостоянных (ППЗУ); электрически программируемых ППЗУ; последовательных регистров сдвига. Освоен промышленностью выпуск динамических МДП p -канальных ОЗУ на 4 кбит (интеграция до 15 тыс. транзисторов), предполагается освоить выпуск таких ОЗУ на 65 кбит.

Полупроводниковые ЗУ в виде БИС положили начало этапу создания быстродействующих ЗУ высокой надежности. К крупнейшим достижениям микроэлектроники последних лет следует отнести создание микропроцессов БИС. Созданы микропроцессорные БИС по $p-n$ - и МДП-технологии, на каскадах ТТЛ и инжекционной логики. Имеются микропроцессорные наборы БИС и микропроцессоры на одном кристалле.

Выпускаемые в настоящее время микропроцессоры в основном 4- и 8-разрядные с длительностью тактирующих импульсов 100...1000 нс. Микропроцессоры при использовании внешней памяти в виде ЗУ на БИС позволяют создавать разнообразные вычислительные системы с малыми габаритами, массой, стоимостью, потребляемой мощностью и высокой надежностью.

К числу крупных достижений микроэлектроники следует отнести организацию массового производства обширной номенклатуры линейных ИС различного применения. Наиболее массовый из них — класс операционных усилителей. Разработан также класс прецизионных усилителей ИС с импульсной стабилизацией. Эффект зарядовой связи положен в основу создания нового перспективного класса ПЗС.

ПЗС нашли применение в оптоэлектронике как полупроводниковые аналоги видикона, в аналоговой технике — в качестве линий задержки и динамических фильтров. В настоящее время разработаны узкополосные и гребенчатые фильтры низких и средних частот с динамической регистрацией на тактовые частоты до 3...5 МГц и потреблением до 10 мВт/разряд. Освоены промышленностью ПЗС-регистры на 8 и 16 кбит.

Перечисленные выше достижения микроэлектроники позволяют прогнозировать дальнейшее ее развитие на ближайшие годы.

Со времен разработки первых планарных транзисторов (1958) площадь кристалла увеличилась только в 20...30 раз, а уровень интеграции удваивался примерно каждый год. Рост уровня интеграции происходил главным образом за счет уменьшения размеров элементов и увеличения их количества на единице площади.

До настоящего времени планарная технология является универсальным методом создания ИС. При технологии с ультрафиолетовой фотолитографией получение элементов с допусками менее 0,1 мкм принципиально невозможно, что связано с волновой природой света.

В последнее время успешно развиваются методы электронно-лучевой и рентгеновской литографии, что может уменьшить допуски до тысячных долей микрона. С развитием эллионных методов и методов ионного легирования диффузионно-окислительные и химические процессы улучшатся, что несомненно даст возможность совершенствовать планарную технологию еще в течение нескольких лет.

На пути увеличения уровня интеграции стоит проблема теплоотвода. Поэтому при большой плотности компоновки БИС необходимо максимально понижать потребляемую мощность. Это позволит уменьшить размеры элементов, а тем самым и паразитные связи. Сточки зрения уменьшения потребляемой мощности значительный интерес представляют динамические схемы на ПЗС- и МДП-транзисторах. Хуже дело обстоит с возможностями уменьшения сечения соединительных проводов. Соединительные металлические дорожки занимают значительную площадь БИС.

Увеличение плотности тока может привести к уменьшению скорости прохождения сигнала. Кроме того при плотностях тока близких к $1 \cdot 10^4$ А/см² усиливается миграция атомов металла, что приводит к выгоранию проводника на отдельных участках схемы. Поэтому получить соединительные проводники сечением меньше десятых долей микрона невозможно.

При определении предельного уровня интеграции с учетом современных достижений микроэлектроники большое значение имеют вопросы минимального размера транзисторов и возможный предел снижения напряжения питания. Минимальный размер МДП-транзисторов может быть доведен до $1...3$ мкм², что обеспечит уровень интеграции $10^7...10^8$ транзисторов на кристалле 200 мм², а толщина окисла затвора с каналом n -типа — $150...200$ Å при напряжении питания $1...2$ В. В схемах на БТ уровень интеграции будет ниже на один-два порядка. Минимальное значение питающего напряжения определяется тем, что нормальная работа транзистора возможна при разности потенциалов на $p-n$ -переходе (коллектор — база) более $0,3...0,5$ В.

Уровень интеграции можно еще повысить примерно на два порядка при одновременном улучшении параметров схем. Дальнейшее развитие микроэлектроники вряд ли будет возможно без применения принципиально новых физических, конструктивно-технологических и других идей и, по-видимому, повышение степени интеграции будет идти

по пути использования не только электрических связей. Использование оптических, релаксационных, акустических и других явлений и процессов в твердом теле позволит реализовать радиоэлектронные схемы на очень высоком уровне интеграции. В настоящее время такие пути уже намечаются (разрабатываются оптоэлектронные, пьезоэлектронные и другие устройства).

9.2. ВОЗМОЖНОСТИ ПРИМЕНЕНИЯ ОПТОЭЛЕКТРОННЫХ ЭЛЕМЕНТОВ В МИКРОЭЛЕКТРОНИКЕ

В основе *оптоэлектроники* лежат процессы преобразования электрических сигналов в световые, а световых в электрические, а также процессы передачи, хранения и переработки информации, передаваемой световыми сигналами.

Процессы преобразования электрических сигналов в световые и световых в электрические могут быть осуществлены на основе различных физических явлений. Например, электролюминесценция, фотопроводимость, фотодиодный

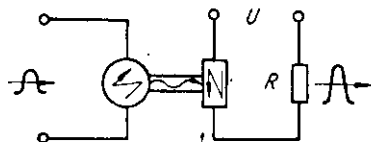
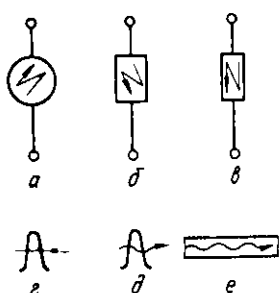


Рис. 9.1. Условные обозначения: а — фотоизлучатель; б — фотоприемник; в — фотодетектор; г — электрический сигнал; д — световой сигнал; е — оптическая связь.

Рис. 9.2. Схема усилителя электрических сигналов.

эффект, вентильный фотовольтанический эффект. Некоторые из этих явлений известны давно и даже нашли практическое применение в электронике.

Приборами оптоэлектроники называются устройства на основе твердого тела, способные к усилению и управлению не только электрическими, но и фотонными процессами. Использование электронных и фотонных процессов и соответственно электрических и оптических каналов связи создает многообразие вариантов решения функциональных задач радиоэлектроники.

Основными элементами оптоэлектронных схем являются *излучатели* и *фотоприемники*, при помощи которых выполняют задачи взаимного преобразования электрических и оптических сигналов. Фотоприемники по функциональному признаку можно разделить на два типа: *фотогенераторы*, непосредственно генерирующие электрическое напряжение при освещении, и *фотодетекторы*, изменяющие распределение напряжения от внешнего источника в цепи при освещении их.

На рис. 9.1 приведены условные обозначения основных оптоэлектронных элементов, электрического и оптического сигналов и оптической связи.

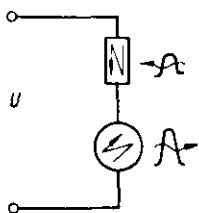


Рис. 9.3. Схема усилителя света с прямой электрической связью.

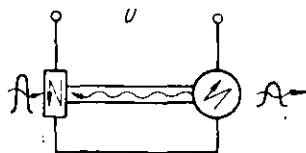


Рис. 9.4. Оптрон с прямой электрической и обратной оптической связью.

Рассмотрим простейший оптоэлектронный прибор — оптрон. В усилителе с прямой оптической связью (рис. 9.2) в качестве приемника света использован фоторезистор. Электрический сигнал возбуждает фотоизлучатель, который по прямой оптической связи модулирует сопротивление фотоприемника. В результате перераспределения напряжения на сопротивлении R образуется электрический выходной сигнал.

Если между элементами оптрона создать электрическую прямую связь, то получается усилитель светового сигнала (рис. 9.3). Под действием оптического сигнала на входе сопротивление фотоприемника уменьшается, за счет чего повышается напряжение на излучателе и, таким образом, усиливается выходной сигнал. Кроме усиления выходного сигнала можно осуществлять и спектральное преобразование выходного сигнала. Если в схеме усилителя светового сигнала добавить обратную оптическую связь (рис. 9.4), то оптрон превращается в прибор с бистабильной характеристикой. Такой прибор может работать как триггер, одностабильный мультивибратор, усилитель или генератор.

Применяя приборы оптоэлектроники, можно выполнять разные схемы (например, схемы стабилизации электрического тока и интенсивности света, ограничители, логические схемы, схемы памяти и т. д.).

На рис. 9.5 представлены схемы ИЛИ, И, НЕ. В схеме НЕ для более устойчивой работы введен делитель напряжения.

Схемы памяти могут быть выполнены как для электрических, так и для оптических сигналов. Рассмотрим оптоэлектронную ячейку памяти (рис. 9.6), у которой оптическим входом записи служит фотодетектор $\Phi Д1$, а опти-

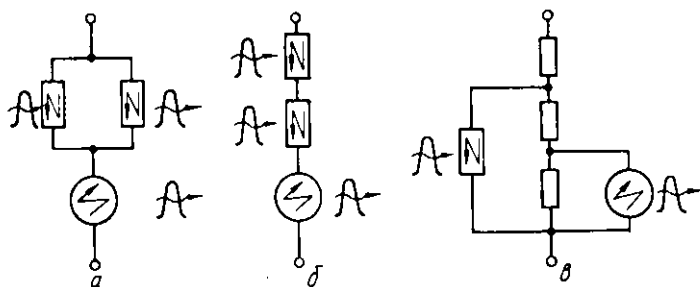


Рис. 9.5. Оптоэлектронные логические схемы ИЛИ (а), И (б), НЕ (а).

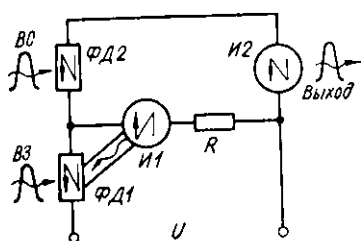


Рис. 9.6. Оптоэлектронная ячейка памяти с оптическими записью и считыванием.

ческим входом считывания — $\Phi Д2$.

Входной сигнал записи $ВЗ$ действует на излучатель $И1$ и приводит его в светящееся состояние. Входной сигнал считывания $ВС$ уменьшает падение напряжения на $И1$, возвращая его в несветящееся состояние, при этом происходит вспышка света на излучателе $И2$, выдающая

выходной оптический импульс считывания.

Возможность преобразований электрических сигналов в световые (и наоборот — световых в электрические), преобразования частоты световых сигналов, а также передачи их по световодам открыла широкие возможности комплексного применения оптоэлектронных элементов в микроэлектронике.

9.3. ПЬЕЗОЭЛЕКТРОНИКА И МИКРОЭЛЕКТРОНИКА

Пьезоэлектрики характеризуются наличием прямого и обратного пьезоэффектов. *Прямой пьезоэффект* — поляризация под действием механических напряжений, а *обратный* — деформация твердого тела под действием электрического поля.

Первыми резонансными электромеханическими элементами были монокристаллы кварца. С появлением пьезокерамики, которая может быть поляризована в любом направлении, стала развиваться пьезоэлектроника, причем ее развитие пошло по двум направлениям: а) использование объемных ультразвуковых волн в пьезокерамике; б) использование поверхностных высокочастотных волн.

Объемные резонансные колебания могут быть созданы в пьезоэлементах на различных частотах, в зависимости от типа возбуждаемых колебаний. Например, выбрав направление поляризации и направление приложенного поля к образцу, можно возбудить в образце поперечные или продольные, изгибные, сдвиговые и другие колебания. На соответствующих резонансных частотах могут быть созданы пьезотрансформаторы, пьезотрансфилтры и другие элементы, применяемые при комплексной микроминиатюризации РЭА. В настоящее время промышленность выпускает ряд пьезокерамических материалов. В зависимости от химического состава различают:

а) *материалы на основе титана бария*, имеющие более низкие значения коэрцитивного поля и точки Кюри, что облегчает условия их поляризации; б) *материалы на основе цирконата свинца*, которые отличаются высокой температурной стабильностью за счет высокой температуры фазового перехода; в) *материалы на основе ниобататов* занимают промежуточное положение.

Рассмотрим некоторые виды колебаний, возбуждаемых в пьезоэлектрических образцах. *Продольные колебания* (по длине) возбуждаются в стержне, длина которого много больше его ширины и толщины. Для возбуждения этих колебаний необходимо, чтобы поверхности электродов были расположены перпендикулярно направлению вектора поляризации P (рис. 9.7,а), который в этом случае совпадает с направлением распространения волн. Эффективность преобразования электрической энергии в механическую определяется продольным коэффициентом пьезоэффекта d_{33} .

При «поперечном» способе возбуждения продольных колебаний поверхности электродов перпендикулярны направлению вектора поляризации, но параллельны направлению распространения волны (рис. 9.7, б). В этом случае эффективность электромеханического преобразования определяется поперечным коэффициентом d_{31} .

В обоих случаях частота резонанса n -й моды колебаний

$$f_n = \frac{n}{2l} \sqrt{\frac{v}{\rho}}, \quad (9.1)$$

где l — длина образца; v — модуль Юнга; ρ — плотность.

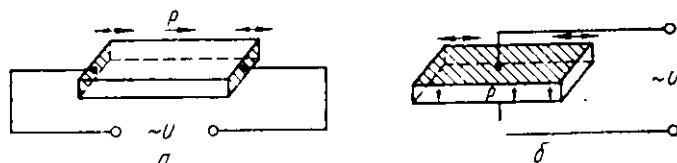


Рис. 9.7. Способы возбуждения продольных колебаний при различном размещении поверхности электродов.

При увеличении ширины пьезоэлектрической пластинки собственная частота понижается вследствие связи с продольными колебаниями по ширине, определяемой через коэффициент Пуассона.

Продольные колебания, возбуждаемые в дисковом образце, называются *радиальными*. Эффективность возбуждения этих колебаний определяется радиальным коэффициентом электромеханической связи K_r . Соответствующие им частоты

$$f_n = \frac{z_n \sqrt{\frac{v}{\rho - \delta^2}}}{2\pi r}, \quad (9.2)$$

где r — радиус диска; δ — коэффициент Пуассона;

$$Z_n = (1 - \delta) \frac{J_1(Z_n)}{J_2(Z_n)}, \quad (9.3)$$

где $J_1(Z_n)$, $J_2(Z_n)$ — функции Бесселя.

Если диск или пластина поляризованы по толщине, то в них могут возбудиться продольные колебания по толщине. При этом эффективность преобразования электрической энергии в механическую определяется

толщинным коэффициентом электромеханической связи K_t , а собственные частоты колебаний n -й моды

$$f_n = \frac{n}{2\delta} \sqrt{\frac{v}{\rho} \frac{1-\delta}{(1+\delta)(1-2\delta)}}. \quad (9.4)$$

Сдвиговые колебания являются наиболее сложными для теоретического и практического анализа. *Сдвиговые колебания* (или *поперечные*) возбуждаются в пьезокерамических образцах с продольной, по отношению к электродам, поляризацией. Различают два вида сдвиговых колебаний — колебания сдвига по грани и колебания сдвига по толщине. Колебания сдвига по грани иногда называют еще сдвигом по контуру.

В последнее время в низкочастотном диапазоне стали применяться *колебания изгиба*, которые в пьезоэлектрических образцах могут быть возбуждены по толщине и по ширине. Эффективность электромеханического преобразования при этом определяется коэффициентами d_{31} или d_{33} . В зависимости от способа возбуждения собственная частота колебаний по ширине

$$f = \frac{m^2 l}{2\pi \sqrt{12} a^2} \sqrt{\frac{v}{\rho}}, \quad (9.5)$$

а для колебаний по толщине

$$f = \frac{m^2 l}{2\pi \sqrt{12} b^2} \sqrt{\frac{v}{\rho}}, \quad (9.6)$$

где a , b и l — соответственно ширина, толщина и длина пластинок.

Значение коэффициента m зависит от моды

$$m_n = \frac{1}{2} (2n + 1) \pi - (-1)^n \beta_n, \quad (9.7)$$

где n — номер моды колебаний.

Для первых пяти мод колебаний: $\beta_1 = 0,176518 \cdot 10^{-1}$; $\beta_2 = 0,777010 \cdot 10^{-3}$; $\beta_3 = 0,335505 \cdot 10^{-4}$; $\beta_4 = 0,117989 \times 10^{-5}$; $\beta_5 = 0,626556 \cdot 10^{-7}$.

Для частот, не превышающих 100 Гц, используются биморфные пластинки с инерционной массой. Собственная частота колебаний при этом

$$f = \frac{1}{2\pi} \sqrt{\frac{1}{kM}}, \quad (9.8)$$

где M — масса; $k = I^2/2vJ$ (J — момент инерции). Изгибные колебания имеют самую низкую частотную постоянную,

определяемую свойствами материала и соотношением размеров образца.

При использовании объемных колебаний хорошо получаются трансформаторы для создания вторичных высоковольтных источников питания, пьезотрансфилтры на низких и высоких частотах (в пределах звуковых и ультразвуковых частот). Это имеет большое значение для комплексной микроминиатюризации РЭА.

9.4. ПОВЕРХНОСТНЫЕ ВОЛНЫ

Для микроэлектроники особенно большое значение имеет использование поверхностных волн. В высокочастотных устройствах, основанных на использовании поверхностных упругих волн, применяются в основном волны Рэлея, которые при распространении вблизи свободной поверхности твердого тела, обладающего изотропными свойствами, имеют две составляющие смещения частиц: продольную U_x — в направлении их распространения, и нормальную U_z — в направлении нормали к поверхности тела. Волны Ляви, распространяющиеся в неоднородных структурах поверхности твердого тела, имеют только сдвиговую компоненту смещения частиц U_y вдоль поверхности перпендикулярно направлению распространения.

В неоднородных структурах могут также распространяться волны, которые в отличие от волн Ляви содержат и другие компоненты смещения частиц (например, обобщенные волны Рэлея). Эти волны в общем случае обладают дисперсией. Перспективными для применения в области высоких частот являются также электроакустические волны Гуляева — Блюстейна. Эти волны представляют собой один из типов нормальных волн в упругом волноводе-пластине и имеют продольную U_x и нормальную U_z составляющие. Движение частиц в двух противоположных поверхностях может происходить как синфазно (асимметричный вид волн), так и в противофазе (симметричный вид волн). В общем случае волны обладают дисперсией, так как их фазовая скорость зависит от соотношения толщины пластинки и длины волны.

Электроакустические волны могут существовать вблизи свободной поверхности пьезоэлектрика или проводящей среды (при наличии в последней электрон-фононного взаимодействия через потенциал деформации). Они имеют только одну, чисто сдвиговую составляющую смещения U_y ,

лежащую в плоскости свободной поверхности и перпендикулярную к направлению распространения волны. Их фазовая скорость близка к скорости распространения объемных поперечных волн и не зависит от частоты. В отличие от Рэлеевых волн, амплитуда которых затухает вглубь среды на расстоянии порядка длины волны, электроакустические волны проникают на расстояние сотен или даже тысяч длин акустических волн от свободной поверхности.

Для возбуждения и приема *упругих поверхностных волн (УПВ)* уже есть много различных способов. Все методы возбуждения *УПВ* сводятся к созданию пространственно-периодической системы переменных упругих напряжений на поверхности твердого тела (или границы раздела двух тел). Если пространственный период решетки и частота изменений деформаций соответственно равны длине и частоте *УПВ*, то в результате синфазного сложения всех элементарных упругих возмущений на поверхности возникают две взаимно противоположные бегущие поверхностные волны.

Наиболее распространенным методом возбуждения *УПВ* является *метод клина*, при котором преобразователь объемных волн возбуждает в клине объемную волну, падающую на поверхность звукопровода под углом Θ . Эффективная трансформация объемной волны в *УПВ* происходит при условии $\cos\Theta = v/v_n$, где v — скорость *УПВ*, v_n — скорость *УПВ* в материале звукопровода.

В пьезоэлектрических материалах периодические упругие возмущения можно легко осуществить с помощью системы металлических электродов, представляющей собой одно- или двухфазную решетку. Упругое возмущение среды, возникающее вследствие обратного пьезоэффекта при подаче на электроды напряжения с частотой f , может эффективно возбуждать *УПВ* той же частоты, если пространственный период решетки равен длине этой волны в пьезоэлектрике. Решетка позволяет возбуждать *УПВ* и в других материалах, если периодические упругие возмущения созданы в тонкой пьезоэлектрической пленке, нанесенной на звукопровод.

С помощью методов возбуждения *УПВ*, основанных на трансформации объемных волн в поверхностные, достигается достаточно высокая эффективность преобразований для частот до 200 МГц. Устройства на *УПВ* выполняются на пленках при нанесении соответствующего рисунка.

1. Аваев Н. А., Дулин В. Н., Наумов Ю. Е. Большие интегральные схемы с инжекционным питанием. М., Советское радио, 1977.
2. Алексенко А. Г. Основы микросхемотехники. Элементы морфологии микроэлектронной аппаратуры. М., Советское радио, 1977.
3. Анализ и расчет интегральных схем. /Под ред. Д. Линна, Ч. Мейера, Д. Гамильтона, ч. 1, 2. М., Мир, 1968—1969.
4. Берри Р., Холл П., Гаррис М. Тонкопленочная технология. М., Энергия, 1972.
5. Валиев К. А., Кармазинский А. Н., Королев М. А. Цифровые интегральные схемы на МДП-транзисторах. М., Советское радио, 1971.
6. Вопросы пленочной электроники. Сб. статей. /Под ред. М. И. Елинсона. М., Советское радио, 1966.
7. Гаряинов С. А. Диэлектрическая изоляция элементов интегральных схем. М., Советское радио, 1975.
8. Данилин Б. С. Вакуумная техника в производстве интегральных схем. М., Энергия, 1972.
9. Елифанов Г. И. Физические основы микроэлектроники. М., Советское радио, 1971.
10. Ефимов И. Е., Горбунов Ю. И., Козырь И. Я. Микроэлектроника. М., Высшая школа, 1977.
11. Жиров Г. А. Технология гибридных интегральных микросхем. Киев, Вища школа, 1976.
12. Интегральные схемы. Основы проектирования и технологии. Пер. с англ. /Под ред. К. И. Мартюшова. Авт. Г. Р. Мэдленд, Г. К. Дикен и др. М., Советское радио, 1970.
13. Интегральные схемы. Принципы конструирования и производства. Пер. с англ. /Под ред. А. А. Колосова. М., Советское радио, 1968.
14. Колесов Л. Н. Введение в инженерную микроэлектронику. М., Советское радио, 1974.
15. Кроуфорд Р. Схемные применения МОП-транзисторов. М., Мир, 1970.
16. Кхамбата А. Большие интегральные схемы. М., Мир, 1971.
17. Лоу Л., Стафф К. Интегральные схемы на МДП-приборах. Пер. с англ. /Под ред. А. Н. Кармазинского. М., Мир, 1975.
18. Микрометрические интегральные схемы. Валиев К. А., Дягилев В. Н., Лебедев В. И., Лубашевский А. В. М., Советское радио, 1975.
19. Микроэлектроника. Сб. статей. /Под ред. Ф. В. Луккина и А. А. Васенкова. М., Советское радио, 1968—1976, вып. 1—8.
20. Микроэлектроника. Теория, конструирование и производство. Пер. с англ. /Под ред. Н. П. Богородицкого. М., Советское радио, 1966.

21. Милне А., Фойхт Д. Гетеропереходы и переходы металл — полупроводник. М., Мир, 1975.
22. Наумов Ю. Е. Интегральные логические схемы. М., Советское радио, 1970.
23. Новиков В. В. Теоретические основы микроэлектроники. М., Высшая школа, 1972.
24. Носов Ю. Р., Шилин В. А. Полупроводниковые приборы с зарядовой связью. М., Советское радио, 1976.
25. Основы проектирования микроэлектронной аппаратуры. /Под ред. Б. Ф. Высоцкого. М., Советское радио, 1978.
26. Основы технологии кремниевых интегральных схем. Окисление, диффузия, эпитаксия. /Под ред. Р. М. Бургера, Р. П. Донована. М., Мир, 1970.
27. Пленочная микроэлектроника. /Под ред. Л. Холлэнда. М., Мир, 1968.
28. Полевые транзисторы. Физика, технология и применение. Пер. с англ. /Под ред. С. А. Майорова. М., Советское радио, 1971.
29. Степаненко И. П. Основы теории транзисторов и транзисторных схем. М., Энергия, 1977.
30. Топфер М. Микроэлектроника толстых пленок. М., Мир, 1975.
31. Физика тонких пленок, т. 1—6. М., Мир, 1966—1973.
32. Черняев В. Н. Технология производства интегральных микросхем. М., Энергия, 1977.
33. Чопра К. Л. Электрические явления в тонких пленках. М., Мир, 1972.