

УДК. 64
Т- 82

**ЎЗБЕКИСТОН РЕСПУБЛИКАСИ ОЛИЙ
ВА ЎРТА МАХСУС ТАЪЛИМ ВАЗИРЛИГИ**

**АБУ РАЙХОН БЕРУНИЙ НОМИДАГИ
ТОШКЕНТ ДАВЛАТ ТЕХНИКА УНИВЕРСИТЕТИ**

Д.Р.Туляев, О.Ф.Ҳайитов, У.Д.Тўлаев

НЕФТЬ ВА ГАЗ ИШИДА МИКРОПРОЦЕССОРЛАРНИ ҚЎЛАШ

ЎҚУВ ҚЎЛЛАНМА

ТОШКЕНТ 2005

622.24
7-82
**ЎЗБЕКИСТОН РЕСПУБЛИКАСИ ОЛИЙ
ВА ЎРТА МАХСУС ТАЪЛИМ ВАЗИРЛИГИ**

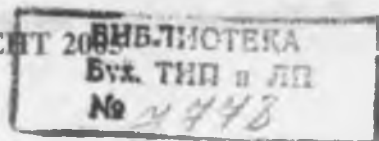
**АБУ РАЙҲОН БЕРУНИЙ НОМИДАГИ
ТОШКЕНТ ДАВЛАТ ТЕХНИКА УНИВЕРСИТЕТИ**

Д.Р.Туляев, О.Ф.Хайитов, У.Д.Тўлаев

НЕФТЬ ВА ГАЗ ИШИДА МИКРОПРОЦЕССОРЛАРНИ ҚЎЛАШ

ЎҚУВ ҚЎЛЛАНМА

ТОШКЕНТ 2005



Муаллифлар: Д.Р.Туляев,
О.Ф.Хайитов,
У.Д.Тулаев

Нефть ва газ ишида микропроцессорларни қўллаш.
Ўқув қўлланма. ТошДТУ.: муал.: Д.Р.Туляев, О.Ф.Хайитов,
У.Д.Тулаев. Тошкент: 2005. 126 бет.

Мазкур ўқув қўлланма «Таълим тўғрисидаги» Қонун ва кадрлар тайёрлаш миллий дастури талабларидан келиб чиқиб, узлуксиз таълим жараёнини таъминлаш мақсадида Тошкент давлат техника университети билан тузилган шартномалар асосида яратилди.

Услубий қўлланма 5440800 «Нефть ва газ геологияси ва геофизикаси», ҳамда 5440300 «Нефть ва газ иши» бакалавриат йўналишлари талабалари учун мўлжалланган.

Қўлланмада нефть ва газ конларини ишлаш лойиҳасини тузиш учун дастлабки маълумотларни тайёрлаш, нефть ва газ конларини ишлатиш технологиялари, гидродинамик тадқиқотлар, қатламни очиш ва қудуқни ўзлаштириш, нефть ва газ қудуқларини ишлатиш усуллари, қудуқ тубига ва қатламга таъсир этиш усуллари, қудуқларни ер ости ва капитал таъмирлаш каби бўлимлар бўйича қисқача назарий маълумотлар берилиб, талабалар билимни мустаҳкамлаш мақсадида амалий машғулотлар учун масалалар туркуми ва бу масалаларни ечиш бўйича кўрсатмалар берилган.

Ушбу ўқув қўлланма «Геология ва нефть-газ муҳандислик педагогикаси» кафедрасида тайёрланди.

Тошкент давлат техника университетининг илмий-методик кенгаши қарорига асосан чоп этишга тавсия этилган.

Тақризчи: «Нефть ва газ конларини ишлаш ва ишлатиш»
кафедраси мудири, доц. Б.Ш.Акрамов

СЎЗ БОШИ

Фан ва техниканинг ривожланиши микропроцессор система (МПС)ларнинг технологик жараёнларни автоматлаштиришда кенг қўлланиши билан аниқланади.

МПС (компьютер, ЭХМ) лари электрон саноатининг оммавий маҳсулотига айланди. Энергияни ниҳоятда кам истеъмол қилиши, ишлаб чиқарилишида материаллар ҳажмига талаб ниҳоятда камлиги, ишончлилигининг ниҳоятда юқорилиги, қийматининг доимий пасайиб бориши, функционал имконияти кенглиги МПСларини ишлаб чиқаришнинг турли соҳаларида жадал қўлланилишига олиб келди. Ҳисоблаш техникасининг ушбу тури оммавийлиги, унинг техник-иқтисодий кўрсаткичларининг юқорилиги туфайли кенг функционал ва интеллектуал имкониятларга эга бўлган агрегатлар, жиҳозлар, асбоб-ускуналарни лойиҳалаш ва ишлаб чиқариш имконини берапти. Шу сабабли МП техникаси асосларини ўрганиш барча соҳадаги муҳандислар учун зарурдир.

МПСларнинг қўлланиш омилларига ишлаб чиқаришда меҳнат самарадорлиги ва маҳсулот сифатининг юқори бўлиши киради.

«Нефть ва газ ишида муҳандислик педагогикаси» мутахассислиги ўқув режасига «Нефть ва газ ишида ЭХМлардан фойдаланиш» курсини ўрганиш киритилган.

Курсни ўқишдан мақсад талабалар томонидан: МПли жиҳозларни лойиҳалаш ва ишлаб чиқаришни, уларни архитектурасини, системаларни танлашни, уларни учун программа тузиш ва уни созлаш сабоқларини ўрганиш киради.

МПСларни нефть ва газ ишида қўллашда талабалар: МПС архитектураси ва унинг техник параметр ва характеристикаси имкониятларини баҳолашни; турли даражадаги тилларда программалашни билишлари керак.

Ассемблер тили МПСнинг аппарат ва программа ресурсларидан тўлиқ фойдаланиш имконини бергани учун системанинг программа таъминотини яратишда қўлланилади. Программистларнинг меҳнат самарадорлигини оширишда юқори даражадаги тиллардан фойдаланилади. Шунинг учун муҳандислар МП техникасини ва муҳандислик муаммоларни компьютерда (ЭХМ) ечишни яхши билишлари керак.

Шундай қилиб МПС техник воситалар ва программа таъминотидан иборат.

Параметр. Параметр-маҳсулот ёки системасининг хусусиятини белгиловчи катталиқдир (хотиранинг ҳажми, нархи, массаси, қуввати ва ҳ.к.).

Характеристика. Характеристика – маҳсулот ёки системасининг хусусиятини аналитик муносабат кўринишида асослайди (қўрилманинг амплитуда – частота характеристикаси).

МПСнинг кўп параметр ва характеристикалари тасодифий ҳодиса, катталиқ ёки функциялар билан боғлиқ бўлгани учун уларни миқдорлари фақат эҳтимоллик усуллари асосида ифодаланади. Аппаратуранинг бузук жойини топиш ва таъмирлаш вақтлари, унинг бузилмасдан ишлаш вақти, сигналлар ва уларга ташқи таъсир қиймати ва ўзгаришлар параметрларни математик статистика ва эҳтимоллар назарияси усуллари асосида баён этилишига олиб келди. Бунга резистор, конденсатор, транзистор кабиларнинг параметрлари ҳам, уларни ишлаб чиқаришнинг технологик жараёнларига таъсир қилувчи кўпдан-кўп омиллар туфайли, паспортларида белгиланган қийматлари билан асл қийматлари орасида маълум фарқи мисол бўлади. Фақат масса, ташқи ўлчовлар, қувват, частоталар оралиғи ва шу каби параметрлар аниқ кўрсатилади.

1-МАЪРУЗА.

ЭЛЕКТРОН ҲИСОБЛАШ МАШИНАЛАРИ ВА ҲИСОБЛАШ СИСТЕМАЛАРИ

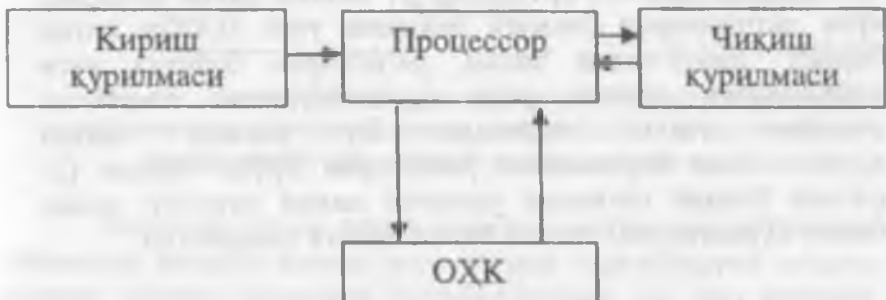
Маъруза режаси.

1. ЭХМлар. (1,2-авлод).
2. Ҳисоблаш системаси (3-авлод).

Мультипрограммалаш.

3. ХСларнинг иш режимлари.
4. 3 шинали МПС. Шинани мультимплексорлаш.

Биринчи ва иккинчи авлод электрон ҳисоблаш машиналари (ЭХМ) асосан қуйидаги схема (1-расм) кўринишида қурилган.



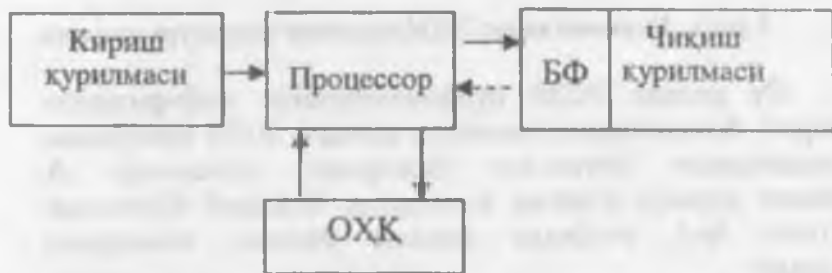
1-расм. Биринчи авлод ЭХМларининг структура схемаси.

Бу расмда ЭХМ қурилмаларининг информатсион (ахборот) боғланишини намоиш қилади. ЭХМ программа командаларини кетма-кет бажаради: процессор А ячейкали адресда ёзилган командани бажариб бўлгандан сўнггина А+1 ячейкали адресда ёзилган командани бажаради.

1 ва 2 - авлод ЭХМларининг кириш-чиқиш қурилмалари электромеханик бўлиб, нисбатан секин ишлаган. Мисол учун улар бир мисра натижаларни 20÷200 мксда босмага чиқара оларди. Бу вақт ичида уша вақтнинг ўрта ҳол ЭХМ процессори 1000÷10000 командани бажара

олган. Агар командалар кетма-кет бажарилишини ҳисобга олсак, ҳар бир босмага чиқиш командаси ишлаганда процессор анчагина вақт кутиб қоларди. 2-авлод ЭХМлари чиқиш қурилмасига буфер қўйиш билан (2-расм) бу муаммо қўйидагича ҳал қилинади. Уша вақт бундай структурага эга бўлган ЭХМларда босмага чиқариш командаси натижани буферга узатиши билан ҳал қилинарди. Натижани буферга узатиш учун 10÷15 мкс сарфланарди. Сўнгра процессор навбатдаги командани бажарарди. Чиқиш қурилмаси процессорга боғлиқ, бўлмаган ҳолда чиқариш билан машғул бўлади. Бу усулда янги натижалар чиқиш қурилмаси бўшамасдан ҳосил бўлса, процессор яна кутиб қоларди.

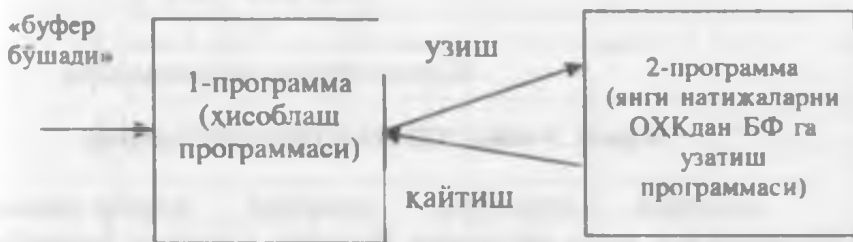
Иккинчи авлод ЭХМнинг самарадорлигини ошириш йўлидаги иккинчи янги фикр қўйидагидан иборат эди. Чиқиш қурилмаси буфердаги натижаларни босмага чиқараётган пайтда, процессор ўз ишини давом эттириб, янги натижаларни босмага чиқариш учун ОХҚга йиғиб боради. Вақти-вақти билан, регисторли буферга янги натижаларни узатиш учун процессорларни ҳисоблаш жараёни узилиб турилади. Бу узилиш чиқиш қурилмасидан бериладиган регисторли буфер бўлади (2-расмда бундай сигнални узатувчи линия пунктир чизик билан кўрсатилган) сигнал билан амалга оширилган.



2-расм. Иккинчи авлод ЭХМларининг структура схемаси.

Иккинчи авлод ЭХМларда узиш механизми иккита программани ўзаро муносабатда бўлишини биринчи марта амалга оширди. Биринчи программа асосий ҳисоблаш

программаси бўлиб янги натижаларни ОХҚнинг махсус ажратилган жойига йиғиб боради. Иккинчи программа эса янги натижаларни регисторли буферга узатиб, чиқиш қурилмасини ишга тушириб юборади. Программани узатиш ихтиёрий вақтда амалга оширилгани учун узилиш вақтини программист олдиндан айтиб бера олмасди. Шунинг учун иккинчи авлод ЭХМларида программани узилган ҳолатини эслаб қолиш имконияти ҳам яратилди. Узилган программани ҳолати эслаб қолиниб, ОХҚ даги янги натижаларни буферга узатиш программаси ишга туширилади (3-расм).



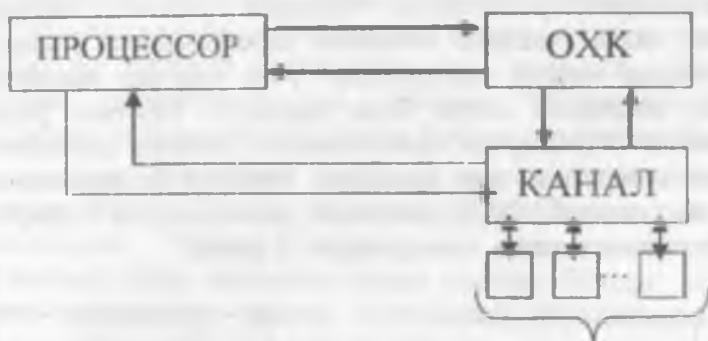
3-расм. 2-авлод ЭХМларида программани узилган ҳолатини эслаб қолишни ташкил қилинган ва натижада 2-та мустақил программани иши шундай ташкил қилинган.

Иккинчи авлод қурилмаларини туғри ишлаётганини автоматик назорат қилиш учун уларни таркибларида махсус назорат қилиш схемалари жорий қилинди. Бу ҳам янгилик эди. Назорат қилиш схемалари қурилма нотўғри ишлагани ҳақида сигнал берар эди. Бу сигналлар асосий ҳисоблаш программасини узиб, автоматик равишда процессор тест программаларини бажаришга ўтади. Тест программалари қурилмадаги бузилишни аниқлаб ЭХМ операторига ахборот беради. Бу узилиш механизми ҳам 3-расмда келтирилгани сингаридир.

Тестли назорат натижаси икки хил шароитни вужудга келтириши мумкин. Биринчиси, асосий ҳисоблаш программаси узилган жойдан давом эттирилади. Иккинчиси процессор иши авария ҳолати деб тўхтатилади.

Учинчи авлод ЭХМларида программани узиш машина ишлашининг, зарур принцинга айланди. Бундай

ЭХМларнинг умумий структураси 4-расмда келтирилган ва уларни ҳисоблаш системаси (ХС) деб аташа бошлайди.



Кириш-чиқиш қурилмалари

4-расм. 3-авлод ЭХМнинг структура схемаси.

ХСларда структура жиҳатдан кириш-чиқиш қурилмаларига катта автономия берилди. Биринчи маротаба кириш-чиқиш қурилмалари, процессорга боғлиқ бўлмаган ҳолда, ОХК билан бевосита информаион боғланиш амалга оширилди. Канал деб аталган қурилма процессорларга боғлиқ бўлмаган ҳолда бир нечта кириш-чиқиш қурилмаларини бир вақтда ишлашини бошқара олди.

ХСларда структура жиҳатдан кириш-чиқиш қурилмаларига катта автономия берилди. Биринчи маротаба кириш-чиқиш қурилмалари, процессорга боғлиқ бўлмаган ҳолда, ОХК билан бевосита информаион боғланиш амалга оширилди. Канал деб аталган қурилма процессорга боғлиқ бўлмаган ҳолда бир нечта кириш-чиқариш қурилмаларини бир вақтда ишлашини бошқара олди.

ХСнинг бу имконияти якка программани ҳисоблашда самарасиз бўлди. Чунки битта программа учун ҳисоблашни ва натижаларни босмага чиқариш бараварига ташкил қилиш мураккаб ва ҳар доим амалга ошириш ҳам мумкин эмас. Шунинг учун бу авлод машинасида структурадаги ўзгаришлар билан бир қаторда принципиал янги-мультитиппрограмма режими жорий қилинди.

Мультитиппрограмма режимида бир вақтнинг ўзида бир нечта программа учун кириш-чиқариш қурилмалари ва

процессор бараварига ишлаши амалга оширилди. Программист ўз программасини процессорда ва кириш-чикиш қурилмасида самарали ечилиши устида бош қотирмайди. Бу вазифани операцион система (ОС) деб аталган программа ўз зиммасига олади.

5-расмда узиш механизми ёрдамида ХС да учта программани баравар ишлашини намойиш қилиш диаграммаси келтирилган.



5-расм. ОС бошқарувида учта программанинг баравар ишлаш диаграммаси.

Диаграммада горизонтал йўналиш вақтни кўрсатади. Диаграмманинг вертикал қисми тўрт бўлакка бўлиниб, ҳар бири маълум программанинг ҳолатини характерлайди. Бу мисолда ХС бир йўла учта ҳисоблаш программасини ва ОСнинг бошқарув программаларини бажаради.

Ҳар бир программа қуйидаги ҳолатлардан бирида бўлади:

- 1) ушбу программа процессорда бажарилади (диаграммада қалин чизик);
- 2) ушбу программа каналда бажарилади, яъни берилганлар ёки натижалар кириш-чиқиш қурилмалари ёрдамида узатилади (нуктали чизик);
- 3) ушбу программа бажарилишини кутади (ингичка чизик);

ОСнинг бошқарув программаси ўзининг бажарилишини кутмайди, балки ўзининг ишлашига зарурат бўлиб қолган вақтини назорат қилади ва аниқлайди. Диаграммада назорат вақтлари бўш қолган.

ОС биринчи бўлиб ишга тушади ва бошқарувни 1-программага (процессорга) беради. Вақт 1-нуктага етганда 1-программа учун кириш-чиқиш қурилмасини ишлатишга зарурат туғилади. Шунинг учун 1-программани бажарилиши тўхтатилади, яъни у узилади ва бошқарув ОСга берилади. ОС ҳам процессорда бажарилиб вужудга келган шароитни аниқлайди ва уни инобатга олиб 1-программани канал билан алоқасини тиклайди ва бошқарувни 2-программага узатади.

Вақт 2-нуктага етганда 1-программанинг канал билан иши тугайди ва канал бу ҳақда процессорга (ОС) сигнал беради. Натижада процессорда бажарилаётган 2-программа узилади ва бошқарув ОСга узатилади. ОС процессорда бажарилиб вужудга келган шароитни аниқлайди ва уни инобатга олиб бошқарувни 1-программага беради. 2-программа кутиш ҳолатига ўтади.

Вақт 3 ва 4-нукталарга етганда ОС мос равишда каналга 1-ва 2-программалар учун кириш-чиқиш жараёнларини бажаришга буйруқ беради. Вақт тўртинчи нуктада бўлганда ОС 3-программани бажаришга имконият тутилганини аниқлайди ва уни инобатга олади, яъни 3-программанинг бажарилиши бошланади. Бу вақтда канал бараварига 1 ва 2-программага хизмат қилиши намойиш этилган.

Вақт 6-нуктага етганда 1-программа тулиқ бажарилиб бўлади. Натижада ХС да 2 та программанинг бажарилиши давом этади. 1-программа ўрнига бошқа программа бажарилиши учун қабул қилиниши мумкин.

ОС бажараётган программаларни тулик назорат қила олиши ва улар процессорни чекланмаган вақт оралиғида "эгаллаб" олмаслиги учун, ХСларида бажарилаётган программаларни электрон қурилма ёрдамида мажбурий узиш ташкил қилинган эди. Бу қурилмани электрон вақт датчиги ёки таймер деб аташган. Таймер ҳар бир Δt вақт оралиғида процессор бажараётган программани узиш учун сигнал бериб туради. Бу сигнал бошқарувчи ОСга бериб турилади. ОС эса ХС да бораётган жараёни баҳолайди ва шароитни аниқлайди ва шу шароит учун лозим бўлган программани бажарилишига бошқарувни беради. Мисол учун, процессорда бажарилаётган программа унга ажратилган вақтдан кўпроқ процессорда ишлаган бўлса, таймер сигнали туфайли ОС ушбу программани узиб ўрнига бошқа программани бажаришга қуйиши мумкин (бундай ҳол б-расмда келтирилмаган).

ХС да бажарилаётган программани узиш сабаби турлича бўлади. Диаграммада 1,3,4 - вақтларда ижро этилган узишларнинг сабаби бажарилаётган программаларнинг сўровидир (яъни бажарилаётган программа сўрови туфайли кириш-чиқиш қурилмалари ишга тушади).

Бошқа ҳолларда узилишга бажарилаётган программа сўрови эмас, балки канал ёки таймер сигналлари сабаб бўлади.

Юқоридаги мисол учун қурилган диаграмманинг таҳлили қуйидаги хулосага олиб келади. Бажарилаётган программаларни узиш ХС нинг асосий механизмидир. Шу механизм туфайли ОС ўзининг барча функцияларини беками-кўст бажаради.

Энди ХС нинг программа таъминоти (ПТ) тўғрисида қисқача баён берамиз.

ХС нинг программа таъминоти.

ХС нинг ПТ қуйидаги компонентлардан иборат: ОС (пакет режими, вақтни тақсимлаш режими, реал масштаб вақти режими); система ва сервис программалари; математик таъминот (МТ); алгоритмик тиллар.

1. ОС – система, сервис ва МТ программаларини бошқаришга мўлжалланган махсус программалар тўпламидан иборат бўлади. У юқорида рўйхати келтирилган режимлардан бирида ишлайди.

2. Система ва сервис программалари қуйидагилардан иборат бўлган: система зағрузчиги; матн редактори; трансляция қилинган программаларни компоновкаловчи; компилятор ёки интерпретатор (трансляторлар); файлларни ташкил қилувчи ва файлларга мурожаат қилувчи программалар; тест программалари.

Система ва сервис программаларнинг таркибини ХС ни ишлаб чиқарувчилар аниқлаганлар. Бу таркибни фойдаланувчилар ўзгартира олмайдилар. Лекин бу программалардаги хатоларни тузатиш имкони бўлган.

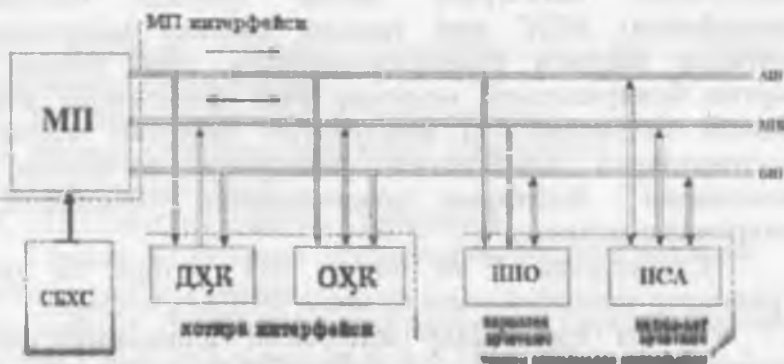
3. Математик таъминот - бу ХС дан фойдаланувчилар томонидан тузилган амалий программалардан иборат бўлиб, уларнинг миқдори доим кўпайиб ва бойиб борган. Бу программалар ташқи хотирада сақланган.

4. Алгоритмик тиллар - программалашда қўлланилган тиллардир.

Пакет режими. Бу режимда ОС ХС даги барча амалий программаларни (пакетни) ечилишини шундай ташкил қиладики, натижада ХСнинг юқори самарадорлигига эришилади.

Вақтни тақсимлаш режими. Бу режимда ХС дан бараварига фойдаланаётганларнинг программалари учун Δt вақтдан ажратилади. Программалар Δt вақтдан кетма-кет даврий ечилади. Демак фойдаланувчилар учун бир хил шароит яратилади.

Реал масштаб вақт режими. Бу режимда ХС билан бошқарилаётган объектлар ўртасида ўзаро муносабатлар ўрнатилади. Кўп ҳолларда бундай муносабатлар приоритетли бўлади. Реал масштаб вақти режимига қўйиладиган асосий талаб объектлардан олинган барча ахборотларни қайта ишлаб объектларга бошқарувни ўз вақтида узатишдан иборат.



6-расм. МПС нинг 3 шинали структураси

Юқоридаги расмда МП системасининг соддалаштирилган 3 шинали структураси келтирилган. Бу структурада МП марказий ўринни эгаллаб, арифметик ва мантикий амалларни бажариш билан бир қаторда ҳисоблашни программа асосида бошқаради, ҳамда системага кирган барча қурилмаларни ўзаро муносабатини ташкил қилиб туради. МП нинг ишлаши синхронлаш ва бошланғич ҳолат схемаси (СБХС) таъсирида амалга оширилади. Бу схема одатда алоҳида кристалл кўринишида бўлади.

6-расмда келтирилган МП бир кристаллда чегараланган командалар системасига ёки бошқарилиши микропрограмма асосида бўлган кўп кристалли бўлиши мумкин.

6-расмда келтирилган структура магистраль-модул асосида ташкил қилинган МП қурилмаси ёки системасидир. Унинг блоклари функциональ-туғалланган модуль бўлиб, таркибида бошқарув схемалари жойлашгандир. Блоklar 1 ёки кўп кристалли БИС ёки СБИС кўринишида бўлади.

Модулларнинг ўзаро боғланишлари ва муносабатлари умумий шиналар ёрдамида амалга оширилади. Ҳар бир дақиқада системада фақат бир жуфт модуль ўзаро маълумот алмаша олади. Шундай қилиб модуллар маълумот алмашинувчи умумий шиналарни (магистралларни) вақт

бўйича тақсим қилиш йўли билан ташкил қилинади. Модулларни магистраль негизи асосида боғланиши (интерфейси) МПС ини ташкил қилувчи модулларнинг мантиқан бирлиги таъминланганлигига олиб келади. Бу шартни бажарилишида модуллар учун қуйидагилар умумий бўлиши етарлидир: 1) маълумотни берилиш усули; 2) маълумотларни алмашишни бошқариш алгоритми; 3) алмашишни бошқариш қоидаларининг умумийлиги; 4) синхронлаш усули.

Структурада 3 та шина, МП, хотира ва ташқи қурилмалар интерфейслари бўлиши МПСига хосдир.

Ташқи қурилмалар интерфейс шиналарига фақат программаланувчи ташқи адаптер (ППА) ва программаланувчи боғловчан адаптер (ПСА) орқали уланиб, мос равишда маълумотлар параллел ва кетма-кет кодларда узатилади. МПСида қўлланадиган бу икки адаптер маълумотларни системага кириши ва чиқишини мукамаллаштирди.

Хотира модулларига ва ташқи қурилмаларга умумий интерфейс яратилишининг асосий сабаби МП кристали оёқчаларининг чекланганлигидадир. Бу оёқчалар: 1) 16 разрядли адрес шинаси; 2) 8 разрядли шинаси; 3) бошқарув шиналар учундир.

МП кристалидаги оёқчаларни чекланганлиги шиналарда маълумотни икки тарафлама узатишни тақозо қилади. Бу ўз навбатида буфер схемаларини мараққаблаштиради ва шиналарни мультиплекслашга олиб келади. Шиналарни мультиплекслаш, у орқали турли маълумотларни узатишни таъминлайди. Мисол учун: адреслашни, берилганларни ёки командаларни. Бу муаммони амалга ошириш маълумотларни умумлаштириб уларга махсус линиялар яратишни талаб қилади. Натижада эса булар интерфейсда маълумотларни узатиш тезлигини камайтиришга олиб келади.

Интерфейс тезлигини чегараланиши МП маҳсулдорлигини пасайтириб, ташқи қурилмалар сонини чеклайди.

Саволлар

1. ЭХМлар ақида тушунча, 1 ва 2-авлод ЭХМларининг хусусиятлари.
2. ХС унинг структураси. Хусусиятлари.
3. Мультипрограммалаш нима? Шиналарни мультиплексорлаш нима?
4. МПСнинг уч шинали структураси.
5. 2-авлод ЭХМларида натижаларни босмага чиқариш қандай ташкил қилинади?
6. 2-авлод ЭХМларида программани узишни ташкил қилиниши сабаблари нимадан келиб чиққан?
7. Нима учун 3-авлод ЭХМлари ХС деб аталади?
8. Узиш механизмини маъносини график йўли билан тушунтиринг?
9. ХС даги таймер тушунчаси нима?
10. ХСнинг программа таъминотига нималар кирган?

2-МАЪРУЗА.

МИКРОПРОЦЕССОР ВА МП СИСТЕМАЛАРИ

Микропроцессор ва МП ситемаларининг асосий элементлари.

Маъруза режаси.

1. МПСнинг мантикий элементлари.
2. «Исключающее ИЛИ» схемаси ва уни ихчамлаш.

МП иккилик санок системасида ишлагани учун командалар ва берилганлар шу санок системасида ёзилади. Машинада сигналлар "0" ва "1", яъни мос равишда паст ва юкори даражали сигналлар номи билан юритилади. Сигналларнинг бундай кўриниши ҳеч бир қийинчиликсиз мантикий ўзгарувчилар ёрдамида ифодаланади.

МП схемалари иккилик санок системасида мантикий ва арифметик амалларни бажаради. "И", "ИЛИ" ва "НЕ" схемалари МПнинг асосий элементларидир. Бу схемалар асосида МПнинг ихтиёрий қурилмасини тулик қуриш мумкин. МП да мантикий амаллар чекланган, лекин уларни ҳар бири исталган мартаба бажарилиши мумкин.

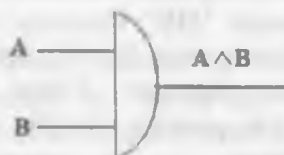
Иккилик санок системасида мантикий амалларни бажара оладиган комбинацион схемалар билан танишиб чиқамиз. Комбинацион схемалар рақамли схемалар бўлиб, уларнинг чиқиши ихтиёрий вақт давомида фақат киришга берилаётган сигналлар билан аниқланади.

"И" схемаси (мантикий кўпайтириш схемаси) икки ва ундан ортик мантикий қийматларни кўпайтиришни (конъюнкцияни) бажаради. 7-расмда "И" схемасининг шартли белгиси кўрсатилган (а) - махсус белги, б) - тўғри тўрт бурчак кўринишидаги белги). Схеманинг Y чиқиши билан A ва B киришлари орасидаги боғланишларни $Y=A \wedge B=A*B$ муносабат билан ифодаланади. Схеманинг A ва B киришларида 1 бўлганидагина Y чиқишда 1 сигнали

ҳосил бўлади. Қолган ҳолларда схеманинг Y - чиқишида ҳар доим "0" ҳосил бўлади.

"И" схемасининг иш жадвали

A	B	$A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1



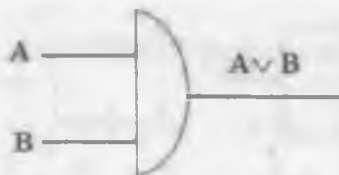
а)



б)

7-расм. «И» схемасининг белгиси.

"ИЛИ" схемаси (мантикий қўшиш схемаси) икки ва ундан ортиқ мантикий қийматларни қўшишни (дизъюнкцияни) бажаради. - Демак "ИЛИ" схемасининг кириши "И" схемаси сингари камида иккита бўлади. "ИЛИ" схемасининг шартли белгиси 8-расмда кўрсатилган (а)-махсус белги, б)-тўғри тўртбурчак кўринишидаги белги). Схеманинг Y чиқиши билан A ва B киришлар орасидаги боғланиш $Y = A \vee B$ муносабат билан ифодаланади.



а)



б)

8-расм. «ИЛИ» схемасининг белгиси.

"ИЛИ" схемасининг иш жадвали.

A	B	$A \vee B$
0	0	0
0	1	1
1	0	1
1	1	1

"НЕ" схемаси (инвертор) - "НЕ" амалини (аксини) бажаради. Схеманинг A кириши билан $\bar{A}$ чиқиши ўртасидаги муносабат $\bar{A} = \neg A$ билан ифодаланади. Бу ерда $\bar{A}$ "НЕ A ", "инверсия A " деб ўқилади. "НЕ" схемаси ҳар доим битта киришга ва битта чиқишга эга бўлиб, киришдаги сигнални акси чиқишда ҳосил бўлади. Унинг шартли белгиси 9-расмда келтирилган (а) махсус белги; б) тўғри тўртбурчак кўринишидаги белги).



9-расм. «НЕ» схемаси белгиси.

"ИЛИ-НЕ" схемаси "ИЛИ" схемасининг натижасини аксини $\bar{A \vee B}$ чиқишда ҳосил қилади. Шартли белгиси 10-расмда келтирилган.



10-расм. «ИЛИ-НЕ» схемаси белгиси.

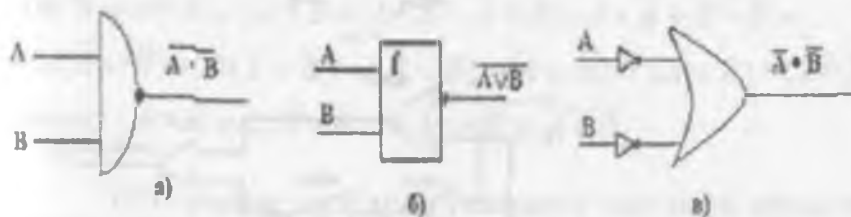
Схеманинг Y чиқиши билан A ва B киришлари орасидаги боғланиш $Y = \overline{A \vee B} = \overline{A} * \overline{B}$ муносабатлари билан ифодаланади.

"ИЛИ-НЕ" схемасининг иш жадвали

A	B	$A \vee B$	$\overline{A \vee B}$		$\overline{A}$	$\overline{B}$	$\overline{A} * \overline{B}$
0	0	0	1	ёки	1	1	1
0	1	1	0		1	0	0
1	0	1	0		0	1	0
1	1	1	0		0	0	0

Бу икки жадвал $Y = \overline{A \vee B} = \overline{A} * \overline{B}$ муносабатнинг исботи ҳамдир ва "ИЛИ-НЕ" схемасининг 10 (в) – расм орқали ифодаланишига олиб келади.

"И-НЕ" схемаси "И" ва "НЕ" схемалардан иборат. "И-НЕ" схемаси "И" схемасининг натижасини аксини Y чиқишида ҳосил қилади. Схеманинг Y чиқишининг A ҳамда B киришлари орасида боғланиши $Y = \overline{A \wedge B} = \overline{A} * \overline{B}$ муносабатлари билан ифодаланади. Шартли белгиси 11-расмда келтирилган. (а,б-расмлар).



11-расм. «И-НЕ» схемасининг белгиси.

"И-НЕ" схемасининг иш жадвали

A	B	$A * B$	$\overline{A * B}$		$\overline{A}$	$\overline{B}$	$\overline{A} \vee \overline{B}$
0	0	0	1	ёки	1	1	1
0	1	0	1		1	0	1
1	0	0	1		0	1	1
1	1	1	0		0	0	0

Бу икки жадвал $Y = \overline{A \wedge B} = \overline{A} * \overline{B}$ муносабатининг исботи бўлиб, "И-НЕ" схемасининг 11(в)-рasm орқали ифодаланишига олиб келади.

Адабиётларда $\overline{X \vee Y} = \overline{X} * \overline{Y}$ ва $\overline{X \wedge Y} = \overline{X} \vee \overline{Y}$ лар де Морган муносабатлари деб ҳам аталади.

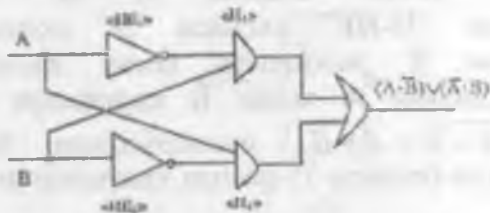
"Исключающее ИЛИ" ("карама-қарши") схемаси қарама-қарши сигналлар устида амал бажаради, яъни схеманинг Y чиқишида 1 сигнали фақатгина A ҳамда B киришларининг бирида "0" бошқасида "1" бўлгандагина ҳосил бўлади. Шартли белгиси 12 а,б-расмларда келтирилган.



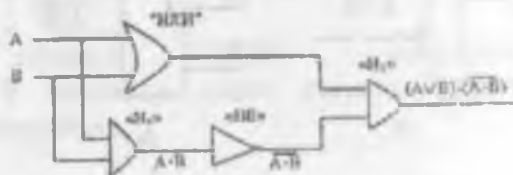
а)



б)



в)



г)

12-расм. «Исключающее ИЛИ» схемасининг шартли белгиси (а,б), ҳамда оддий (в) ва ихчамланган (г) схемалар.

«Исключающее ИЛИ» схемасининг иш жадвали.

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Схеманинг Y чиқиши ҳамда A ва B киришлари орасидаги муносабат $A \oplus B = (A * \bar{B}) \vee (\bar{A} * B)$ ёрдамида ифодланади. "Исключающее ИЛИ" схемасининг бу муносабатини амалга оширувчи схемаси 12(в)-расмда келтирилган. У беш элементдан таркиб топгандир.

Одатда рақамли схемаларни лойиҳалашда, схемадаги элементлар сони иложи борича камайтирилади. Бундай ихчамлашни "Исключающее ИЛИ" схемаси мисолида кўриб чиқамиз. Ихчамлаш масаласи Буле алгебрасининг асосий муносабатлари ёрдамида ҳал қилинади. $A \oplus B = (A * \bar{B}) \vee (\bar{A} * B)$ ифодани қуйидагича ёзиш мумкин:

$$\begin{aligned} A \oplus B &= A * \bar{B} \vee (\bar{A} * B = A * \bar{B} \vee \bar{A} * B \vee A * \bar{A} \vee B * \bar{B} = \\ &= A(\bar{A} \vee B) \vee B(\bar{A} \vee \bar{B}) = (A \vee B) * (\bar{A} \vee \bar{B}) = (A \vee B) * (\overline{A * B}), \end{aligned}$$

чунки, $A * \bar{A} = 0, B * \bar{B} = 0, \bar{A} \vee \bar{B} = \overline{A * B}$

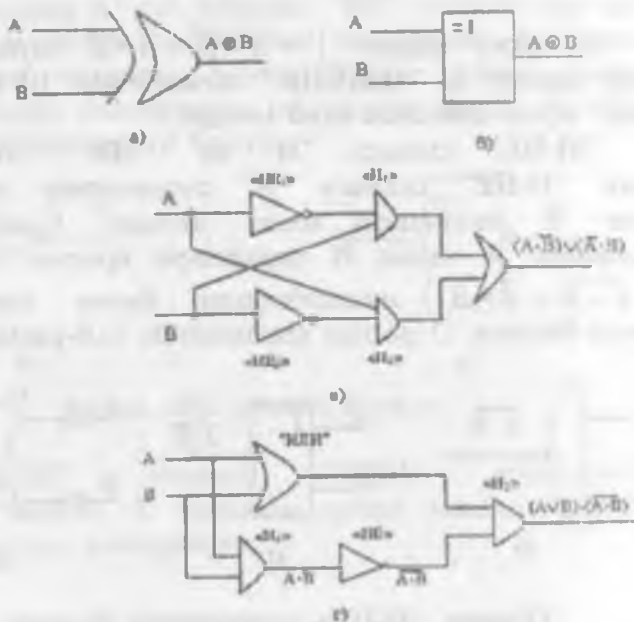
12(г)-расмда янги ҳосил қилинган мантикий ифодани амалга оширувчи "Исключающее ИЛИ" схемаси келтирилган. Бу схемадаги жами элементлар сони тўртта, яъни 12(в)-расмдаги схема элементларидан биттага камдир.

Мантикий элементлар интеграл схема (ИС) кўринишида ишлаб чиқарилади. Шунинг учун улар ИС сингари классларга (синфларга) бўлинади.

Бу икки жадвал $Y = \overline{A \wedge B} = \overline{A} * \overline{B}$ муносабатининг исботи бўлиб, "И-НЕ" схемасининг 11(в)-рasm орқали ифодаланишига олиб келади.

Адабиётларда $\overline{X \vee Y} = \overline{X} * \overline{Y}$ ва $\overline{X \wedge Y} = \overline{X} \vee \overline{Y}$ лар де Морган муносабатлари деб ҳам аталади.

"Исключающее ИЛИ" ("карама-қарши") схемаси қарама-қарши сигналлар устида амал бажаради, яъни схеманинг Y чиқишида 1 сигнали фақатгина A ҳамда B киришларининг бирида "0" бошқасида "1" бўлгандагина ҳосил бўлади. Шартли белгиси 12 а,б-расмларда келтирилган.



12-расм. «Исключающее ИЛИ» схемасининг шартли белгиси (а,б), ҳамда оддий (в) ва ихчамланган (г) схемалар.

«Исключающее ИЛИ» схемасининг иш жадвали.

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Схеманинг Y чиқиши ҳамда A ва B киришлари орасидаги муносабат $A \oplus B = (A * \bar{B}) \vee (\bar{A} * B)$ ёрдамида ифодланади. "Исключающее ИЛИ" схемасининг бу муносабатини амалга оширувчи схемаси 12(в)-расмда келтирилган. У беш элементдан таркиб топгандир.

Одатда рақамли схемаларни лойиҳалашда, схемадаги элементлар сони иложи борича камайтирилади. Бундай ихчамлашни "Исключающее ИЛИ" схемаси мисолида кўриб чиқамиз. Ихчамлаш масаласи Буле алгебрасининг асосий муносабатлари ёрдамида ҳал қилинади. $A \oplus B = (A * \bar{B}) \vee (\bar{A} * B)$ ифодани қуйидагича ёзиш мумкин:

$$\begin{aligned}
 A \oplus B &= A * \bar{B} \vee (\bar{A} * B = A * \bar{B} \vee \bar{A} * B \vee A * \bar{A} \vee B * \bar{B} = \\
 &= A(\bar{A} \vee \bar{B}) \vee B(\bar{A} \vee \bar{B}) = (A \vee B) * (\bar{A} \vee \bar{B}) = (A \vee B) * \overline{(A * B)}, \\
 &\text{чунки, } A * \bar{A} = 0, B * \bar{B} = 0, \bar{A} \vee \bar{B} = \overline{A * B}
 \end{aligned}$$

12(г)-расмда янги ҳосил қилинган мантикий ифодани амалга оширувчи "Исключающее ИЛИ" схемаси келтирилган. Бу схемадаги жами элементлар сони тўртта, яъни 12(в)-расмдаги схема элементларидан биттага камдир.

Мантикий элементлар интеграл схема (ИС) кўринишида ишлаб чиқарилади. Шунинг учун улар ИС сингари классларга (синфларга) бўлинади.

Саволлар.

1. «И», «ИЛИ», «НЕ» мантикий схемаларининг бажарадиган амаллари, иш жадваллари. Шартли белгилари.

2. «ИЛИ-НЕ» схемасининг ишлаши, чиқиши билан киришлари орасидаги боғланиши, шартли белгилари, де Морган муносабатлари.

3. «И-НЕ» схемасининг ишлаши, чиқиши билан киришлари орасидаги боғланиши, шартли белгилари, де Морган муносабатлари.

4. «Исключающее-ИЛИ» схемасининг бажарадиган амали, иш жадвали, чиқиш билан кириши орасидаги муносабатлар, шартли белгилари ва структура схемаси.

5. «Исключающее-ИЛИ» схемасини ихчамлаш деганда нима тушунилади?

6. «Исключающее-ИЛИ» схемасини ихчамлаб унга мос структура схемасини чизинг.

3-МАЪРУЗА.

МИСЛАРИНИНГ АСОСИЙ ҚУРИЛМАЛАР

Маъруза режаси.

1. Триггерлар.
2. Регистрлар.

Қурилмалар. Қурилма ишини синхронлаш деб, махсус генератор ёрдамида қурилма қисмлари (бўлимлари) ишини аниқ вақт бўйича сошлаб, берилган амалларни бажарилишини таъминлашга айтилади. Махсус генератор сифатида барқарор частотали импульс ҳосил қилувчи автотебраниш режимида ишловчи генератор қўлланилади. Бу импульслар синхроимпульс (СИ) ёки тактли импульс (ТС) деб аталади (13-расм). Тактли импульснинг иккита сатҳини мос равишда бири "1" (юқори сатҳ) иккинчиси "0" (қуйи сатҳ) қийматлари билан белгиланади.



13-расм. Синхрон импульс ёки тактли импульс.

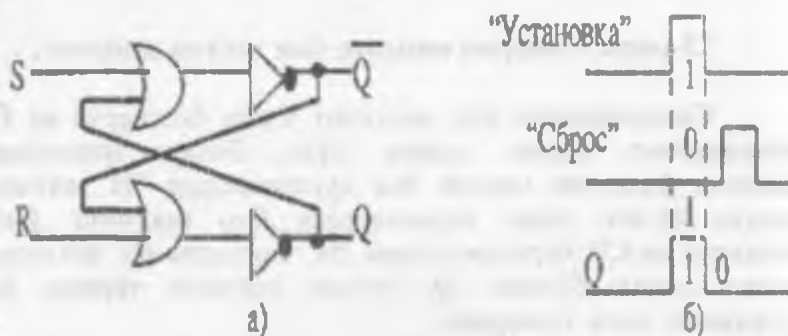
Синхронлашга бир вақтнинг ўзида бошқарув ва СИ сигналларини ҳосил қилиш йўли билан эришилади. Синхрон ишловчи тармоқ ёки қурилмаларда "И" схемаси мавжуд бўлиб унинг киришларига бир вақтнинг ўзида бошқарув ва СИ берилгандагина "И" схемасининг чиқишида сигнал ҳосил бўлади. Бу сигнал керакли тармоқ ёки қурилмани ишга туширади.

Одатда "И" схемасининг киришига бериладиган СИ сигнали стробловчи сигнал дейилади.

Триггерлар МП хотирасининг элементи сифатида ва иккилик санок системасида ҳисоблагич ("счётчик")ни

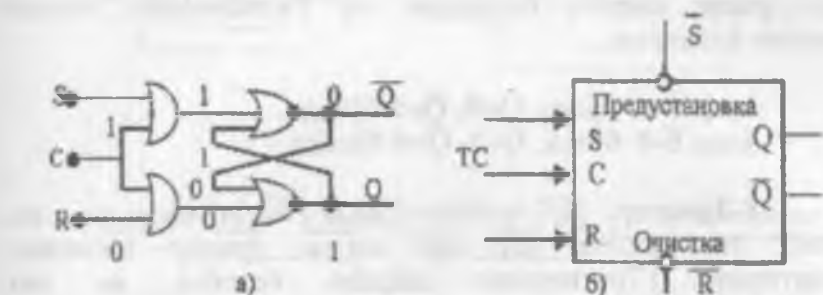
кўришда ишлатилади. Триггер хотира элементи бўлгани учун унинг чиқишидаги сигнал фақат киришдаги сигналга боғлиқ бўлмасдан, триггернинг шу дақиқадаги ҳолатига ҳам боғлиқдир. У хотирали схемалар туркумига киради.

Триггернинг иккита турғун ҳолати бўлиб, иккита киришига (S-"установка" ва R-"сброс") ва иккита чиқишига (Q-"прямой" ва $\bar{Q}$ -"инверсный") эгадир. 14-расмда иккита "ИЛИ-НЕ" схемасидан кўрилган триггерни чизмаси келтирилган. Бу схемаларнинг кириш-чиқишлари ўзаро боғланган. Бундай боғланишни "тескари боғланиш" деб атаймиз. Схемани турғун ҳолда "тескари боғланиш" ушлаб туради. Агар $S=1$, $R=0$ бўлса, $Q=1$, $\bar{Q}=0$ бўлади. Сўнг $S=0$, $R=0$ бўлса, триггернинг ҳолати сақланиб тураверади. Мабодо $R=1$, $S=0$ бўлса, $Q=0$, $\bar{Q}=1$ бўлиб қолади. Яъни триггернинг ҳолати ўзгаради. Сўнг киришларга $S=0$, $R=0$ берилса "тескари боғланиш" триггерни турғун ҳолда сақлаб туради ($Q=0$, $\bar{Q}=1$). Триггернинг киришларига бир вақтнинг ўзида, $R=1$, $S=1$ сигналлар бериш ман қилинади, чунки $Q=0$, $\bar{Q}=0$ бўлиб қолади. 14(б)-расмда триггернинг киришига бериладиган сигналнинг вақт бўйича ҳосил бўлиш диаграммаси кўрсатилган. Триггер мураккаброк бўлган хотира қурилмалари ҳисоблагич (счётчик), суриш ва хотира регистрларини кўришда қўлланганлиги сабабли унинг асосий турлари билан танишиб чиқамиз.



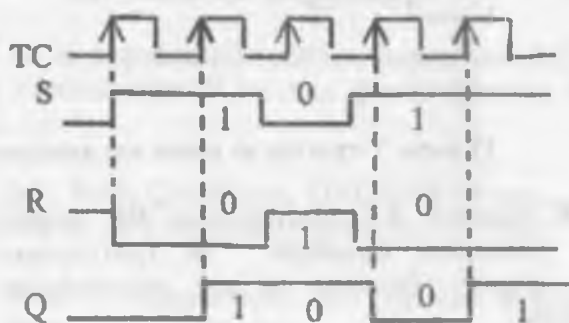
14-расм. Триггер схемаси ва унинг киришига бериладиган сигнал диаграммаси.

RS-триггер. 15-расмда RS-триггернинг структура схемаси ва шартли белгиси келтирилган. Триггернинг S ("установка") ва R ("сброс") киришларига берилган сигналлар стробловчи TC сигнали билан бир вақтда берилсагина унинг ҳолатини ўзгартиради.



15-расм. RS триггернинг схемаси ва белгиси.

Демак, RS триггер синхрон режимида ишлаш учун мўлжаллангандир. S ва R киришларни строблаш жараёни диаграммаси 16-расмда келтирилган.



16-расм. RS триггерининг киришларини стробловчи диаграмма кўриниши.

Агар $S=0$, $R=1$, $C=1$ бўлса, $Q=0$, $\bar{Q}=1$ бўлади.

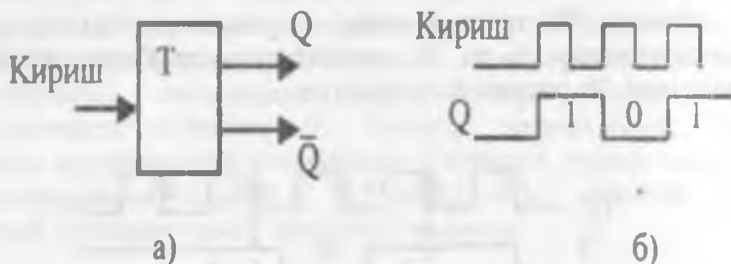
Агар $S=1$, $R=0$, $C=1$ бўлса, $Q=1$, $\bar{Q}=0$ бўлади.

16-расмда стробланиш жараёни ТС нинг "0" ҳолатдан "1" ҳолатга ўтишида юз беради (ёки аксинча). Одатда RS триггернинг яна 2 та қўшимча кириши бўлиб, улар стробланмасдан ишлайди. Булар $\bar{S}$ ("предустановка") ва $\bar{R}$ ("очистка") киришлар бўлиб, "0" билан бошқарилгани учун унинг шартли белгисида шу киришларига айлана белгиси қуйилган.

Агар $\bar{R}=0$ бўлса, $Q=0$, $\bar{Q}=1$ бўлади.

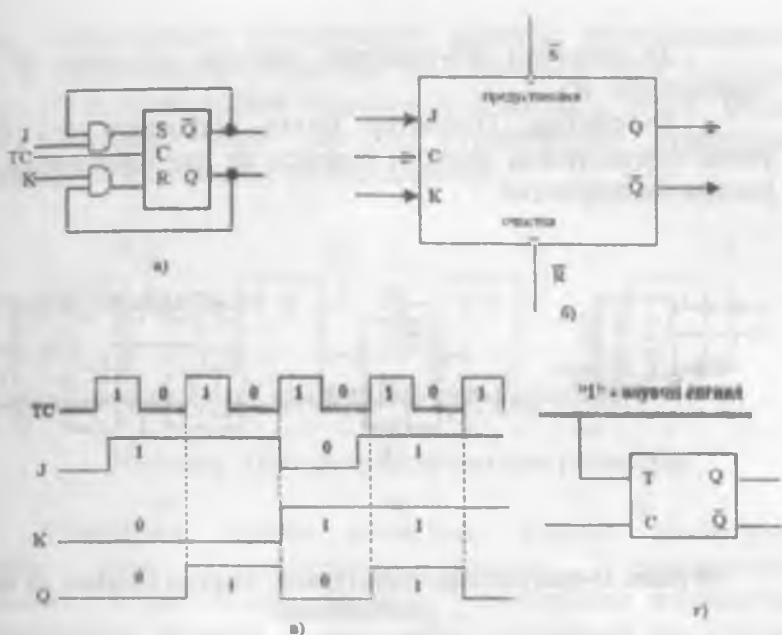
Агар $\bar{S}=0$ бўлса, $Q=1$, $\bar{Q}=0$ бўлади.

Т-Триггер. Бу триггер фақат битта киришга эга бўлиб, унга келган ҳар бир сигнал триггер ҳолатини ўзгартиради. Триггернинг шартли белгиси ва иш диаграммаси 17-расмда келтирилган.



17-расм. Т-триггер ва унинг иш диаграммаси.

JK-триггер. Бу триггер ҳам RS триггери сингари синхрон режимида ишлайди. JK триггернинг структура схемаси, шартли белгиси ва иш диаграммаси 18-расмда келтирилган.



18-расм. JK-триггернинг структура схемаси, шартли белгиси ва иш диаграммаси.

СИ J ва K киришларда сигнал борми деб "сурайди". 18(в)-расмда стробланиш ТСни олд фронти билан бўлиши келтирилган.

Агар $J=1$, $K=0$, $C=1$ бўлса, $\bar{Q}=1$, $Q=0$ бўлади.

Агар $J=0$, $K=1$, $C=1$ бўлса, $Q=0$, $\bar{Q}=1$ бўлади.

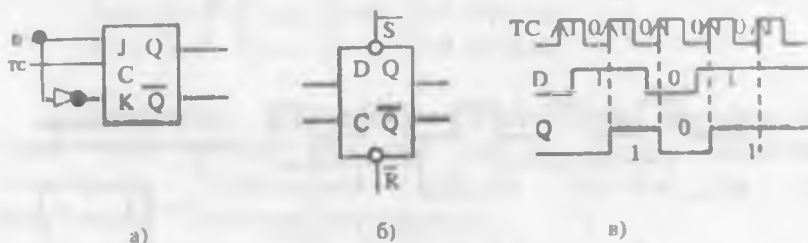
Агар J ва K киришларга "1" сигнали берилса, ТС нинг ҳар бири JK триггерни ҳолатини ўзгартиради. Натижада JK-триггери Т-триггернинг функциясини бажаради.

JK-триггернинг Т-триггер режимидаги иш жадвали.

C	1	1	1	1	1
Q	1	0	1	0	1
Q	0	1	0	1	0

JK-триггери RS-триггери сингари қўшимча S ва R киришларга эга.

D-триггер. D-триггер битта киришига эга бўлиб, унинг структураси, шартли белгиси ва иш диаграммаси 19-расмда келтирилган.



19-расм. D-триггернинг структураси, шартли белгиси ва иш диаграммаси.

Агар $D=1$, $C=1$ бўлса, $Q=1$, $\bar{Q}=0$ бўлади.

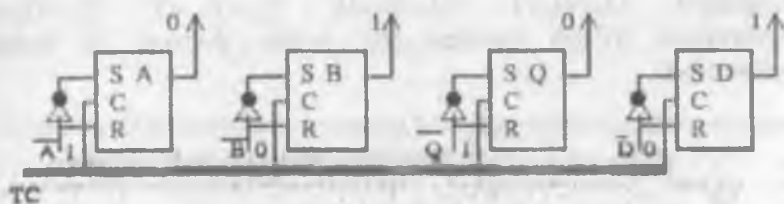
Агар $D=0$, $C=1$ бўлса, $Q=0$, $\bar{Q}=1$ бўлади.

D триггер ҳам қўшимча S ва R киришларга эга.

"И", "ИЛИ", "НЕ" ва триггер схемалари асосида МП нинг қурилмалари яратилади. МП қурилмаларига регистрлар, счетчиклар, сумматорлар (жамгарғичлар), дешифраторлар мисол бўла олади. Бу қурилмаларнинг нима эканини ва қандай ишлашини билиш мақсадида уларнинг структураси ва мантикий ишлаш принциплари билан танишиб чиқамиз.

Регистрлар. Триггер фақат бир бит маълумотнигина эслаб қола олади. N та разрядли иккилик санок системасидаги сонни эслаб қолиш учун эса N та битни эслаб қолаоладиган қурилма яратилиши керак. Бунинг учун N та RS-триггерни бирлаштириш керак бўлади. Бундай схема N разрядли регистр дейилади. 20-расмда мисол тариқасида тўрт разрядли шундай хотира регистрининг схема келтирилган. Бу схемада тўрт разрядли иккилик

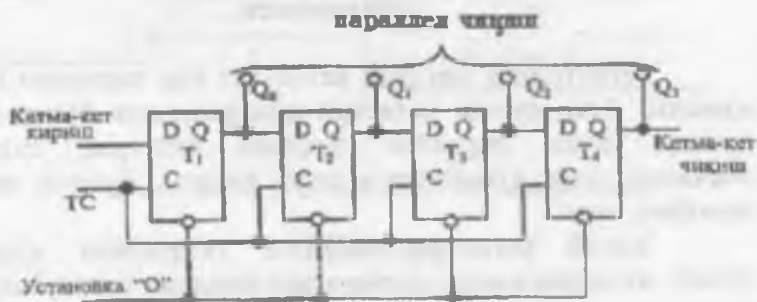
санок системасидаги сон параллел равишда триггерларнинг S ва R киришларига берилади. $S=1$ бўлганда $R=0$ бўлиши керак. Ўз навбатида $S=0$ бўлганда $R=1$ бўлиши керак. Буни амалга ошириш учун ҳар бир триггернинг киришида қўшимча "НЕ" схемаси фойдаланилган.



20-расм. Тўрт разрядли хотира регистри.

Сонларни суриш регистри. Бундай регистрини яратиш учун 1-триггернинг чиқиши 2-триггернинг киришига, 2-триггернинг чиқиши 3-триггернинг киришига, 3-триггернинг чиқиши 4-триггернинг киришига ва ҳоказо уланади. СИнинг ҳар бир импульсида регистрдаги сон ўнг томонга бир разрядга сурилади.

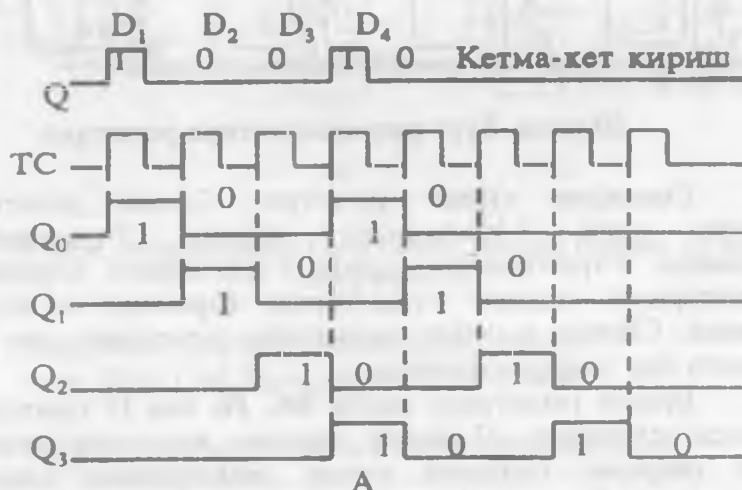
Бундай регистрлар одатда RS, JK ёки D триггерлар асосида кўрилади. 21-расмда кириш кетма-кет уланган тўрт разрядли сонларни суриш регистрининг схемаси келтирилган. Регистр элементи сифатида D триггер олинган.



21-расм. Тўрт разрядли сонларни суриш регистри.

Бу регистрнинг иш диаграммаси 22-расмда келтирилган. Энг аввал регистрнинг $Q_0 \div Q_3$ чикишларида

"0" ҳосил қилинади. Бунинг учун "уст. 0"га импульс берилади. Сўнг регистрнинг кетма-кет киришига D_1 , яъни биринчи бит берилади. ТС импульсининг олд фронти таъсирида D_1 берилган бит Q_0 чиқишга узатилади, яъни $Q_0=D_1=1$ бўлиб қолади (диаграммага назар ташланг). Худди шу тариқа ТСнинг тўртта импульсидан сўнг регистрнинг чиқишлари $Q_0=D_4=1$; $Q_1=D_3=0$; $Q_2=D_2=0$, $Q_3=D_1=1$ кўринишида бўлиб қолади. Бу ҳолат расмда А билан белгиланган.

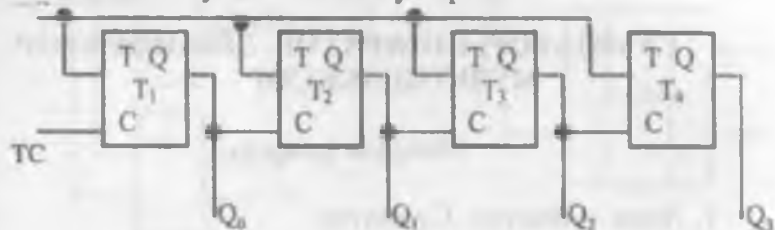


22-расм. Сонларни суриш регистрининг иш диаграммаси.

Регистрнинг чиқиши кетма-кет ёки параллел бўлиши мумкин. Агар суриш регистри куп разрядли бўлса (8тадан ортиқ) унинг параллел чиқиши интеграл схеманинг оёқчалар сони кўпайишига олиб келади. Бу эса мақсадга мувофиқ эмас.

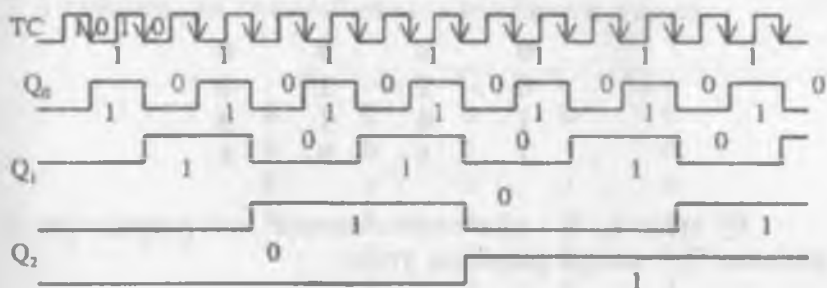
Ҳисоб регистри МПнинг операцион қурилмаси бўлиб, иккилик санок системасида ёзилган сонни сақлаш ва шу санок системасидаги сонни санаш имкониятига эгадир. 23-расмда худди шундай тўрт разрядли регистр ифодаланган. Агар регистрнинг киришига "1" сигнал берилса, ҳисобчида сақланаётган соннинг қиймати 1 тага ошади. Триггернинг ҳолати "1" дан "0" га ўзгаргандагина Q чиқишда "1" ҳосил

бўлади. Натижада навбатдаги триггернинг С киришига "1" узатилади, демак унинг ҳолати ўзгаради.



23-расм. Тўрт разрядли иккилик саноқ системасидаги сонларни санаш регистри.

24-расмда тўрт разрядли Т-триггерда кўрилган ҳисоб регистрининг иш диаграммаси келтирилган. Т-триггер сифатида ҳисоб режимида ишловчи JK-триггер танланган. Бошланғич ҳолатда $Q_0=Q_1=Q_2=Q_3=0$ бўлганда, ТС нинг биринчи сигналининг орқа fronti таъсирида $Q_0=1$ ва $Q_1=Q_2=Q_3=0$ бўлади. ТС иккинчи сигналининг орқа fronti таъсирида $Q_0=0$, $Q_1=1$, $Q_2=Q_3=0$ бўлади.

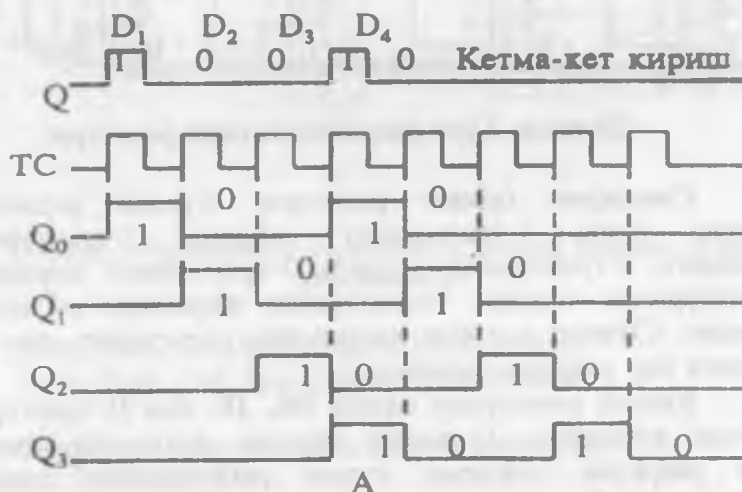


24-расм. Ҳисоб регистрининг иш диаграммаси

Саволлар.

1. Триггер ва унинг ишлашини тушунтиринг.
2. RS-триггери.
3. Т, JK ва D-триггерлар.
4. Регистр ва унинг ишлашини тушунтиринг.
5. Сонларни суриш регистри.
6. Ҳисоб регистри.

"0" ҳосил қилинади. Бунинг учун "уст. 0"га импульс берилади. Сўнг регистрнинг кетма-кет киришига D_1 , яъни биринчи бит берилади. ТС импульсининг олд фронти таъсирида D_1 берилган бит Q_0 чиқишга узатилади, яъни $Q_0=D_1=1$ бўлиб қолади (диаграммага назар ташланг). Худди шу тариқа ТСнинг тўртта импульсидан сўнг регистрнинг чиқишлари $Q_0=D_4=1$; $Q_1=D_3=0$; $Q_2=D_2=0$, $Q_3=D_1=1$ кўринишида бўлиб қолади. Бу ҳолат расмда А билан белгиланган.

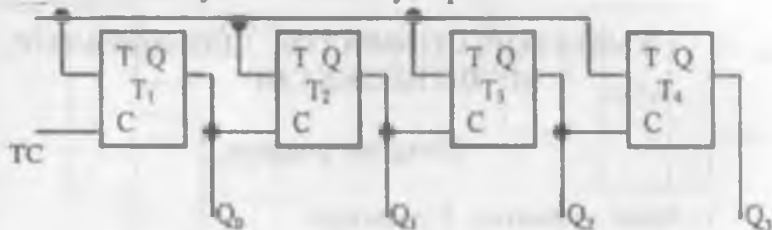


22-расм. Сонларни суриш регистрнинг иш диаграммаси.

Регистрнинг чиқиши кетма-кет ёки параллел бўлиши мумкин. Агар суриш регистри кўп разрядли бўлса (8тадан ортиқ) унинг параллел чиқиши интеграл схеманинг оёқчалар сони кўпайишига олиб келади. Бу эса мақсадга мувофиқ эмас.

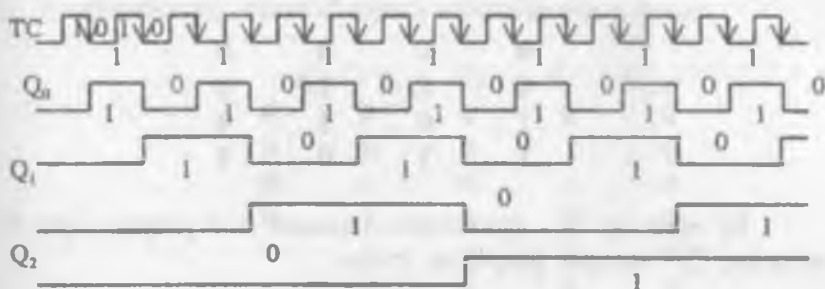
Ҳисоб регистри МПнинг операцион қурилмаси бўлиб, иккилик санок системасида ёзилган сонни сақлаш ва шу санок системасидаги сонни санаш имкониятига эгадир. 23-расмда худди шундай тўрт разрядли регистр ифодаланган. Агар регистрнинг киришига "1" сигнал берилса, ҳисобчида сақланаётган соннинг қиймати 1 тага ошади. Триггернинг ҳолати "1" дан "0" га ўзгаргандагина Q чиқишда "1" ҳосил

бўлади. Натижада навбатдаги триггернинг С киришига "1" узатилади, демак унинг ҳолати ўзгаради.



23-расм. Тўрт разрядли иккилик саноқ системасидаги сонларни санаш регистри.

24-расмда тўрт разрядли Т-триггерда кўрилган ҳисоб регистрининг иш диаграммаси келтирилган. Т-триггер сифатида ҳисоб режимида ишловчи JK-триггер танланган. Бошланғич ҳолатда $Q_0=Q_1=Q_2=Q_3=0$ бўлганда, ТС нинг биринчи сигналининг орқа фронти таъсирида $Q_0=1$ ва $Q_1=Q_2=Q_3=0$ бўлади. ТС иккинчи сигналининг орқа фронти таъсирида $Q_0=0$, $Q_1=1$, $Q_2=Q_3=0$ бўлади.



24-расм. Ҳисоб регистрининг иш диаграммаси

Саволлар.

1. Триггер ва унинг ишлашини тушунтиринг.
2. RS-триггери.
3. Т, JK ва D-триггерлар.
4. Регистр ва унинг ишлашини тушунтиринг.
5. Сонларни суриш регистри.
6. Ҳисоб регистри.

4-МАЪРУЗА.

СУММАТОР, ШИФРАТОР, ДЕШИФРАТОР, МУЛЬТИПЛЕКСОР

Маъруза режаси.

1. Ярим сумматор. Сумматор.
2. Шифратор. Дешифратор.
3. Мультиплексор.

Сумматор (жамғаргич). Сумматор МПнинг операцион қурилмасидир. У сон қодларини арифметик йиғиндисини ҳосил қилади. Ўз навбатида у бир битли иккита ярим сумматор ва "ИЛИ" схемасидан иборат бўлади.

Ярим сумматор ва тўлиқ бир разрядли сумматорнинг структура схемаси ва ишлаш принципи билан танишамиз.

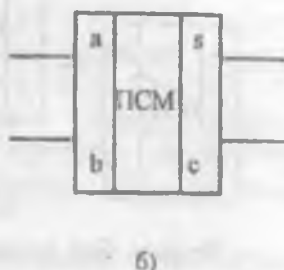
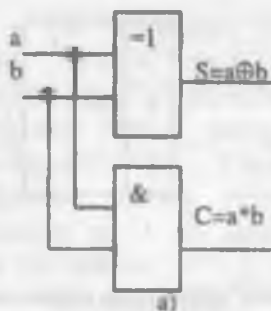
Ярим сумматорнинг кириш ва чиқиш қийматларини ифодаловчи жадвал.

a_i	b_i	S_i	C_i
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Бу ерда, a_i , b_i - қўшилувчиларнинг мос разрядлари; S_i - натижа; C_i - юқори разрядли ўтиш.

$$S_i = a_i * \bar{b}_i \vee \bar{a}_i * b_i = a_i \oplus b_i; C_i = a_i * b_i.$$

$a_i \oplus b_i$ ва $a_i * b_i$ а мантикий амалларни бажарувчи схема ярим сумматор деб аталади. Ярим сумматорнинг структура схемаси ва шартли белгиси 25-расмда келтирилган.



25-расм. Ярим сумматорнинг структура схемаси ва шартли белгиси.

Иккилик саноқ системасида ёзилган сонларни жамғарувчи тўлиқ бир разрядли сумматор мантикий қурилма бўлиб, учта кириш (a_i , b_i -иккита қўшилувчи ва битта C_i - қўшни қуйи разряддан ўтиш) ва иккита чиқишига (S_i - натижа ва C_{i+1} - юқори қўшни разрядга ўтиш) эгадир.

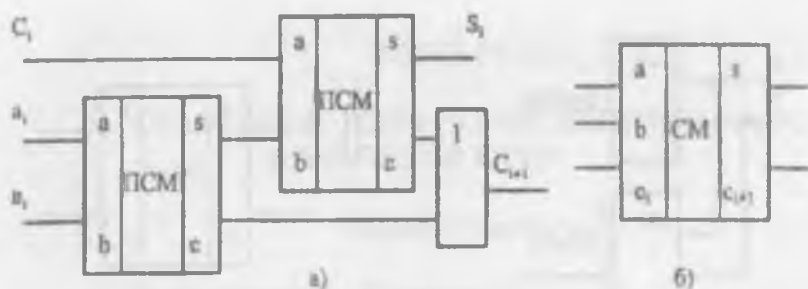
Иккилик саноқ системасида ишловчи тўлиқ бир разрядли сумматорнинг кириши (a_i , b_i , C_i) ва чиқиши (S_i , C_{i+1}) қийматлари муносабатини ифодаловчи жадвал.

a_i	b_i	C_i	S_i	C_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$S_i = \bar{a}_i * \bar{b}_i * c_i \vee \bar{a}_i * b_i * \bar{c}_i \vee a_i * \bar{b}_i * \bar{c}_i \vee a_i * b_i * c_i = c_i \oplus (a_i \oplus b_i)$$

$$C_{i+1} = \bar{a}_i * b_i * c_i \vee a_i * \bar{b}_i * c_i \vee a_i * b_i * \bar{c}_i \vee a_i * b_i * c_i$$

Тўлиқ бир разрядли сумматорнинг структура схемаси ва унинг шартли белгиси 26-расмда келтирилган.



26-расм. Бир разрядли сумматорнинг структура схемаси ва шартли белгиси.

Шифратор (кодер) - операцион қуролма бўлиб, маълум бир киришга берилган сигнални n разрядли чиқишида иккилик кодга айлантиради. Шифраторни ўнли санок системадаги рақамни иккилик санок системасига айлантиришда қўлланиши билан танишамиз. Масалан, пультада 0 дан 9 гача ёзилган 10 та клавиш бўлсин. Ихтиёрий рақамли клавиш босилса, шунга мос шифраторнинг мавжуд $X_0, X_1, \dots, X_9$ киришларнинг бирида сигнал ҳосил бўлади. Натижада шу сигналга мос шифраторнинг Y_0, Y_1, Y_2, Y_3 чиқишларида иккилик санок системасидаги код ҳосил бўлади. Шифраторнинг ишлашини 1-жадвал ёрдамида тушунтириш мумкин.

1-жадвал

Шифратор				
X	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
Y	X_3	X_2	X_1	X_0
Дешифратор				

Y0 чиқишда "1" сигнали тоқ клавишлар босилса ҳосил бўлади, яъни $Y0 = X1 \vee X3 \vee X9 \vee X7 \vee X9$. Қолган чиқишларда "1" сигнали ҳосил бўлиши қуйидаги мантиқий ифодалар билан аниқланади. $Y1 = X2 \vee X3 \vee X6 \vee X7$; $Y2 = X4 \vee X5 \vee X6 \vee X7$; $Y3 = X8 \vee X9$. Демак, бундай шифратор куриш учун 1 та беш киришли иккита тўрт киришли ва 1 та икки киришли «ИЛИ» схемаси етарли экан (27-расм).

Дешифратор. Аслида 1-жадвалда дешифратор (декодер)нинг ҳам иш жадвали келтирилган. $X3, X2, X1, X0$ дешифратор киришларини ифодаласа, чиқишини esa ўнли рақамлар (Y) ифодалайди. Шу жадвалдан фойдаланиб дешифраторнинг ишлашини ифодаловчи мантиқий функцияларни қуйидагича ёзиш мумкин.

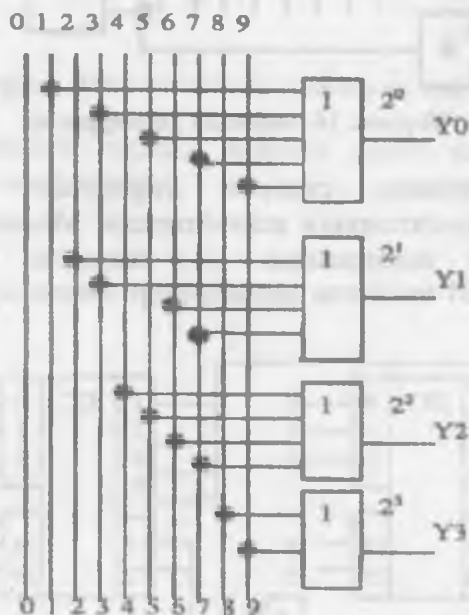
$$Y0 = \overline{X3} \cdot \overline{X2} \cdot \overline{X1} \cdot \overline{X0};$$

$$Y1 = \overline{X3} \cdot \overline{X2} \cdot \overline{X1} \cdot X0;$$

$$Y2 = \overline{X3} \cdot \overline{X2} \cdot X1 \cdot \overline{X0};$$

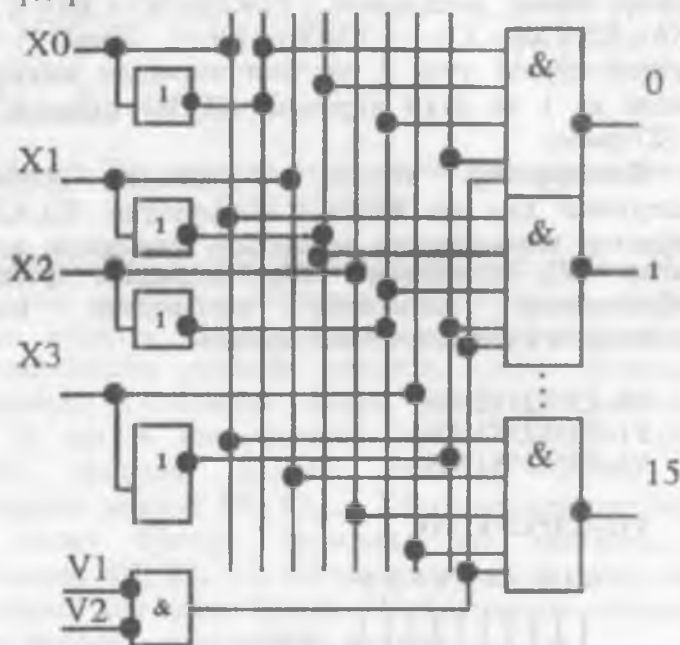
$$\dots\dots\dots$$

$$Y15 = X3 \cdot X2 \cdot X1 \cdot X0.$$



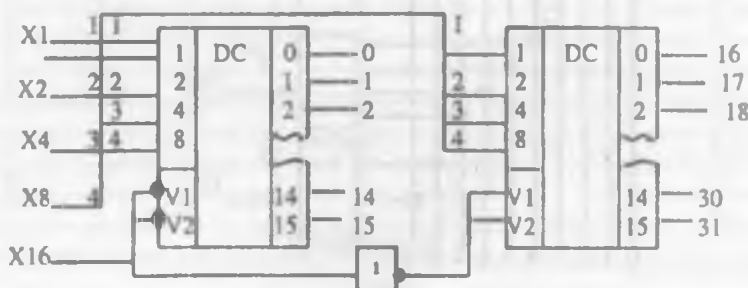
27-расм. Шифраторнинг схемаси.

Бундай дешифраторнинг принципиал схемаси ва шартли белгиси 28,29-расмларда ифодаланган. 28-расмда "И-НЕ" схемаларининг 5-киришлари синхрон киришлардир.



28-расм. 16 чиқишли дешифратор.

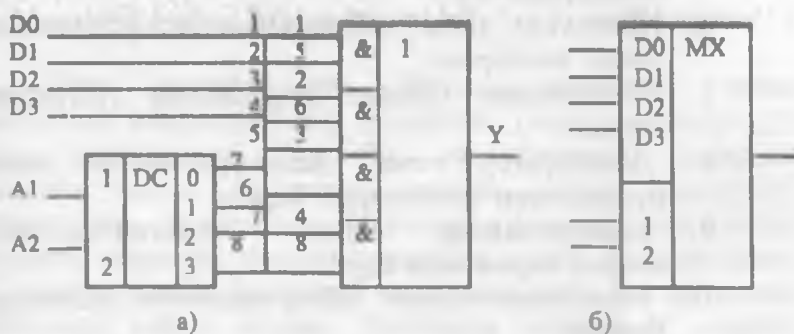
Дешифраторнинг синхрон киришлари уларнинг функционал имкониятларини кенгайтиради. Масалан, К 155 ИДЗ ИМСнинг икkitасидан 32 чиқишли (29-расм), тўрттасидан эса 64 чиқишли дешифратор йиғиш мумкин.



29-расм. 32-чиқишли дешифратор.

Мультиплексорнинг шартли белгиси (4 та киришли) ва унинг схемаси 30-расмда келтирилган. Мультиплексорнинг 2 хил кириши бўлиб, бири ахборотлар кириши, иккинчиси эса адрес кириши деб аталади. Ахборотлар киришининг қайси бирини мультиплексор чиқишига уланишини унинг адрес кириши аниқлайди. 30-расмдаги мультиплексорнинг ишлашини ифодаловчи мантиқий функция кўриниши:

$$Y = D0 \cdot A2 \cdot A1 \vee D1 \cdot A2 \cdot A1 \vee D2 \cdot A2 \cdot A1 \vee D3 \cdot A2 \cdot A1$$



30-расм. Мультиплексор схемаси ва шартли белгиси.

Ахборот кириши ошиши адрес киришлар сонини ортишига олиб келади.

Саволлар.

1. Ярим сумматорнинг иш жадвали, мантикий тенграмаси ва схемаси.
2. Сумматорнинг иш жадвали мантикий тенграмаси ва схемаси.
3. Сумматор нима? Сумматор нимадан иборат?
4. Ярим сумматорнинг қандай кириш ва чиқишлари бор?
5. Бир разрядли сумматорнинг қандай кириш ва чиқишлари бор?
6. Шифратор нима? Шифраторнинг қўлланишига мисол келтиринг.
7. Шифраторни қўллаш принципини тушунириб беринг.
8. Дешифратор нима? Дешифраторнинг ишлаш принципини тушунириб беринг.
9. Мультиплексор нима? Мультиплексорнинг қандай киришлари бор?
10. Мультиплексорнинг иш принципини тушунириб беринг.

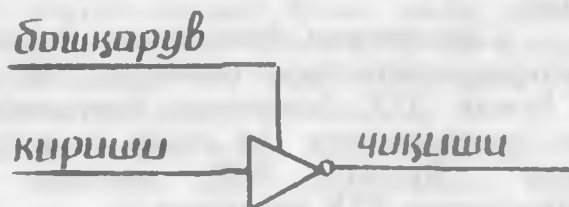
5-МАЪРУЗА.

ТРИСТАБИЛЬ ИНВЕРТОР ВА ЯРИМ ЎТКАЗГИЧЛИ ХОТИРА

Маъруза режаси.

1. Уч ҳолатли мантикий схема.
2. Ярим ўтказгичли хотира ва унинг структура схемаси.
3. ДХК га мос тоқлар усули билан мурожаат.
4. ПММ ва ОХК.

Учта ҳолатга эга бўлган мантикий схема (тристабиль инвертори). Бу схеманинг шартли белгиси 31-расмда келтирилган. Тристабиль инверторининг бошқарув киришига юқори кучланиш берилса, схема "инвертор" сингари иш бажаради. Схеманинг учинчи ҳолатининг хусусияти чиқишда юқори қаршилиқ ҳосил бўлишидандир. Бу ҳолатни схема бошқарув киришига паст (0) кучланиш берилганда қабул қилади. Натижада схеманинг кириши билан чиқиши "ўзилади" ва киришдаги сигнал чиқишга узатилмайди.



31-расм. Учта ҳолатга эга бўлган мантикий схема.

Тристабиль схемасининг иш жадвали.

Кириш	Бошқарув	Чиқиш
0	1	1
1	1	0
0	0	Юқори қаршилиқ
1	0	(3-ҳолат)

Одатда МПС шинасига бир йўла бир нечта қурилма уланади. Худди мана шу қурилмалар шинага тристабил схема орқали уланади. Тристабил схема чиқишида юқори қаршилиқ ҳолати вақтида унга уланган қурилма шинадан "узилади". Агар тристабиль схемасининг бошқарув киришига юқори кучланиш берилса, унга уланган қурилма шинага уланади. Тристабил схемасининг бу хусусияти МПС шиналарига уланган қурилмаларининг ўзаро боғланишини ташкил қилинишида кенг қўлланилади. Масалан, МП системаларида контроллернинг тўғридан-тўғри хотирага мурожаатини ташкил қилишда.

Ярим ўтказгичли хотира

Маълумки, берилганлар ва командалар МП нинг иш жараёнида хотирадан ўқилади ва унга ёзилади ҳам. МПС да хотира сифатида хотира қурилмалари (ХҚ) қўлланилади. ХҚлари икки хил бўлади: доимий хотира қурилмаси (ДХҚ) ва оператив хотира қурилмаси (ОХҚ).

ДХҚ МПС нинг асосий хотира гури бўлиб ҳисобланади. ДХҚ да ёзилган маълумотлар электр манбаи бўлмаганда ва МПС бузилиб қолганда ҳам сақланади.

Программани ДХҚ га ёзиш усулига қараб у 3 турга бўлинади.

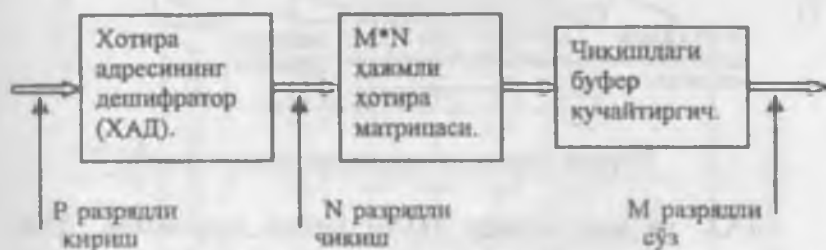
1. Компьютердан фойдаланувчи буюртмаси асосида компьютерни яратувчилари томонидан ДХҚ га программа ёзиш. Бундай ДХҚ буюртмачига берилгандан сўнг унга ёзилган программаларга ҳеч қандай ўзгартириш киритиб бўлмайди. Бундай ДХҚ маскали (масочный) программаланувчи ДХҚ деб аталади.

2. Компьютердан фойдаланувчи томонидан фақат бир маротаба программа ёзилиши мумкин бўлган ДХҚ. Бундай ДХҚ программаланувчи ДХҚ (ПДХҚ) деб аталади. ПДХҚ га программа махсус қурилма ёрдамида ёзилади. Бу ёзилган программага ўзгартириш киритиб бўлмайди. Демак, ПДХҚ да ёзилган программада хато бўлса, уни тўғри таб бўлмайди.

3. Қайта программаланувчи ДХҚ. Бундай қурилмани репрограммаланувчи ДХҚ (РДХҚ) деб аташади. РДХҚ да

ёзилган маълумотлар электр, оптик ёки бошқа қурилмалар ёрдамида ўқилади. РДХҚ да ёзилган маълумотлар ўчирилиб ўрнига янгиси ёзилиши мумкин.

ДХҚнинг структура схемаси 32-расмда келтирилган. Хотира адресининг дешифратори (ХАД) $M \cdot N$ ҳажмли хотира матрицасидан M разрядли N -сўзни ўқишни таъминлайди. $M \cdot N$ матрицадан ўқилган сўз чиқишдаги буферда кучайтирилади ва M разрядли сўз ҳосил қилинади. ХАД N адресли хотиранинг ихтиёрий адресига мурожаатини таъминлаши учун P разрядли киришга эга бўлиши керак ($N \leq 2^P$).

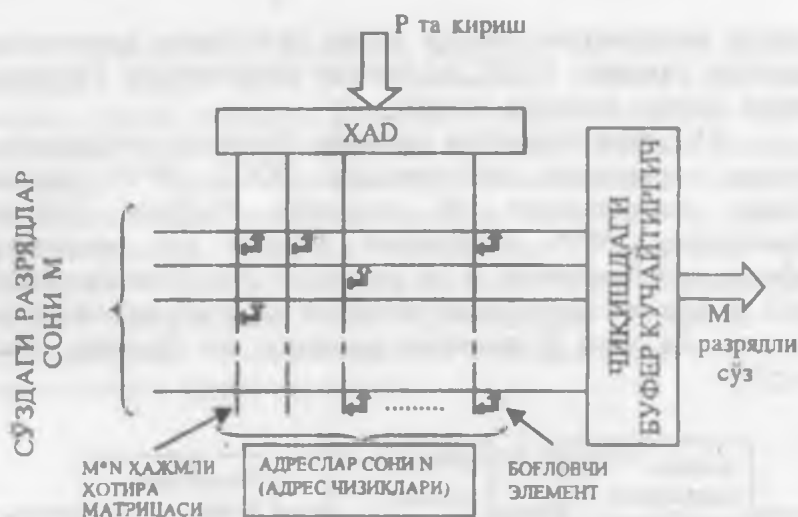


32-расм. ДХҚнинг структура схемаси.

ДХҚ га мурожаат қилиш 2 хил усул билан ташкил қилинади: 1) чизикли мурожаат; 2) мос тоқлар усули билан мурожаат. Чизикли мурожаат усули ДХҚ ни ҳажми катта бўлмаганда қўлланилади. Мос тоқлар усули билан мурожаат ДХҚ ни ҳажми катта бўлганда қўлланилади.

Чизикли мурожаат усули. ХАД чиқишидаги ҳар бир сигнал шу чизикдаги адрес танланганини кўрсатади. Бошқача айтганда, ДХҚ даги маълум бир адресда ёзилган сўзни ўқиш учун худди шу адресга мос чизикқа дешифратор сигнал беради (33-расмга қаралсин).

Ҳар бир разряд чизиклари эса боғловчи элементлар ёрдамида адрес чизиги билан боғланган ёки боғланмаган. Боғланган разряд чизигида 1 сигнали ҳосил бўлса, боғланмаганида 0 ҳосил бўлади. ДХҚ га чизикли мурожаат қурилмалари вариантлари боғловчи элемент тури ва уни улаш усули билан аниқланади.



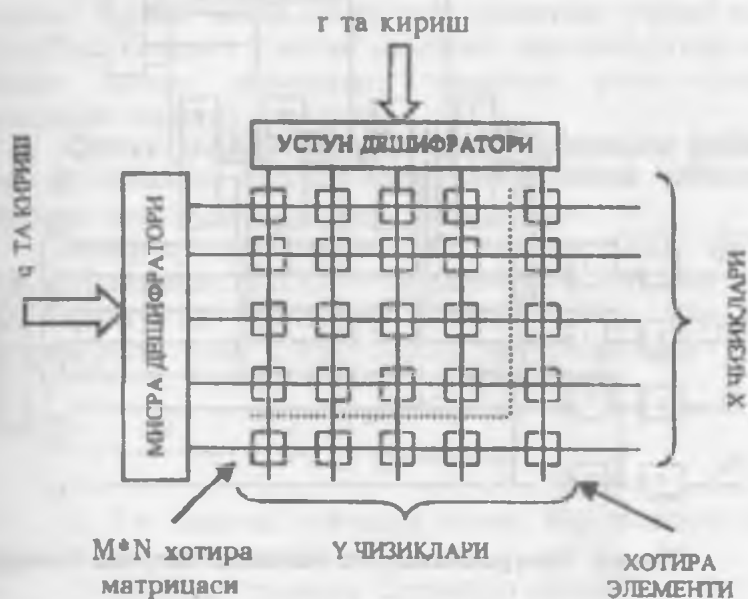
33-расм. Чизикли мурожаат усули схемаси.

ДХК га мос тоқлар усули билан мурожаат. ДХК нинг ҳажми катта бўлганда чизикли мурожаат усулини қўлланилса дешифратор схемаси мураккаблашиб кетади. Бу муаммони ҳал қилишда мос тоқлар усули қўлланилади. Бу қуйидагича амалга оширилади.

ДХК даги ХАД нинг N та чиқишини $X * Y = N$ хотира матрицасига алмаштирилади. Бунда X ва Y адресларга бир зақтнинг ўзида мурожаат қилинади. Компьютер сўзида нечта разряд бўлса, хотира матрицасида шунча $X * Y$ матрица бўлиши шарт.

34-расмда ДХК га мурожаат қилишда мос тоқлар усули қўлланилгандаги $X * Y$ матрицанинг структура схемаси келтирилган. Структурада q та ва g та киришига эга бўлган иккита дешифратор бўлиб, бунда $X = 2^q$ ва $Y = 2^g$. $X * Y = N$ бўлгани учун $2^q * 2^g = 2^{q+g} = N$. Ўз навбатида $N = 2^p$ яъни $p = q + g$. Демак, бу усулда ҳам $p = q + g$ экан. ДХК дан маълумотни чақириш учун X дешифраторининг q разрядли киришига адрес сигналлари берилади. Натижада X чиқишининг фақат биттаси очилади, яъни мисра танланади. Худди шу вақтда ва шу йўсинда Y чизик ҳам танланади (яъни устун танланади). Танланган X ва Y чизикларнинг кескишида хотира элементи

жойлашган бўлиб, ундаги маълумот бошқарув схемаси орқали чиқишдаги буфер кучайтиргичига узатилади. Бу кучайтиргичга узатилган маълумот M разрядли сўзнинг элементиدير. Сўзнинг қолган элементлари ҳам бошқа мос $M-1$ та матрицалардан бир вақтнинг ўзида худди шу йўсинда чиқишдаги буфер кучайтиргичига узатилади.



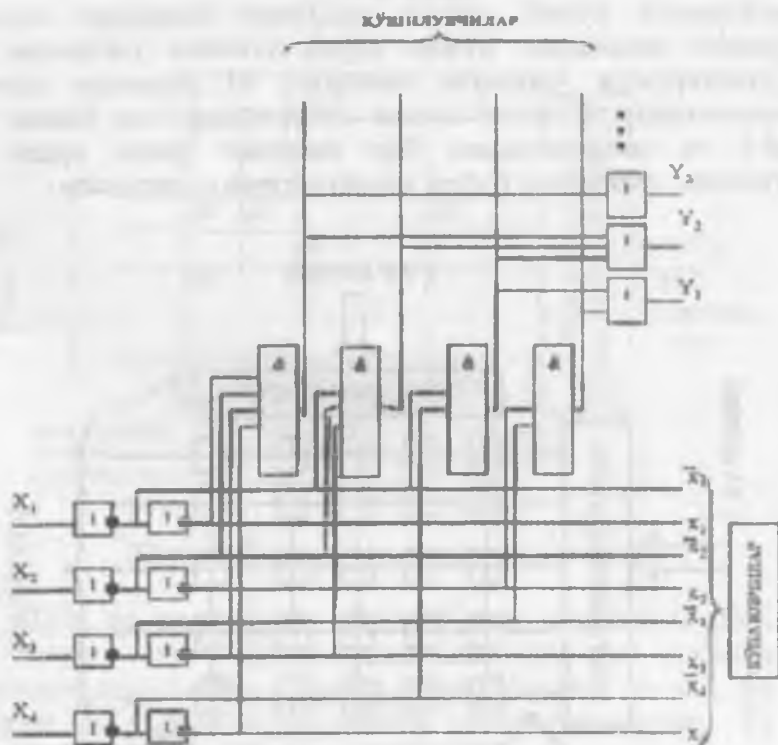
34-расм. Мос тоқлар усули билан мурожаат усули схемаси.

Программаланувчи мантикий матрица (ПММ). Программаланувчи мантикий матрицалар МП техникасида кенг қўлланилади. ПММ га асосан микропрограммалар ёзилади. 35-расмда келтирилган ПММ да қуйидаги мантикий функциялар бажарилади:

$$Y_1 = X_2 * \bar{X}_3 \vee \bar{X}_1 \bar{X}_4$$

$$Y_2 = \bar{X}_1 * \bar{X}_4 \vee \bar{X}_1 * \bar{X}_2 * \bar{X}_3 \vee X_1 * \bar{X}_2 * X_3 * X_4;$$

$$Y_3 = X_1 * \bar{X}_2 * X_3 * X_4$$



35-расм. Программаланувчи мантикий матрица схемаси.

ПММ ларда мантикий қўшиш (дизъюнкция) ва қўпайтириш (конъюнкция) амаллари бажарилади. У мураккаб комбинацион схемалар қаторидан жой олган ПММ лар саноатда 2 хил турда ишлаб чиқарилади. Биринчи хил ПММ га программа маска ёрдамида ёзилса, бошқасига фойдаланувчиларнинг ўзлари ёзадилар. Агар ПММ нинг киришига дешифратор уланса ҳосил бўлган схема ДХК вазифасини бажара олади.

Оператив хотира қурилмалари (ОХК). ОХКлар асосан ярим ўтказгичларда қурилади. Триггерлар ёки бошқа хотира элементлари матрицаси интеграл схемага жой қилиниб, ОХК қўринишида ишлаб чиқарилади. ОХК ларнинг 2 хил тури бўлиб, бири статик, бошқасини динамик хотира деб аташади. Статик хотирада, триггер бир бит

маълумотни, манба ОХҚга берилиб тургунга қадар сақлайди. Манба узилиши билан маълумот ўчирилади. Динамик хотира эса, хотира элементида сиғим элементлари қўлланилади. Хотира элементига "1" ни ёзишда сиғим зарядлаш керак бўлади. Лекин сиғим элементлари бир неча миллисекунд давомида зарядсизланиб қолади. Бу ҳол уни доимо даврий зарядланиб туришини тақозо қилади. Демак, динамик ОХҚда манба қисқа вақт оралиғида узилиб қолса, ("сбой"да) хотирага ёзилган маълумот сақланиб қолар экан. Сабаби хотира элементини зарядлаш учун қўшимча зарядловчи қурилма мавжуддир.

Статик ОХҚ МПСнинг хотира қурилмаси шифатида кенг қўлланилади. ОХҚга мурожаат қилишда чизикли ва тоқларни мос тушиш усуллари қўлланилади.

Микропроцессорларда ОХҚ ва ўта ОХҚ (ЎОХҚ) кенг қўлланилади. ЎОХҚ - бу регистрлар тўплами бўлиб, МП структураси таркибига киради. Одатда бир нечта "умумий регистрлар" (УР) ЎОХҚни ташкил қилади.

Саволлар.

1. Уч ҳолатли мантикий схема. Иш жадвали, унинг хусусиятлари ва қўлланиши.
2. ДХҚнинг турлари. Структура схемаси.
3. Чизикли мурожаат усули ва унинг хусусияти.
4. Мос тоқлар усули ва унинг хусусиятлари.
5. ПММ ва ОХҚ.
6. Маскали ДХҚсининг хусусиятини айтиб беринг.
7. ПДХҚнинг хусусиятини айтиб беринг.
8. РДХҚнинг хусусиятини айтиб беринг.
9. ДХҚдаги дешифраторнинг вазифаси нимадан иборат?
10. ДХҚсининг структура схемаси қурилмаларининг кириш-чиқишлари ва уларнинг разрядлар сони нимани аниқлайди.

6-МАЪРУЗА.

МИКРОПРОЦЕССОРЛАР

Маъруза режаси.

1. Микропроцессорлар.
2. МПнинг йириклаштирилган структураси.
3. МПрегистрлари ва уларнинг вазифалари.

МПларнинг структура схемалари ва уларнинг ишлаш принциплари билан танишамиз.

МП маълумотлар устида арифметик ва мантикий амаллар бажарувчи ва бу амалларни бажарилишини программа асосида бошқарувчи қурилмадир. МП бир ёки бир нечта катга интеграл схемаларда (КИС) қурилиши мумкин. МП маълумотларни кириш ёки чиқишини, бирор хулоса юритишни, маълум арифметик ёки мантикий амални бажаришни, маълумотларни қайта ишлашни программа асосида бошқариш йули билан амалга оширади.

МП биринчи мартаба 1971 йили АҚШда яратилган. Ҳозирги вақтда МПларнинг юздан ортиқ турлари, яъни комплектлари мавжуд. Одатда микропроцессор комплектлари (МПК) МП, ОХҚ, ДХҚ бошқарув қурилмалари, кириш-чиқиш қурилмалари ва ҳ.к.дан иборат бўлади.

Микропроцессорларнинг йириклаштирилган структураси

36-расмда МП нинг йириклаштирилган структураси келтирилган. Структурадаги "командалар хотираси" МП таркибида бўлмаслиги ҳам мумкин. Мантикий интерфейс ташқи қурилмалар билан ўзаро боғланишни ташкил қилади.



36-расм. МПнинг йириклаштирилган структураси.

АРМК-арифметик мантиқий қурилма. Бошланғич адрес "командалар хотираси"дан командани чақиришни бошлаб беради. Хотирадаги адрес деганда-хотирадаги ячейка (жой) тушунилиб, ҳар бир ячейка ўз навбатида хотира элементларидан иборат бўлади. Ҳар бир хотира элементиға фақат бир бит маълумот ёзилиши мумкин. МП таркибида бир қанча регистрлар бўлиб, улар маълумот ва командаларни вақтинча сақлаш учун ишлатилади. Бу регистрларнинг вазифалари билан бирма-бир танишамиз.

1. Хотира адресини кўрсатувчи регистр (ХАКР). Бу регистрда хотираға мурожаат қилинувчи адрес сақланади. ХАКР разрядлар сони хотиранинг ҳажми билан аниқланади. Мисол учун, ХАКР 16 разрядли бўлса, у ҳажми $2^{16}=65536=64$ килобайт бўлган хотиранинг ихтиёрий жойига (адресига) мурожаат қила олади.

2. Хотира регистри (ХР). Бу регистрда хотираға ёзиладиган ёки хотирадан чиқариладиган маълумот сақланади. ХРнинг разрядлар сони хотирадаги жойнинг разрядлар сонига тенг бўлади. ХР МП учун буфер вазифасини ўтайди.

3. Аккумулятор (А). АРМКда бажарилган арифметик ва мантиқий амалларнинг натижаси аккумуляторда сақланади. Шунинг учун у АРМКнинг кириши ҳам бўлади. Аккумулятор МПнинг асосий регистри бўлиб, микропро-

цессорга маълумотлар кириши-чиқиши у орқали амалга оширилади. Аккумуляторнинг разрядлар сони хотира ячейкасининг разрядлар сонига тенгдир. МПларда аккумулятор бир ёки бир нечта бўлиши мумкин.

4. Команда ҳисобчиси (КХ). КХ бажарилаётган команданинг адресини сақлайди. Программа командалари хотира ячейкаларида (жойларида) кетма-кет сақланади ва шу тартибда бажарилади. Шунинг учун команданинг бажарилиш жараёнида КХсининг таркиби 1 сонига оширилади. Натижада навбатдаги бажариладиган команданинг адреси ҳосил қилинади. Шу билан бирга, программанинг бажарилишида тармоқланиш ҳоллари бўлгани учун КХ таркибини программа асосида ихтиёрий сонга ўзгартириш кўзда тутилган. Бундай ўзгартириш ўтиш командаси ёрдамида амалга оширилади, яъни ўтish командасининг адрес қисми КХ га ёзилади.

5. Стек регистрлари. Микропроцессорларда қисм программаларига мурожаат қилинганда асосий программага қайтиш адреси ва программанинг узилиши жараёнидаги МПнинг ички регистрлар ҳолати стек регистрларида сақланади.

Программанинг қайта-қайта учрайдиган бир хил қисмларини мустақил программа кўринишида ёзилиши қисм программа деб аталади.

Қисм программасига бошқарувни берилиши, қисм программасини чақириш деб аталади. "Қисм программасини чақириш" командасига (CALL) мувофиқ КХ таркиби (асосий программанинг навбатдаги бажариладиган командасининг адреси-қайтиш адреси) стек регистрга ёзилиб, қисм программасининг биринчи командаси бажарилиши бошланади. Қисм программасининг охириги командаси ҳар доим қайтиш командаси (RET) бўлиб, стек регистридаги қайтиш адресини КХ га ёзилади. Натижада асосий программанинг навбатдаги командасига бошқарув берилади.

6. Ўта оператив хотира. Бу хотирани одатда МПнинг умумий регистрлар тўплами ташкил қилади.

7. Команда регистри (КР). Команда бажарилиши учун хотирадан чақирилганда ХРдан команданинг коди КР га ёзилади (узатилади). Бошқарув пультидан ҳам бу регистрга маълумот (команда) ёзилиши кўзда тутилган. Бу

имконият бошқарувни программанинг бошланишига узатилишини таъминлайди.

8. Ҳолат ёки белги регистри (БР). Бу регистр бир ёки бир нечта триггерни ўз таркибига олиши мумкин. Ҳар бир триггер байроқча деб ҳам аталади. Белги регистри бажарилган амал ҳолатини сақлаш ва уни таҳлил қилишда фойдаланилади. БР амал бажарилиши натижасида ҳосил бўлган қуйидаги ҳолатларни эслаб қолади: натижа ноль ($Z=1$) ва манфий ($S=1$) бўлган ҳол; ўтиш ҳосил бўлган ҳол ($C=1$); ярим ўтиш ($CA=1$) ва натижа разрядларидаги 1 лар сони жуфт бўлган ҳол ($P=1$). Бу белгиларни бир регистрга жамлаш (процессорнинг сўз ҳолати, ПСХ) МП ҳолатини хотирага ёзишни ва уни у ердан чақиришни осонлаштиради.

Саволлар.

1. МП структураси ва унинг таркиби.
2. МП регистрларининг вазифалари.
3. МПнинг таърифини айтиб беринг.
4. МПнинг мантикий интерфейси бажарадиган вазифаси нимадан иборат?
5. ҲАРнинг вазифаси нимадан иборат?
6. ҲР ва Анинг вазифаси нимадан иборат?
7. КХси нима?
8. Стек регистрларининг вазифаси нимадан иборат?
9. МП таркибидаги ўта оператив хотира деганда нимани тушунасиз?
10. КР ва БР тўғрисида тушунча беринг?

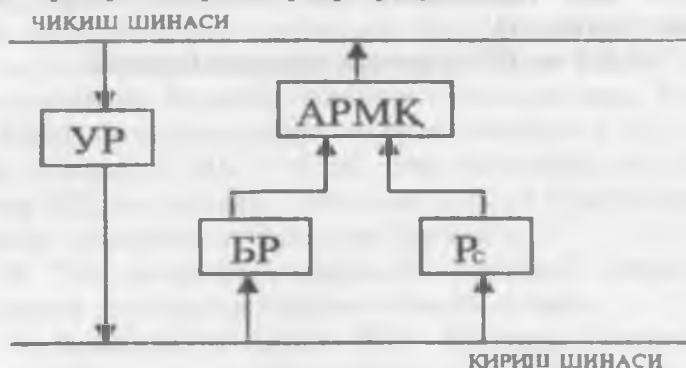
7- МАЪРУЗА.

МП ДА МАЪЛУМОТЛАР УСТИДА АМАЛЛАР БАЖАРИЛИШINI ТАШКИЛ ҚИЛИШ

Маъруза режаси.

1. МПда амаллар бажарувчи қисмининг ўтиш занжирисиз структураси, унинг ишлаши.
2. МПда амаллар бажарувчи қисмининг ўтиш занжирли структураси, унинг ишлаши.
3. МПда амаллар бажарувчи қисмини бошқарувчи сигналлари тасвирланган структураси, унинг ишлаши.

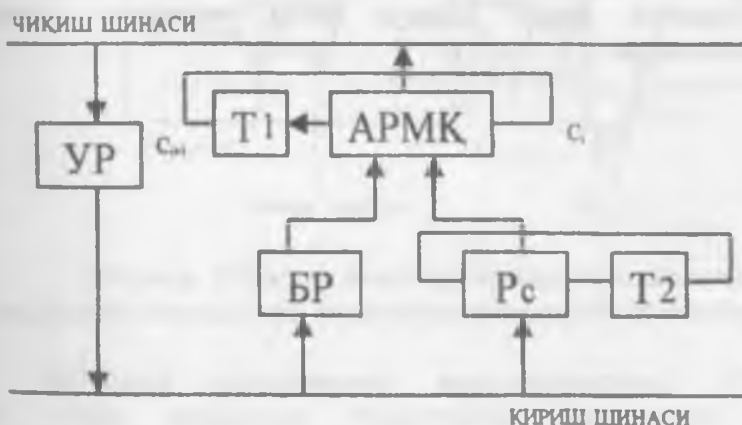
МПнинг амаллар бажарувчи қисмининг структураси 37-расмда келтирилган. МПнинг бу қисмида арифметик ва мантикий, ҳамда маълумотларни суриш ва узатиш амаллари бажарилади. Арифметик амаллардан иккита сонни (кодни), бирни, ҳамда белги байроқчаларини таркибни қўшиш ва айириш амаллари бажарилади. Маълумотларни (сонни) суриш амалларига суриш регистри (P_c) таркибини чапга ёки ўнга арифметик, мантикий ва даврий суриш киради. Мантикий қўшиш (дизъюнкция), қўпайтириш (конъюнкция), ҳамда маълумотларни узатиш амаллари ёрдамида регистр таркиби устида асосий мантикий функциялар бажарилади ёки регистр таркиби регистрлар аро узатилади.



37-расм. МПнинг амаллар бажарувчи қисмининг
структураси.

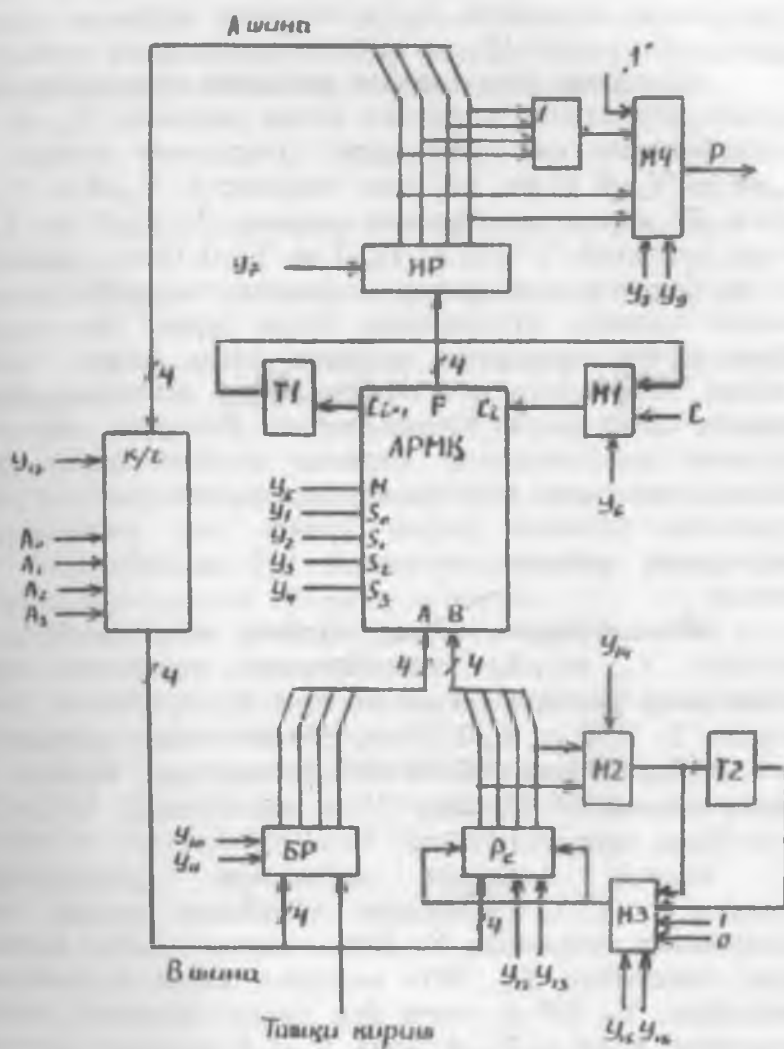
МПнинг умумий регистрлари (УР) операндлар ва оралик натижаларни эслаб қолиш билан бирга маълумотларни тез буфер регистрга (БР) ва P_c га узатишни таъминлайди. АРМК БР ва P_c даги маълумотлар устида амал бажариб натижани умумий регистрларнинг бирига ёзиши мумкин.

Арифметик амаллар бажарилганда ҳосил бўлиши мумкин бўлган ўтиш битни ва суриш регистрда ҳосил бўладиган сурилган битни эслаб қолиш ва инобатга олиш хусусиятига эга бўлган МПнинг амал бажарувчи қисмининг структураси 38-расмда келтирилган. Бу расмдаги **структуранинг 37-расмда келтирилган структурадан фарқи** АРМК да ва P_c да ўтиш сигнатини эслаб қолувчи занжир борлигидадир. АРМКда ҳосил бўлиши мумкин бўлган ўтиш сигнали T_1 триггерда сақлаб қолинади. Бу бизга кўп разрядли сўзнинг (мисол учун тўрт разрядли) 1-тўртлиги устида амал бажарилганда C_i ўтиш сигнатини инобатга олиш, агар у олдинги $(i-1)$ -тўртлик устида амал бажарилганда ҳосил бўлса ва ҳосил бўлган C_{i+1} ўтиш сигнатини эса $(i+1)$ -тўртликда инобатга олиш имконини беради. Структурадаги бу ўзгариш АРМК УР разрядлари сонидан кўп бўлган маълумотлар устида амаллар бажариш имкониятини беради.



38-расм. АРМКдаги ўтиш ва P_c даги сурилгаг битларни эслаб қолиш хусусиятига эга бўлган МПнинг структураси.

Ҳа, бошқарув сигналларининг турли комбинациялари МПнинг амаллар бажарувчи қисмининг турли режимда ишлашини таъминлайди. Бошқарув сигналларининг қийматлари "0" ёки "1" бўлиши мумкин.



39-расм. МПнинг амаллар бажарувчи қисмини бошқарувчи сигналлари тасвирланган структура схемаси.

М1-ўтиш занжирининг мультиплексори. АРМК нинг ўтиш кнришига (тригтерига) бошқарувчи Y_6 сигналининг қийматига (0 ёки 1) қараб ташқи кириш Сни ёки Т1 ўтиш тригтерининг чиқишини улайди.

М2-суриш занжирининг мультиплексори. Т2 суриш тригтерининг киришига Y_{14} сигналининг қийматига қараб суриш регистрининг (P_c) катта ёки кичик разряди уланади.

М3-суриш занжирининг иккинчи мультиплексори. Суриш регистрининг катта ёки кичик разрядига Y_{15} ва Y_{16} сигналларининг қийматига қараб қуйидагилар уланади: 1) $Y_{15}=0$ ва $Y_{16}=0$ бўлса, М2 нинг чиқиши; 2) $Y_{15}=0$ ва $Y_{16}=1$ бўлса, Т2 суриш тригтерининг чиқиши; 3) $Y_{15}=1$ ва $Y_{16}=0$ бўлса, мантикий "1" ни; 4) $Y_{15}=1$ ва $Y_{16}=1$ бўлса, мантикий "0" ни. Биринчи комбинация маълумотни такрорий суришни ташкил қилишда қўлланилади. Бунда суриш ўнг тарафга бўлса кичик разряднинг қиймати катта разряд ўрнига ёзилади. Агар суриш чап тарафга бўлса, катта разряднинг қиймати кичик разряд ўрнига ёзилади. Иккинчи, учинчи ва тўртинчи комбинациялар биринчи комбинациядан фарқ қилади, яъни суриш регистридаги маълумотни чапга ва ўнгга сурилганда бўшаган разряд ўрнига мос равишда Т2 тригтерининг қиймати, мантикий "1" ва мантикий "0" ёзилади.

М4-шартларни таҳлил қилувчи мультиплексор. Р чиқишга Y_8 ва Y_9 сигналларининг қийматига қараб қуйидагилар уланади: 1) $Y_8=0$ ва $Y_9=0$ бўлса, НРнинг катта разряди; 2) $Y_8=0$ ва $Y_9=1$ бўлса, НР нинг кичик разряди; 3) $Y_8=1$ ва $Y_9=0$ бўлса, "ИЛИ-НЕ" схемасининг чиқиши (бу чиқиш натижа "0" бўлганда "1" га тенг бўлади); 4) $Y_8=1$ ва $Y_9=1$ бўлса, мантикий "1" ни.

Қолган бошқарув сигналлари қуйидагиларни бажаради: Y_1 - Y_5 сигналлари АРМКнинг қандай амал бажаришини аниқлайди; Y_7 НРга маълумот қабул қилинишини аниқлайди; Y_{10} БРга маълумот қабул қилинишини аниқлайди; Y_{11} БР га шина ёки ташқи киришни улашни аниқлайди; $Y_{12}=0$ ва $Y_{13}=0$ бўлса, P_c га В шинадан маълумот қабул қилинади. $Y_{12}=0$ ва $Y_{13}=1$ бўлса, P_c даги маълумот ўнгга сурилади. $Y_{12}=1$ ва $Y_{13}=0$ бўлса, P_c даги маълумот чапга сурилади. $Y_{12}=1$ ва $Y_{13}=1$ бўлса, P_c даги маълумот сақланади; $Y_{17}=0$ бўлса, УР даги маълумот чақирилади. $Y_{17}=1$ бўлса, УР га маълумот ёзилади (киради). УРлар блокига мурожаат қилинганда бошқарув қурилмаси (БК) A_0 - A_3 киришларга регистр адресининг кодини беради.

Демак 39-расмда келтирилган структура УР дан ёки ташки киришдан қабул қилинган маълумотлар устида арифметик ва мантикий амаллар бажарар экан. Қандай амал бажарилишини эса бошқарув сигналлари аниқлар экан.

Саволлар.

1. Ўтиш занжирисиз структуранинг ишлаши ва хусусияти.
2. Ўтиш занжирли структурасининг ишлаши ва хусусияти.
3. Бошқарув сигналлари тасвирланган структура, унинг ишлаши ва хусусиятлари.
4. Суриш регистрининг (P_c) вазифаси нимадан иборат?
5. Умумий регистрларнинг (УР) вазифаси нимадан иборат?
6. АРМҚ да кўп разрадли маълумотлар устида амал бажариш принципини тушунтириб беринг.
7. МПнинг амаллар бажарувчи қисмидаги М1-ўтиш мультиплексорини ишлашини тушунтиринг.
8. М2, М3 - мультиплексорларининг вазифаларини ва ишлаш принципини тушунтиринг. [М]
9. М4 - мультиплексорининг ишлашини тушунтиринг.
10. 39 - расмда келтирилган бошқарув сигналлари нималарни бажаришини айтиб беринг.

8-МАЪРУЗА.

МАЪЛУМОТЛАР УСТИДА АМАЛ БАЖАРИШ ЖАРАЁНИНИ БОШҚАРИШНИ ТАШКИЛ ҚИЛИШ

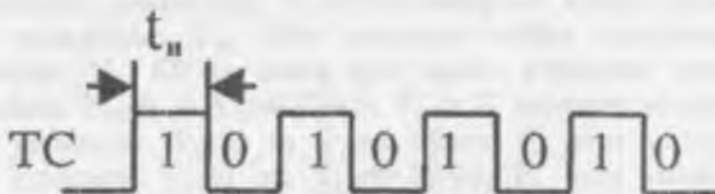
Маъруза режаси.

1. Амал бажарилишини бошқаришни ташкил қилишнинг икки усули.

2. Бошқарув қурилмаси схемали бўлган МПнинг структураси.

МПнинг БК иккита функцияни бажариши шарт: 1) амал бажарилишини бошқариш; 2) командаларни кетма-кет ОХҚ дан чақириш ва команда қисмларини қайта ишлаш. Амал бажарилишини бошқаришни ташкил қилишнинг икки хил усули бор. Булар схема ва микропрограмма усуллари.

МПда амаллар энг кичик элементар операциялар тўпламининг бажарилишидан иборат бўлиб, уларнинг ҳар бири бир машина такти t_n вақтида бажарилади (40-расмга қаралсин). Бир такт сигнали оралиғида бажарилган элементар амаллар микрооперациялар деб аталади. Амал бажаришни схема усулида ҳар бир амални бажариш учун мантикий схема мавжуд бўлиб, улар шундай сигналлар кетма-кетлигини ишлаб берадиларки, натижада микрооперация бажарилиши таъминланади.



40-расм. Тактли импульслар.

Бу усулда МП ишлаб чиқарилгандан сўнг унинг командалар системасини ўзгартириб бўлмайди. Мантикий

схемаларнинг бошқарилувчи киришлари ягона бошқарув блокига уланади. Бошқарув блоки командани расшифровка қилиб керакли сигналлар кетма-кетлигини ишлаб беради. Бир нечта такт оралигида командалар дешифратори ва командаларни бажаришни бошқарувчи схема КОП ни дешифрация қилади ва командани бажарувчи сигналлар кетма-кетлигини ишлаб чиқаради. Амал бажаришни схема усулида бошқаришнинг афзаллиги унинг катта тезликда командани бажаришида бўлса, камчилиги эса қурилманинг мураккаблигида ва командалар системасини ўзгартириб бўлмаслигидадир.

МП да амал бажаришни бошқариш микропрограмма усулида ташкил қилинганда ҳамма n та бошқарилувчи киришлар алоҳида p разрядли шинага уланади. Маълумотларни узатишда ва улар устида амал бажаришда шинага, алгоритмнинг ҳар бир қадамида, p разрядли вектор юборилади.

Векторнинг i -разрядидаги 1 ёки 0 қиймат мос равишда бошқарув сигнали борлигини ёки йўқлигини кўрсатади ($1 \leq i \leq n$).

Амал бажаришни бошқаришда микропрограмма усули қўлланилган ПМ нинг структураси 41-расмда келтирилган.



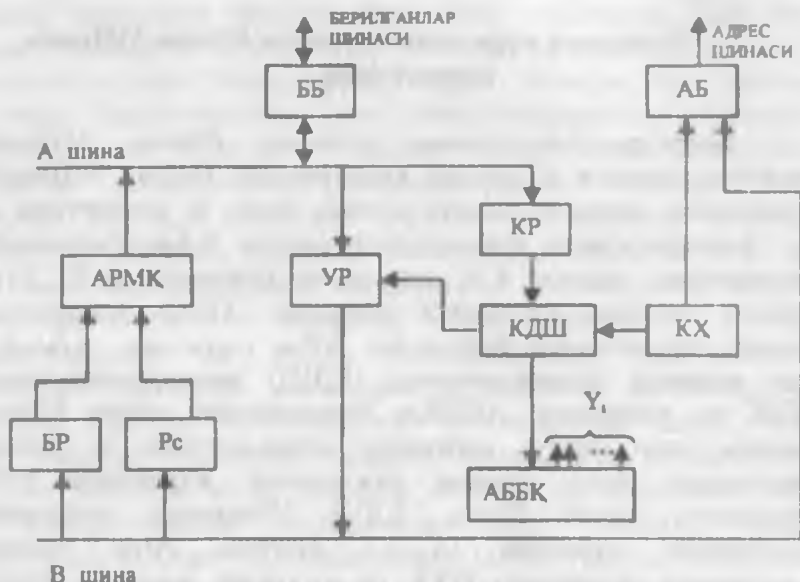
41-расм. Амал бажаришни бошқаришда микропрограмма усули қўлланадиган МПнинг структураси.

Бошқарувчи хотира қурилмасида (ХҚ) ҳар бир амални бажарувчи микрокоманда (МК) сақланади. Ҳар бир амални бажариш – элементар амаллар (микрооперациялар) кетма-кетлигини бажаришдан иборат. Маълум бир кетма-кетликда бажариладиган мос микрооперациялар тўплами микрокоманда дейилади. Команда алгоритмининг бажарувчи МКдалар кетма-кетлиги микропрограмма дейилади. МКдаларни ХҚ дан кетма-кет чақириб ва МПнинг амаллар бажарувчи қисмида уларнинг бажарилиши команда КОП га мос амал бажарилишини таъминлайди. Бошқарувчи ХҚдан микропрограмманинг биринчи МКси чақирилиб, у МК дешифраторига ва МКни бажарилишини таъминловчи бошқарув схемасига узатилади. Дешифратор ва бошқарув схемаси МКнинг КОП қисмини расшифровка қилиб, МП нинг амаллар бажарувчи қисмига бошқарувчи сигналларни узатади. МКнинг адрес қисмини ва шартли белгиларни МК ни бажарилишини бошқарувчи схема инobatга олиб навбатдаги МКнинг адресини ҳосил қилади ва уни хотирани бошқариш қурилмасига узатади. Шундай қилиб микропрограмманинг барча МК лари ХҚдан чақирилиб ва уларнинг бажарилиши натижасида керакли арифметик, мантикий ёки бошқа амаллар тўлиқ бажарилади. Бошқарувчи ХҚда МК ларнинг сақланиши МП нинг командалар системасига ўзгартириш киритиш имконини яратади. Бунинг учун янги команданинг микропрограммаси бошқарувчи ХҚга ёзиб қўйилиши шарт. Бу эса бошқаришда микропрограмма усулининг афзаллигидир. Лекин ҳар бир тактда бошқарув ХҚга мурожаат қилиниши амалларни бажариш вақтини оширади.

Шундай қилиб, МП программа командасини ХҚдан чақириб дешифрациялаши ва амалнинг кодини амалларни бажарилишини бошқарувчи қурилмасига (АББҚ) узатишни таъминлаши керак. Бу ишларни амалга ошириш учун МПда қуйидаги махсус воситалар мавжуд: КХ, КР, МК дешифратори ва АББҚ.

Бошқарув қурилмаси схемали бўлган МПнинг структураси.

Бошқарув қурилмаси схемали бўлган МПнинг структура схемаси 42-расмда келтирилган. Бундай МПларда берилганлар шинаси иккита бўлиб, бири А иккинчиси В дир. Бажариладиган команданинг адреси КХда сақланади. Команданинг адреси КХ дан адрес буферига (АБ) сўнг команда хотираси киришига узатилади. ХКдан чақирилган команда берилганлар буферидан КРга узатилади. Команда коди команда дешифраторида (КДШ) расшифровканиб АББК га узатилади. АББКда бажарилиши лозим бўлган команда учун махсус сигналлар кетма-кетлиги Y_1 ишлаб чиқарилади. Агар амални бажарилиш жараёнида УРга мурожаатга талаб бўлса, КДШ УРларнинг киришига регистрнинг адресини (A_0-A_3) узатади. Агар амални бажарилиши жараёнида ОХК га мурожаат зарурати бўлса, шу адрес АБ орқали узатилади. Одатда команданинг адрес қисми КРга эмас УР ларнинг бирига узатилади. Амални бажарилиш жараёнида КХ таркиби биттага оширилиб, кейинги бажариладиган команданинг адреси ҳосил қилинади. Натижалар эса УРга ёки берилганлар буфери (ББ) орқали ОХК га узатилади. Саккиз разрядли К580 ИК80 МП нинг структураси юқорида кўрилган (42-расмда) структура сингари ташкил қилинган.



42-рasm. Бошқарув қурилмаси схемали бўлган
МПнинг структура схемаси.
Саволлар.

1. Амал бажарилишининг бошқаришни ташкил қилишнинг икки хил усули, бу усулларнинг афзалликлари ва камчиликлари.

2. Микропрограмма усули билан бошқариладиган МП нинг йириклаштирилган структураси ва унинг иш принципи.

3. Бошқарувчи схемали бўлган МПнинг структураси, ишлаши ва хусусияти.

4. Маълумотлар устида амал бажариш жараёнини бошқарувчи қурилманинг вазифаларини айтиб беринг.

5. Микрооперация деганда нимани тушунасиз?

6. МПда амал бажаришни бошқаришни микропро-
грамма усули деганда нимани тушунасиз?

7. Микропрограммаланувчи МПлар командалар системасига ўзгартириш киритилишини тушунтириб беринг.

9,10- МАЪРУЗАЛАР.

МИКРОПРОГРАММАЛАНУВЧИ МИКРОПРОЦЕССОРЛАР

Маъруза режаси.

1. БМПУни амалга оширувчи қурилманинг дешифратор асосида қўрилган структураси.
2. ДХКдаги МК адресини ҳосил қилувчи бошқарув команда форматлари.
3. БМПУни дешифратор асосида ташкил қилиш.
4. БМПУни структура схемаси ва унинг ишлаши.

Амаллар бажарилишни бошқаришни микропрограмма усулида ташкил қилинган микропроцессорлар микропрограммаланувчи МПлар деб аталади.

Бошқаришни микропрограмма усули (БМПУ) деб, МПнинг КРда ёзилган КОП микрокомандалар кетма-кетлигини, яъни команда алгоритмини бажарилишини таъминланишига айтилади.

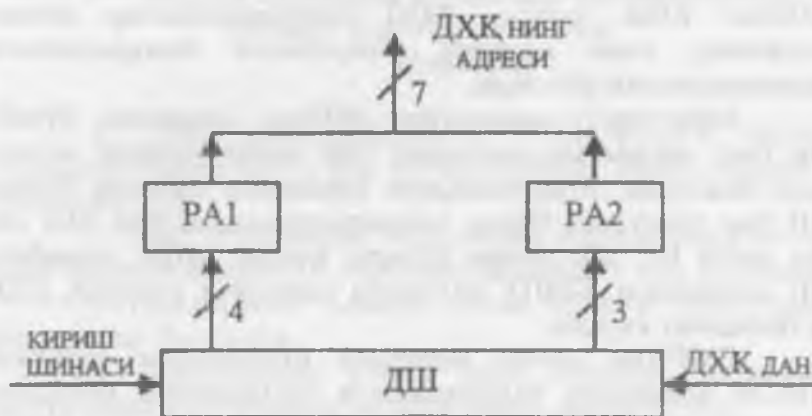
Микропрограммаланувчи МПлар секцияли бўлиб, ҳар бир секция маълумотнинг бир нечта разряди устида амал бажаради. Агар бошқарув қурилмаси схемали бўлган МП бир кристалли бўлса, микропрограммаланувчи МП эса бир нечта ИС дан иборат бўлади. Бундай МПК таркибига МП секциялари, БМПУ ни амалга оширувчи қурилма, ДХК ва бошқалар киради.

БМПУни амалга оширувчи қурилманинг вазифаси МПСда командани бажарилишини таъминловчи бошқарув сигналларини ишлаб чиқаришдан иборат. Бу қурилма асосан иккита бўлимдан иборат бўлиб, биринчиси МК ларни сақловчи ДХК, иккинчиси БМПУни амалга оширувчи қурилмадир.

БМПУни амалга оширувчи қурилманинг иши асосан МКларни кетма-кет ДХК дан чақиришдир.

МП бажариши мумкин бўлган барча командаларнинг микропрограммалари ДХКда сақланади. БМПУни амалга оширувчи қурилмаларда микропрограммаларни ёзиш учун

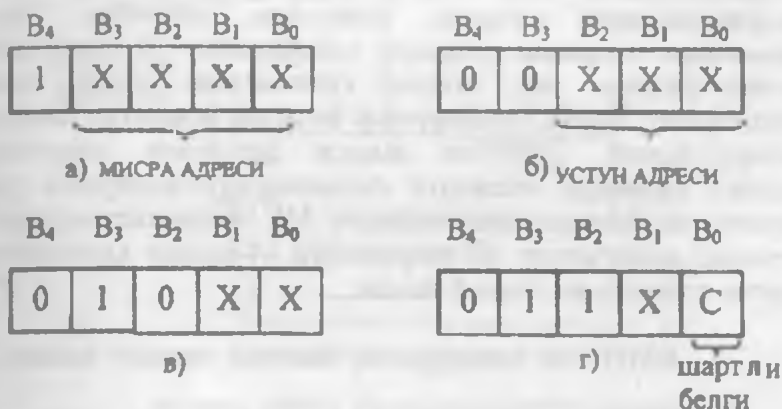
ДХК ёки ПДХК ва ПММ асосида қурилган бошқарув қурилмалари кенг қўлланилади. Амаллар бажарилишини БМПУни амалга оширувчи қурилманинг структураси асосан икки хил, яъни дешифратор ва ҳисобчи (счётчик) асосида қурилади. Биз фақат бу қурилманинг дешифратор асосида қурилган структураси билан танишамиз (43-расмга қаралсин). Бу ерда мисол тариқасида ҳажми 128 сўзли ДХК га адреслаш келтирилган. Бундай ҳажмли ДХКга мурожаат қилиш учун БК си 7 разрядли ($2^7=128$) адресни ҳосил қилиши керак. Бу 7 разряд амалларни бажарилишини БМПУни амалга оширувчи қурилмада иккита регистрда, яъни тўрт разрядли РА1 ва уч разрядли РА2 регистрларда сақланади. ДХК 16 мисра ва 8 устунли матрица ($16 \times 8=128$) кўринишида берилган. Мисранинг адреси РА1 регистрида, устуннинг адреси РА2 регистрда берилади. Мисол учун, РА1 регистрда 0100 коди ва РА2 регистрда 010 коди ёзилган бўлса, ДХК нинг тўртинчи мисраси билан иккинчи устунининг кесишидаги элементга мурожаат қилинади.



43-расм. БМПУни дешифратор асосида амалга оширувчи қурилманинг структура схемаси.

Бу структурада дешифратор ДХКдан қабул қилган команда ДХКдаги навбатдаги команданинг адресини аниқлашига кўрсатма беради. Команда дешифрация қилингандан сўнг БМПУни амалга оширувчи қурилмада

янги адрес ҳосил қилиниб РА1 ва РА2 регистрларга узатилади. Янги МКнинг адресини ҳосил қилувчи бошқарув команданинг форматлари билан танишасиз (44-расмга қаралсин).



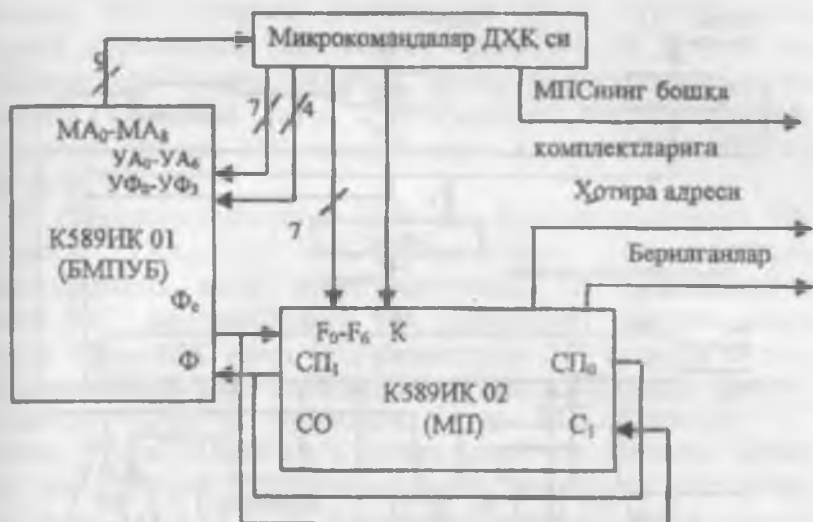
44-расм. Янги МКнинг адресини ҳосил қилувчи бошқарув команданинг форматлари.

44-расмда келтирилган тўртта 5 разрядли командаларда, "X" белгилари разрядлар "0" ёки "1" қийматларни қабул қилиши мумкин. 44(а)-расмда ифодаланган команда формати янги мисрага ўтишда қўлланилади. Бу командага асосан B_0 - B_3 разрядлар РА1 га узатилади. РА2 регистрнинг таркиби эса ўзгармайди. 44(б)-расмда ифодаланган команда формати шу мисранинг янги устунига ўтишни таъминлайди, яъни бу командага асосан команданинг B_0 - B_2 разрядлари устун адресини кўрсатувчи РА2 регистрига узатилади. 44(а) ва (б) расмларда ифодаланган команда форматлари МК адресига шартсиз ўтишни таъминлайди. 44(в) ва г расмлардаги команда форматларида МК адреси фақат командадаги маълумотларнинг ўзи билан аниқланмасдан структуранинг киришига берилаётган маълумотларга ҳам боғлиқдир. Шунинг учун ҳам бу командалар шартли ўтишни ташкил қилишда ишлатилади. 44(в)-расмда келтирилган команда форматида мисрадаги иккита юқори разряд доимий, иккита кичик разряд эса командадаги B_0 ва B_1 разрядларга мувофиқ бўлиб, устуннинг

адреси эса структуранинг кириши билан аниқланади. Демак, ДХК матричасининг мисрасига шартсиз ўтиш бажарилиб, матрица устунига адреслаш тўлиқ структура киришига берилаётган маълумот билан шартли аниқланади. 44(г)-расмдаги команда форматининг ДХКга адреслаши янада чегаралангандир, яъни мисра адреси ва устун адресининг юкори разряди илгариги қийматини сақлайди. Устун адресининг иккинчи разряди команданинг B_1 разрядига, кичик разряди эса таҳлил қилинаётган белги билан аниқланади. Демак, дешифратор асосида қурилган амаллар бажарилишини БМПУни амалга оширувчи қурилмани ташкил қилишда бошқарув сигналларини кодёрлаш учун ажратилган разрядлардан ташқари МК форматига қўшимча 5 разряд киритилади. Бу разрядларга 44-расмда келтирилган тўртта командадан бири ёзилади.

БМПУ ни дешифратор асосида ташкил қилиш.

БМПУни дешифратор асосида ташкил қилинган ва нисбатан кенг тарқалган МПКга INTEL 3000 ва К 589 мисол бўла оладилар. 45-расмда эса БМПУ қўлланилган К 589 серияли МП қурилмасининг структураси келтирилган. Бу структура 2 разрядли бир нечта К589 ИК02, К589 ИК01 сериядаги қурилмалар ва микрокоманда ДХКдан иборатдир. 9 разрядли адрес бўйича ДХКдан: 7 разрядли кодни (навбатдаги МК адресини ($УА_0$ - $УА_6$) аниқлаш усулини кўрсатувчи), 4 разрядли кодни (байроқ триггерлари ($УФ_0$ - $УФ_3$) ҳолатини бошқарувчи), 7 разрядли кодни (ИК02-МП секцияси ишини (F_0 - F_6) бошқарувчи), ва бир разрядли (К кириш), ҳамда МП секцияларининг маскаси билан боғланган кодни чақиради.



45-расм. БМПУ қўлланилган К589 серияли МП қурилмасининг структура схемаси.

Бундан ташқари МК форматида МПнинг бошқа комплектларига (ХК кириш-чиқиш қурилмалари ва ҳ.к.) узатилувчи бошқарув сигналлари учун ҳам жой ажратилган.

БМПУ блокнинг структураси (46-расмга қаралсин). Бошқарувни микропрограмма усулини амалга оширувчи блок (БМПУБ) микрокоманда хотирасидан чақирилган микрооперация кодига мувофиқ навбатдаги МКни адресини ҳосил қилади ва микрокомандалар бажарилиш кетма-кетлигини таъминлайди.



БМПҮБ навбатдаги МК адресини ҳосил қилувчи мантикий схемадан ($МС_x$) иборат бўлиб, МК адреси регистридан (МКАР), (7 разрядли шинадан) келадиган микрооперация коди билан бошқарилади. Бундан ташқари БМПҮБ таркибига КР, С ва Z триггер байроқчалари, F-триггер ва туртта чиқиш буферлари (ЧБ1-ЧБ4) киради. $МС_x$ МК нинг навбатдаги 9 разрядли адреси ҳосил қилиб, МКАР га узатади. Бу адрес МКАР дан чиқиш буферлари ЧБ1, ЧБ2 орқали чиқишга узатилади. ЧБ1 да (MA_0 - MA_3 разрядлар) устун адреси, ЧБ2 да мисра адреси ҳосил бўлади. Бошқача

айтганда МК хотираси элементлари тўғри тўртбурчакли матрица кўринишида жойлашган бўлиб $2^4 = 16$ устунга ва $2^5 = 32$ мисрага эгадир. МКнинг кичик 4 разрядлари устун адресини аниқласа, катта 5 разрядлари мисра адресини аниқлайди. Демак, МК хотирасининг ҳажми $32 \cdot 16 = 512$ га тенг экан.

Синхроимпульснинг (ТС) олд fronti таъсирида УА шинасида ($УА_0$ - $УА_6$) МК хотирасидан чақирилаётган микрооперация коди ҳосил қилинади. Бу кодни қабул қилган $МС_4$ эса навбатдаги МК адресининг кодини ҳосил қилади. Агар МК ёзиш (МЕ) киришида "0" сигнали бўлса, МК адресининг коди синхроимпульснинг (ТС) орқа fronti таъсирида МКАРга узатилади. Агар МЕ киришда "1" сигнали бўлса, МКАР га К шинасидаги код ёзилади. Бунда ЧБ1 ($МА_0$ - $МА_3$)га К шинанинг K_4 - K_7 разрядлари узатилади, ЧБ2 ($МА_4$ - $МА_6$) га K_0 - K_3 разрядлар узатилади. $МА_6$ -разряди 0 ҳолатда бўлади. Навбатдаги МК адресини ҳосил қилувчи командага ($УА_0$ - $УА_6$) нисбатан МЕ сигнали юқори приоритетга эга бўлади.

Ташқаридан Ф киришга бериладиган шартли белги F-триггерга ёзилади, сўнг С ва Z байроқ триггерларига узатилиши мумкин. Шартли белги бу байроқлардан ЧБЗ орқали БМПУБ нинг Φ_4 чиқишига узатилиши мумкин. Шартли белгини қабул қилиш ва уни ташқарига узатишни тўрт разрядли ($У\Phi_0$ - $У\Phi_3$) бошқаради. Триггер байроқчалари ИК02 МП секциясида ҳосил бўладиган ўтиш белгиларини қабул қилиш учун ишлатилади. БМПУБ да сақланган бу ўтиш белгиси яна қайта МП секциясига узатилиши мумкин.

УА шинасининг юқори разрядлари адресни ҳосил қилишнинг мумкин бўлган қонуниятларини аниқлайди. Мумкин бўлган ҳамма қонуниятлар беш хилдир. Булар: шартли, шартсиз, КР коди бўйича, 4 разрядли (K_4 - K_7) шина коди бўйича ва белги шартлари бўйича ўтишлардир.

($УА_0$ - $УА_6$) шинадан БМПУБ га қабул қилинган микрооперация коди асосида МК хотирасига мурожаатни ташкил қилинишига мисоллар кўриб чиқамиз. Бу кодлар учун МК форматада 7 разрядли жой ажратилган.

ЈСС микрооперация мнемокоди мисра адресини ўзгартирмасдан фақат устун адресини ўзгартиради. Бунда

устун адресини аниқловчи ЧБ1 (МА₀-МА₄) УА₀-УА₃ разряд кийматларини қабул қилади. ЖСС микрооперация мнемокоди эса, устун адресини ўзгартириб, мисра адресини ўзгартирмайди. Бунда ЧБ2 УА₀-УА₄ разряд кийматларини қабул қилади.

ЖРР микрооперация мнемокоди қисм программасига мурожаатни ташкил қилади. Бунда ЧБ1 га К₄-К₇ разрядлардаги маълумот қабул қилинади. КР га эса К₀-К₃ разрядлардаги маълумот қабул қилинади. Шундай қилиб, агар қисм программанинг биринчи МКнинг устун адреси (К₄-К₇) шинасига узатилса, БМПУБ нинг МА₀-МА₃ чиқиши эса К₀-К₃ киришга уланса, ЖРХ микрооперациясига мувофик қисм программасига ўтиш ва КРда қайтиш адреси эслаб қилиниши амалга ошади. Қисм программаси КРда ёзилган адрес бўйича ўтиш командаси (ЖРР) билан тугайди.

БМПУБ да ўзиш сўровларини ташкил қилиш воситаси сифатида К589 ИК14 приоритетли ўзиш схемаси (ПУС) қўлланилади. ПУС қабул қилинган ўзишга сўровлардан юқори приоритетлисини аниқлаб уни МПда ечилаётган программа приоритети билан таққослайди. Агар ўзишга сўров приоритети МПда ечилаётган программа приоритетидан юқори бўлса, ПУС МПга ўзиш сигналин беради. БМПУБ эса нолинчи мисра ва 15 устунга ўтишда (ЖЗР 15) ўзишга рухсат сигналин (УРС) ҳосил қилади. Агар УРС келганда ПУСда ўзишга сўров мавжуд бўлса, БМПУБнинг РС киришига ПУС 0 потенциал беради. Натижада ЧБ2 юқори қаршилиқ ҳолатига ўтади ва ПУС (ёки бирор бошқа қурилма) МА₄-МА₈ разрядларга ўзиш суровига мос программа адресини узатади. 46-расмда "УС" кириши "умумий сброс" кириши дегани. УС ноль бўлса ЧБ1 ва ЧБ2 лар юқори қаршилиқ ҳолатига ўтади.

Микрооперация Мнемокод	Микроопера- циянинг номи	Бошқарув киришининг ҳолати	Навбатдаги мисранинг адреси	Навбатдаги устуннинг адреси
		$YA_6, YA_5, YA_4,$ $YA_3, YA_2, Y_1,$ YA_0	$MA_3, MA_7,$ $MA_6, MA_5,$ MA_4	$MA_3, MA_2,$ MA_1, MA_0
JCR	Шу устуннинг ўзига ўтиш	$\overbrace{00}^{\text{кбп}}$ Y_4, Y_3, Y_2, Y_1, Y_0	Y_4, Y_3, Y_2, Y_1, Y_0	$M_3, M_2,$ M_1, M_0 Шу устуннинг адреси
SJR	Нолинча мисрага ўтиш	$\overbrace{010}^{\text{коп}}$ Y_3, Y_2, Y_1, Y_0	00000	Y_3, Y_2, Y_1, Y_0
JCR	Шу мисранинг ўзига ўтиш	$\overbrace{011}^{\text{коп}}$ Y_3, Y_2, Y_1, Y_0	M_3, M_7, M_6, M_5, M_4	Y_3, Y_2, Y_1, Y_0

К589 серияли МП қурилмасининг, структурасига 2 разрядли К589 ИК02 МП секцияси ҳам кирази (45-расм). МПСнинг процессор қисми разрядлари ундаги МП секцияси сони билан аниқланади.

Саволлар.

1. БМПУ. БМПУнинг вазифаси.
2. Ҳажми 128 сўзли ДХК га адресловчи БМПУнинг дешифратор асосида қурилган структураси ва унинг ишлаши.
3. Янги МК адресини ҳосил қилувчи бошқарув команданинг форматлари.
4. БМПУ қўлланилган К 589 серияли МП қурилмаснинг блок схемаси.
5. БМПУБнинг структураси ва унинг ишлаш принципи.
6. JCC, JZK микрооперация микрокодларининг бажариши.
7. Янги мисрага шартсиз ўтишда қўлланадиган бошқарув командасини бажарилишни тушунтириб беринг.
8. Янги устунга шартсиз ўтишда қўлланадиган бошқарув командасини бажарилишни тушунтириб беринг.
9. Янги мисрага шартли ўтишда қўлланадиган бошқарув командасини бажарилишини тушунтириб беринг.
10. Янги устунга шартли ўтишда қўлланадиган бошқарув командасини бажарилишини тушунтириб беринг.

11-МАЪРУЗА.

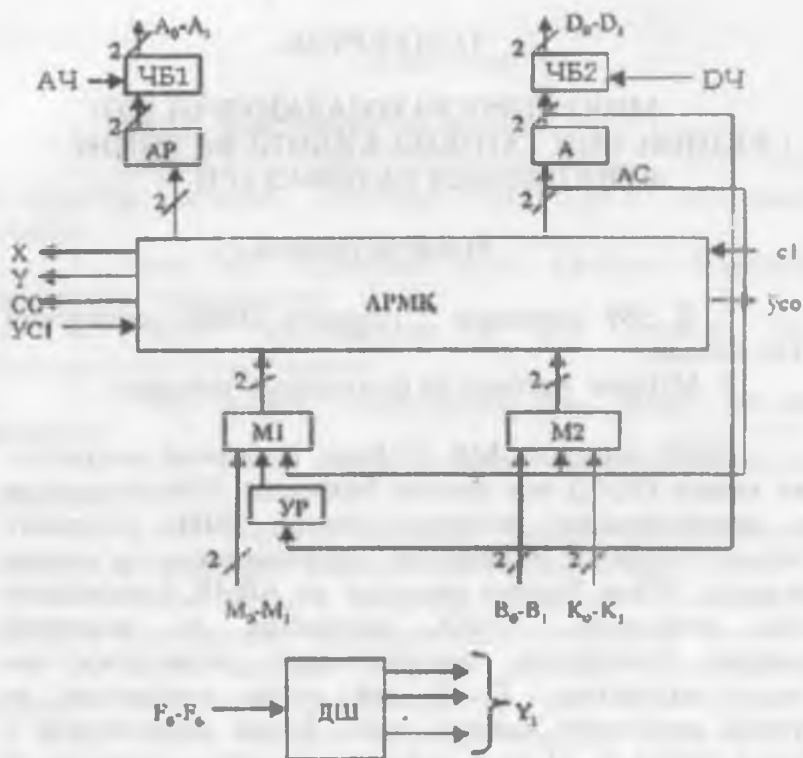
МИКРОПРОГРАММАЛАНУВЧИ МП СЕКЦИЯСИНИ ТАШКИЛ ҚИЛИШ ВА УНИНГ ФУНКЦИОНАЛ ВАЗИФАЛАРИ

Маъруза режаси.

1. К 589 сериядаги 2 разрядли ИК02 секциясини ташкил қилиш.

2. МПнинг ишлаши ва функционал вазифаси.

ИК02 секцияси МК ДХҚдан келадиган микрооперация кодига (F_0-F_6) мос амални бажаради. Микрооперация коди микрооперация дешифраторининг (ДШ) киришига узатилади (47-расм). Дешифратор мультиплексорлар ишини бошқаради, УРдан бирини танлайди ва АРМҚ бажарадиган амални аниқлайди. АРМҚ арифметик ва мантикий амалларни бажаришда, маълумотларни регистрлар аро узатишда қатнашади. У 40 дан ортиқ арифметик ва мантикий амалларни бажара олади. Бунда маълумотлар 2 разрядли ташқи В, М ва К шиналардан қабул қилинади. К шина ёрдамида АРМҚ киришларини маскалаш бажариладиган микрооперациялар сонини ошириш имконини беради.



47-расм. Икки разрядли K589 ИК02 МПнинг структура схемаси.

Мисол учун, арифметик амаллар бажаришда К шина ёрдамида амаллар бажариш қисми разрядларини маскалаш ва МК хотирасидаги ўзгармасларни чақиришни ташкил қилиш мумкин. ИК02 секциясидан маълумотлар 2 разрядли адрес (A_0-A_1) ва берилганлар (D_0-D_1) шиналари орқали узатилади. Маълумотларни сақлаш учун эса 12 та регистр мавжуд. Булар аккумулятор (А), 10 та УР ва аккумулятор ёки УР сифатида қўлланувчи Т регистрлардир. АРМК киришларига берилганлар М1 ва М2 мультиплексорлар орқали берилади.

М1 мультиплексор микрооперация кодага (F_0-F_6) мувофиқ АРМКнинг биринчи киришига учта шинадан (М,

АС, УР) биридаги маълумотни узатади. М2 мультиплексори эса АРМҚнинг иккинчи киришига В, К ёки АС шиналардан биридаги маълумотни узатади. М2 мультиплексорининг М1 мультиплексоридан фарқи К ва АС ёки В киришлардаги маълумотлар устида мантиқий қўпайтириш (конъюнкция) амалини бажариб натижани АРМҚнинг 2-киришига узатишидадир. Булардан ташқари МП секцияси таркибига адрес регистри (АР), иккита чиқиш буфери (ЧБ1 ва ЧБ2) ва микрооперация кодининг дешифраторлари киради.

ИК02 секциясига яна ўтиш сигналларини узатувчи, маълумотларни суришни аниқловчи ва чиқиш буферларини бошқарувчи бир қанча қўшимча кириш ва чиқишлар киради. С1 ўтишни инобатга олувчи амал бажарилганда СО чиқишда юқори разрядга ўтиш сигнали ҳосил қилинади. Маълумотларни ўнг тарафга суриш учун эса ИК02 секциясида чапдан суриш ЧС1 кириши ва ўнгга суриш ЎСО чиқиши мавжуд.

АРМҚда бажарилган амал натижаси А га ёки УР нинг бирор регистрига ёзилади. Қўшишни бажариш вақтини қисқартиш мақсадида ИК02 секциясида Х ва У чиқишлари қўзда тутилган. Бу чиқишлар ўтишларни тез узатиш схемаси (ИК03) билан уланади. М кириш шинаси ташқи хотира билан, В шинаси эса кириш қурилмаси билан шартли уланишга мўлжалланган. К шинаси эса "И" схемаси ёрдамида В шина ва аккумуляторнинг чиқиши билан боғланган. Бу эса регистр разрядларини таҳлил қилиш, унга ўзгармас ёзиш ва аккумуляторни масқалаш имконини беради.

ЧБ1 ва ЧБ2 чиқиш буферлари уч ҳолатли схемалар бўлиб АЧ ва ДЧ бошқарув киришларига 1 сигнали берилганда ташқи хотирага "тўғридан-тўғри мурожаат" ташқил қилиниши мумкин. Бунда ЧБ1 ва ЧБ2 буферлари юқори қаршилиқ ҳолатига ўтадилар. Кичик разряд киришидаги (С1) ва К шинадаги маълумотлар амал бажарилганда инобатга олинishi мумкин. С1 кириш БМПУБ нинг Ф_c чиқиши билан уланади. Демак, С1 кириш БМПУБ нинг бошқарув байроқчалари билан аниқланади.

К шинанинг таркиби эса МК нинг махсус К қисми ёки К шинанинг ҳамма разрядлари билан уланган битта разряди билан аниқланади. Шундай қилиб МП секциясидаги ҳар бир тактдаги ўзгаришлар МКнинг уч қисми (F_0 - F_6 , УФ $_0$ -УФ $_3$, К) билан аниқланади.

Саволлар.

1. К 589 сериядаги ПК 02 секциянинг микрооперация кодининг бажарилиши.

2. ИК 02 секциясининг қўшимча кириш-чиқишлари.

3. К 589 сериядаги М1 мультиплексорининг вазифаси нимадан иборат?

4. К 589 сериядаги М2 мультиплексорининг вазифаси нима ва у М1 дан қандай қўшимча функцияси билан фарқланади?

5. ИК 02 секцияси қўшишни бажариш вақтини қисқартириш учун қандай йўл қўлланилади?

6. ИК 02 секциясида "хотирага тўғридан-тўғри мурожаат" қандай ташкил қилинган?

12-МАЪРУЗА.

СЕКЦИЯЛИ МП МИКРООПЕРАЦИЯЛАРИНИНГ ЎЗМАСИ ВА КОДЛАРИ

Маъруза режаси.

1. Микрокоманданинг микрооперация кодларини аниқловчи қисми.

2. Бир такт вақт оралиғида микрооперация бажарадиган ўзмалар ва кодлар.

3. Бир кристалли, уч кристалли ва кўп кристалли МП секцияси.

МК формати жами уч қисмдан иборат бўлиб, булар микрооперация, «навбатдаги адрес», хизматчи ва бошқарувчи разрядлар қисмларидир. Бажариладиган амал коди микрооперация қисмида ёзилади. "Навбатдаги адрес" қисмида навбатдаги МК адресини аниқлаш учун зарур бўлган маълумотлар ёзилади. МП серияларига хос бўлган махсус қурилмаларни бошқаришни хизматчи ва бошқарув разрядларида ёзилган маълумотлар аниқлайди. Бундай маълумотларга ташқи хотира қурилмаларини бошқарувчи кодлар, киришга берилаётган маълумотларни маскаловчи кодлар мисол бўла олади.

Микрокоманданинг микрооперация кодларини (F_0 - F_6) аниқловчи қисми билан танишиб чиқамиз. МПда бажарилаётган микрооперацияни F гуруҳи деб аталувчи микрооперация коди (F_4 - F_6) аниқлайди. Қолган тўртта кичик F_0 - F_3 разрядлар R гуруҳи деб аталувчи регистрларни ташкил қилади. Бу гуруҳ маълумотни қабул қилувчи ҳамда операндни узатувчини аниқлайди (R ва F жадвалларга қаралсин). 1- R гуруҳи (R_0 - R_9), T , АСларга адреслайди ва R_n символ билан белгиланади. 2-ва 3- R гуруҳи T ва АСларга адреслайди.

МП секциясида бир такт вақт оралиғида микрооперация бажарадиган амал ўзмалари ва кодлари билан танишиб чиқамиз. K шинадаги ихтиёрий (K), нол

(K=00) ва бир (K=11) маълумотлар учун микрооперация кодлари ва уларнинг ёзмалари K жадвалда келтирилган.

K жадвалга шарҳ.

АТ қисқартиб ёзиш, АС ёки Тлардан бири эканини билдиради. K шинанинг ҳамма разрядлари 0 ёки 1 бўлади. CI ўтишининг қиймати 0 ёки 1 бўлиши мумкин.

Ҳар бир тактда МП секциясида бажариладиган амал микрокоманданинг уч қисмида ёзилган:

- 1) ўтиш сигнали CI;
- 2) K нинг қиймати ва F гуруҳ $\rightarrow (K + F_{\text{г}})$;
- 3) R гуруҳ маълумотлар аниқлайди.

Бу уччала код бир 16лик санок системасида ёзилган сўз билан ифодаланади.

Микропроцессорларнинг асосий уч хил тури билан танишамиз: бир кристалли; уч кристалли, куп кристалли МП секцияси.

R жадвал

R гуруҳ	Регистрлар N:	$F_3F_2F_1F_0$	16-лик санок системасидаги код
1	R_0	0000	0
	R_1	0000	1
	R_2	0010	2
	•	•	•
	•	•	•
	•	•	•
	R_3	1001	9
	T	1100	C
2	AC	1101	D
	T	1010	A
3	AC	1011	B
	T	1110	E
	AC	1111	F

F-жадвал

Гуруҳ N	F гуруҳи	16 лик санок системасидаги код
0	000	0
1	001	1
2	010	2
•	•	•
•	•	•
•	•	•
7	111	7

Бир кристалли микропроцессорларнинг имкониятлари микроэлектроника технологияси ютуқлари билан аниқланади. Шунинг учун, процессорни ишлаш имкониятини ошириш мақсадида уни кўпкристалли ва секцияли кўпкристалли микропроцессорлар кўринишида қўлланилади.

Кўпкристалли МПлар унинг мантиқий схемасини функционал тугалланган қисмларга ажратиш натижасида ҳосил қилинади. Бу қисмлар алоҳида КИС да қурилади. Уч кристалли МП учта КИС дан иборат. Бўлар операцион, бошқарув ва интерфейс процессорларидир. Бу турдаги МП ларнинг разрядлари 32 битгача боради.

Секцияли микропроцессор маълумотнинг бир нечтагина разряди устида амаллар бажаришга ёки маълум бошқарувларни амалга оширишга мўлжаллангандир. Бундай микропроцессорларнинг разрядлари бир жинсли МП секциялар сони билан аниқланади. Секцияли МП разрядлар сони одатда 2-4 дан 8-16 битгача боради.

К жадвал.

F _{np}	R _{np}	К ихтиёрий	Микрооперация мнемокоди
		Микрооперациянинг ёзмаси	
0	1	$R_n + (AC \wedge K) + CI \rightarrow R_n, AC$	
	2	$M + (AC \wedge K) + CI \rightarrow AT$	
1	1	$K \vee R_n \rightarrow PA, R_n + K + CI \rightarrow R_n$	
	2	$K \vee M \rightarrow PA, M + K + CI \rightarrow AT$	
	3	$(AT \vee K) + (AT \wedge K) + CI \rightarrow AT$	
2	1	$(AC \wedge K) - I + CI \rightarrow R_n$	
5	2	$CI \vee (M \wedge K) \rightarrow CO, K \wedge M \rightarrow AT$	
	3	$CI \vee (AT \wedge K) \rightarrow CO, K \wedge AT \rightarrow AT$	
6	1	$CI \vee (AC \wedge K) \rightarrow CO,$ $R_n \vee (AC \wedge K) \rightarrow R_n$	
K=00 бўлган ҳол			
0	1	$R_n + CI \rightarrow R_n, AC$	ILR
	2	$M + CI \rightarrow AT$	ACM
1	1	$P_n \rightarrow PA, R_n + CI \rightarrow R_n$	LMI
	2	$M \rightarrow PA, M + CI \rightarrow AT$	LMM
	3	$AT + CI \rightarrow AT$	CIA
6	1	$CI \rightarrow CO, R_n \rightarrow R_n$	NOP
K=11 бўлган ҳол			
0	1	$R_n + AC + CI \rightarrow R_n, AC$	ALR
	2	$M + AC + CI \rightarrow AT$	AMA
2	1	$AC - I + CI \rightarrow R_n$	SDR
5	2	$CI \vee M \rightarrow CO, M \rightarrow AT$	LTM
	3	$CI \vee AT \rightarrow CO, AT \rightarrow AT$	TZA

Микрооперация мнемокоди	Микрооперация ёзмасига шарҳ
ILR	CI=0 бўлса R_n даги маълумот AC га узатилади. CI=1 бўлса, R_n да ёзитган маълумот 1 га оширилиб AC га узатилади.
ALR	CI=0 бўлса, AC ва R_n даги маълумотлар ўзаро қўшилиб натижа AC ва R_n га узатилади. CI=1 бўлса, AC ва R_n даги маълумотлар ўзаро қўшилиб натижа қиймати 1 га оширилиб, R_n ва AC га узатилади.
ACM	ХҚ ячейкасидаги ва CI даги маълумотлар ўзаро қўшилиб, натижа AC ёки T регистрига узатилади.
AMA	ХҚ ячейкасидаги, AC ва CI даги маълумотлар ўзаро қўшилиб, натижа AC ёки T регистрига узатилади.
LMI	Навбатдаги команданинг адреси ҳосил қилинади. $R_n = KX$ (KX-команда ҳисобчиси).
LMM	Адрес регистрига (AP) ОХҚ дан команданинг адрес қисми ёзилади. AC ва T регистрига адрес қисмидаги ўзгармас ёзилади. Бу мнемокод ўзга жой орқали адреслашда қўлланилади.
CIA	AC ёки T гескари ёки «қўшимча» код ҳосил қилиб ёзиш.
SDR	AC ва CI даги маълумотларни ўзаро қўшиб, сўнг натижадан 1 ни айириб ҳосил бўлган маълумотни R_n га ёзиш.
LTM	ХҚ дан маълумотни AC ёки T регистрига ёзиш. Агар $M \neq 0$ бўлса CO га 1 ни ёзиш
TZA	Агар AC ёки Tдаги маълумот нол бўлса CO га 1 ёзиш. AC, T, CI да нол борми деб текшириш.
NOP	Ҳеч қандай амал бажарилмайди (бўш амал).

Микро- операция мнемокод- лари	Микро- операция- нинг 16- лик коди	Микрооперациянинг 16-лик кодига шарҳ $CI \quad KF_6F_5F_4 \quad F_3F_2F_1F_0$ $(K \quad F_{гр}) \quad (R_{гр})$
ILR	CIOR _n	ILR мнемокодида $K=0$, $F_6=F_5=F_4=0$ бўлганда $K+F_{гр}$ гуруҳининг ҳаммаси 0 бўлади, шунинг учун 16-лик санок системасида 0 ёзамиз ($R_{гр} \rightarrow R_n$).
ALR	CI8	Бунда $K=1$, $F_6=F_5=F_4=0$; демак $(K+F_{гр})$ гуруҳи кўриниши 1000 бўлиб $1000_2=8_{16}$. $R_{гр} \rightarrow R_n$.
ACM	CI8 B/A (AC/T)	$(K+F_{гр})$ гуруҳнинг ҳаммаси 0. $R_{гр}$ – гуруҳида ($R_{гр} \rightarrow AC$) AC B деб кодерланади, T эса A деб кодерланади. Шунинг учун AC/T, B/A кўринишида ёзилади.
AMA	C18 B/A (AC/T)	$K=1$, $(K+F_{гр}) \quad 1000_2=8_{16}$ кўринишида ёзилади. Регистр гуруҳи $R_{гр}$ да AC B деб, T эса A деб белгиланади.
LMI	CI R _n	$K=0$, $F_{гр} \rightarrow 1 \rightarrow 001$ (F_4-F_6 бошқарувчи кодлар). Демак $(K+F_{гр}) \quad 0001=1_{16}$, $F_{гр} R_n$.
LMM	C/I B/A (AC/T)	$K=0$, $F_{гр} \rightarrow 001$; $(K+F_{гр}) \quad 0001=1_{16}$. $AC \rightarrow B$, $T \rightarrow A$.
SDR	CIA R _n	$K=1$, $F_{гр} \rightarrow 2 \rightarrow 010$; $(K+F_{гр}) \quad 1010=A_{16}$, $R_{гр} \rightarrow R_n$.
LTM	CID B/A (AC/T)	$K=1$, $F_{гр} \rightarrow 5 \rightarrow 101$; $(K+F_{гр}) \quad 1101=D_{16}$, $AC \rightarrow B$, $T \rightarrow A$.
TZA	CID F/E (AC/T)	$K=1$, $F_{гр} \rightarrow 5 \rightarrow 101$; $(K+F_{гр}) \rightarrow 1101=D_{16}$. 3-гуруҳда $R \rightarrow AC$ деб кодерланса, T эса E деб кодерланади.
CIA	C/I F/E (AC/T)	$K=0$, $F_{гр} \rightarrow 1 \rightarrow 001$; $(K+F_{гр}) \rightarrow 0001=1_{16}$. $R_{гр} \rightarrow 3$; $AC \rightarrow F$, $T \rightarrow E$.

Саволлар.

1. МК формати қисмлари. Бу қисмлардаги маълумотларнинг бажарадиган вазифалари.
2. Микрооперация микрокодларига мисоллар ва уларнинг бажарилишига шарҳлар.
3. Бир ва кўпкристали секцияли ПМларга мисоллар.
4. R жадвалда келтирилган тўртта кичик (F_0-F_3) разрядлари нимани аниқлайди?
5. F жадвалдаги F_4-F_6 разрядлар нимани аниқлайди?
6. K жадвалнинг биринчи қисмини шарҳлаб беринг.
7. K жадвалнинг $K=00$ бўлган қисмини шарҳлаб беринг.
8. K жадвалнинг $K=11$ бўлган қисмини шарҳлаб беринг.
9. Микрооперация мнемокодини шарҳлаб беринг.
10. Микрооперациянинг 16-лик кодини шарҳлаб беринг.

13,14-МАЪРУЗАЛАР.

МИКРОПРОЦЕССОРЛАРДА ИНТЕРФЕЙСНИ ТАШКИЛ ҚИЛИШ

Маъруза режаси.

1. Машина командаларини бажарилишнинг ташкил қилиш.
2. Синхронлаш. Машина ва команда цикллари.
3. МП команда бажарилишида 3 ҳолатдан бирида бўлиши.
4. Машина командаси бажарилишига доир мисоллар.

Машина командаларини бажарилишининг ташкил қилиш.

МП программани бажариш жараёнида командаларни ХҚдан қабул қилиб, уларни аввал расшифровкалайди. Агар команда "ўқиш" ёки "ёзиш" туркумидан бўлса, уларнинг бажарилишида МП ХҚга мурожаат қилади. Агар команда кириш-чиқиш қурилмалари (КЧҚ) туркумига оид бўлса МП бу командани бажарганда албатта КЧҚга мурожаат қилади. Микропроцессор билан хотира ёки КЧҚлари ўртасида маълумотлар алмашувининг ташкил қилишда иштирок қилувчи шиналар системаси, бошқа ёрдамчи қурилмалар ва шу қурилмалар амалга оширувчи алгоритмлар интерфейси деб аталади. Интерфейснинг вазифасига қурилмалар адресини дешифрациялаш, маълумотлар алмашув жараёнини синхронлаш, сўз форматларини мослаш, хотирага ёки КЧҚ ларига мурожаат қилувчи команда кодларини дешифрация қилиш ва баъзи бошқа операциялар киради.

МП билан хотира ёки КЧҚлари орасидаги оддий маълумотлар алмашувининг ташкил қилишда МП таркибидаги воситаларнинг ўзи кифоя қилади. Бундай ҳолларда МП таркибида етишмаган баъзи воситалар бажарадиган операциялар программа усулида амалга оширилади. Мураккаб ХҚлари ва КЧҚлари МП билан уланганда интерфейс сифатида махсус КИСлардан фойдаланилади.

Командаларни бажаришда асосан аккумулятор, ПХ, ХР, АР ва КРлари иштирок этадилар.

Синхронлаш. Система такт сигнали давомда тенг (минимал) вақт оралиғида фақат битта микрооперация бажарилади. Мана шу система такт сигналлари МПСнинг ҳамма қурилмаларига узатилади.

48-расмда система такт сигналлари (ТС) келтирилган. Импульснинг олди ва орқа фронтлари фаол бўлгани учун уларга стрелка қўйилгандир.

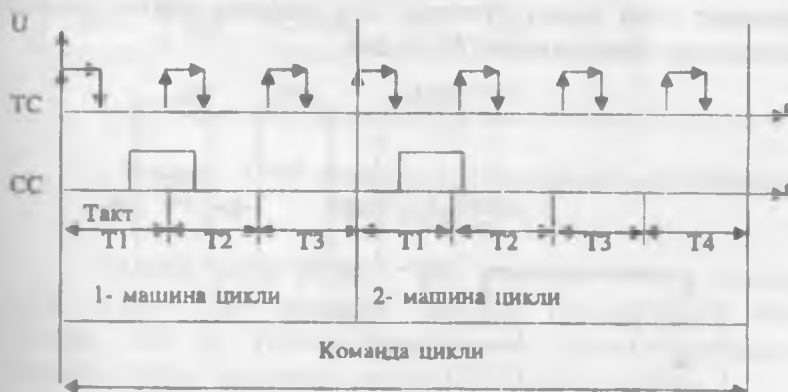
МП билан КЧҚ лари ишини синхронлаш учун МП да синхросигнал (СС) чиқиш оёқчаси кўзда тутилган. Ҳар бир СС машина цикли бошланишини аниқлайди.

Маълумотни бир регистр туридан (узелидан) бошқасига узатиш ва қайта ишлаш жараёнида шу маълумот устида бирор элементар амал бажариш учун сарфланадиган вақт оралиғига машина такти деб аталади.

Маълум бир амални тўлиқ бажарилиши учун сарфланадиган вақт оралиғи машина цикли деб аталади.

Маълум бир командани тўлиқ бажариш учун сарфланадиган вақт оралиғи команда цикли деб аталади.

МП команда бажариш жараёнида ўқиш, кутиш ёки бажариш ҳолатларида бўлиши мумкин. Ҳар бир ҳолатда (фазада) бажариладиган жараёнлар билан танишиб чиқамиз.



48-расм. ТС, СС, машина ва команда цикллари.

Ўқиш. Бу ҳолатда МП командани ХҚдан ўқийди (чақиради) ва декодерлайди. Бу жараён қуйидаги кетма-кетликда бажарилади.

1 ПХ да ёзилган адрес бўйича хотирадан маълумот ХР га чақирилади.

2 ПХ да ёзилган адрес қиймати биттага оширилади.

3 Команданинг КОП қисми КРга узатилади.

Кутиш. Хотирага мурожаат қилувчи адресли командада, яъни операнд адресини кўрсатувчи адресга эга командада кутиш жараёни бўлади. Кутиш ҳолати ўқиш ҳолатидан сўнг содир бўлади ва қуйидаги кетма-кетликда бажарилади.

1 Командани адрес қисми ХР дан АР га узатилади.

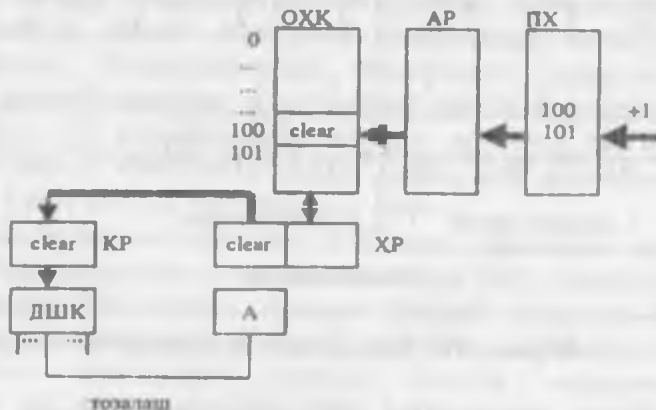
2 АРда ёзилган янги адрес бўйича маълумот хотирадан ХР га узатилади.

Бажариш. Бу жараён ҳамма командада содир бўлади (ўқиш командаси бундан мустасно).

Машина командаси бажарилишига доир мисоллар.

Бир операндли командаларнинг бажарилиши. Бундай командалар бир машина циклида ОХК дан чақирилади ва бажарилади.

1-мисол. Аккумуляторни тозалаш (CLEAR) командасини бажарилиши. Мисол учун, CLEAR командаси ОХК нинг 100-адресли жойида ёзилган бўлсин. ПХ да 100-адреснинг сони ҳосил бўлганда бир машина цикли давомида қуйидагилар бажарилади (49-расм).



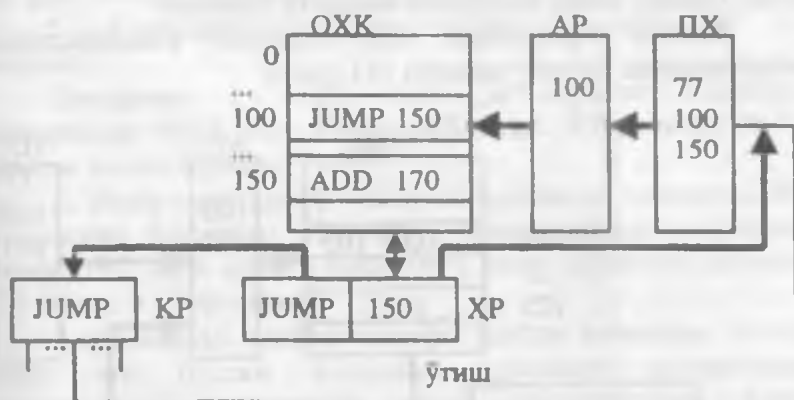
49-расм. CLEAR командасини бажарилиши ифодаловчи структуралар схемаси.

1. ПХ даги 100 сони АР га узатилади.
 2. ПХ даги ёзилган 100 соннинг қиймати биттага оширилади.

3. АРда ёзилган қийматга мувофиқ ОХК нинг 100-адресли жойидаги маълумот ХРга узатилади. Бу маълумот А ни тозалаш командасидир (CLEAR). У адрес қисмсиздир. Операция коди (КОП) КР га узатилади.

4. КР ва ДШКлар ёрдамида CLEAR командаси коди декодерланиб, шу командани бажарувчи схема ишга туширилади. Натижада аккумулятордаги маълумотни тозалувчи импульс ҳосил қилинади ва команда бажарилади.

2-мисол. Ўтиш командаси (JUMP)ни бажарилиши. Бу команда ҳам битта машина цикли давомида бажарилади. 50-расмда шу команданинг бажарилиши мисол тариқасида келтирилган.



50-расм. JUMP командасини бажарилишини ифодаловчи структура схема.

Мисол учун JUMP 150 шартсиз ўтиш командаси ОХК нинг 100- адресли жойида (ячейкасида) ёзилган бўлсин. ПХ да 100-аресининг сони ҳосил бўлганда бир машина цикли давомида қуйидагилар бажарилади.

1. ПХ даги 100 сони АР га узатилади.
2. ОХК нинг 100-адресли жойидаги маълумот ХР га узатилади. Бу маълумот JUMP 150 командасидир.

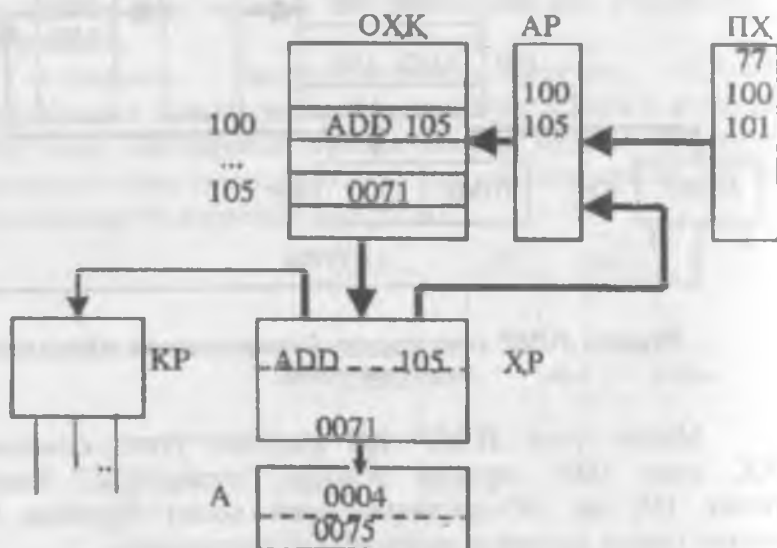
3. ХРдаги команданинг КОП қисми КР га узатилади. Натижада у декодерланиб командани бажарувчи занжирлар шай қилиб қўйилади.

4. Команданинг адрес қисми эса ПХ га узатилади. Бошқача айтганда ПХ си тарқибда 150 сони ҳосил бўлди. Демак ОХҚ дан чақириладиган навбатдаги команда 150 ячейкадандир.

Адресли командалар. Адресли командаларда (хотирага мурожаат қилувчи командалар) операндлардан бири хотирадан чақирилади. Бундай командалар бажарилганда хотирага икки маротаба мурожаат қилинади:

- хотирага биринчи мурожаат ўқиш ҳолатида амалга оширилади, яъни хотирадан команда ўқилади;
- хотирага иккинчи мурожаат бажариш ҳолатида амалга ошади, яъни хотирадан операнд ўқилади.

Мисол тариқасида ADD (қўшиш) командасининг бажарилишини кўриб чиқамиз (51-расм).



51-расм. ADD адресли командасини бажарилишини ифодаловчи структура схема.

ADD 105 командаси **ОХК** нинг 100-адресли жойида сақланаётган бўлсин. **ПХ** нинг таркиби 100 га тенг бўлган вақтда икки машина цикли давомида қуйдагилар бажарилади.

Уқиш. 1. **ПХ** нинг таркиби (100 сони) **АР** га узатилади.

2. **ПХ** нинг таркиби "1" га оширилади. Натижада **ПХ** нинг таркиби 101 га тенг бўлиб қолади.

3. **АР** га ёзилган 100 сони бўйича **ОХК** га мурожаат қилиниб, 100-адрес таркиби **ХР** га узатилади.

4. Демак **ХР** да **ADD 105** командаси ҳосил бўлди. Бу команданинг **КОП** қисми **ADD** дан иборат, адрес қисми эса 105 дир. Команданинг **КОП** қисми **КР** га узатилиб декодерланади ва ушбу командани бажарувчи занжирлар ишга шай қилиб қўйилади.

5. Команданинг адрес қисми **ХР** дан **АР** га узатилади.

Бажариш. 1. **ОХК** нинг 105-адресли жойидан (ячейкасида) 0071 сони **ХР** га узатилади. **ХР** да янги 0071 операнди ҳосил бўлади.

2. Ишга шай қилиб тайёрлаб қўйилган занжир **ADD** командасини бажаради. Натижада аккумуляторда олдиндан сақланаётган 0004 сонига янги 0071 сони қўшилиб натижа (0075 сони) **А** га ёзилади.

Адреслашда нисбий-саҳифа усули команда. Катта ҳажмга эга бўлган хотирага мурожаат қилинганда адреслашда нисбий-саҳифа усули қўлланилади. Агар хотиранинг ихтиёрий ячейкасига мурожаат қилишда команданинг адрес қисми разрядлар сони камлик қилса, хотирани ташкил қилишда саҳифа усули қўлланилади. Бунда агар команда адрес қисмининг разрядлар сони n та бўлса, хотиранинг 2^n ячейкаси қисми бир саҳифани ташкил қилади. МП системаларида одатда 256 ячейкали (2^8) саҳифалар қўлланилади. Демак хотиранинг умумий ҳажми ана шу саҳифалардан иборат бўлади.

Адреслашда саҳифа усули қўлланилганда **ПХ**си икки қисмдан иборат бўлиб, унинг "катта" разрядлари қисми саҳифа номерини кўрсатса "кичик" разрядлари қисми эса саҳифадаги ячейка адресини аниқлайди. Кўрсатилган

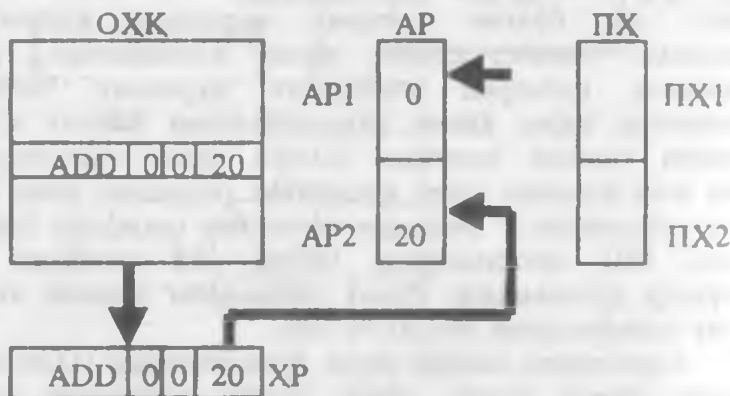
саҳифага мурожаат қилиш учун аввал ушбу саҳифа "очирилиши" керак. Хотира саҳифасининг "очирилиши" схема воситасида амалга оширилади.

Адресли команда уч қисмдан иборат бўлади: операция коди (КОП), 2 разрядли белги, силжиш. Белгининг биринчи разряди адреслашнинг нисбий саҳифа эканини аниқласа, иккинчи разряди эса, адреслашни ўзга жой орқали амалга оширилишини кўрсатади. Икки разрядли белги қийматлари қуйидагича бўлиши мумкин: 01-адреслашда нисбий-саҳифа усули бўлганда; 10-адреслаш ўзга жой орқали амалга оширилганда; 11-нисбий-саҳифа усулида ўзга жой орқали адреслаш қўлланилганда.

Адреслашда нисбий-саҳифа усули қўлланилган (команда бажарилганда) АР ва ПХ икки қисмга бўлинади:

АР:РА1 (5та разряд) ва АР2 (7та разряд), ПХ: ПХ1 (5та разряд) ва ПХ2 (7та разряд).

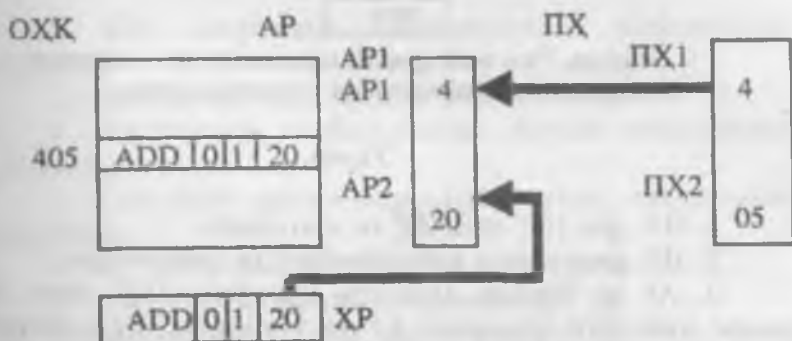
Мисоллар. 1. Адреслашнинг нисбий-саҳифа усулида белги разрядлари "0" қийматга эга бўлган ҳол (яъни-00). Бу ҳолда ижро адресининг қиймати силжишнинг қийматига тенгдир. Бошқача айтганда адреслаш 0-саҳифага бўлади. 52-расмда ADD 20 командасининг бажарилиши мисол тариқасида келтирилган. Мисолда ижро адресини ҳосил қилиш учун силжиш 20 АР2 га «0» эса АР1 га узатилади. Шундай қилиб 0-саҳифанинг 20-жойига мурожаат таъминланади.



52-расм. ADD (0-саҳифага адресланувчи) нисбий-саҳифа усулида бажариланган командани ифодалайдиган структура схема.

2. Командада адреслашнинг нисбий-саҳифа усули қўлланилганда белги разрядлари 01 бўлган ҳол. Бу ҳолда ижро адреси саҳифанинг бошланғич адреси ва силжишнинг йиғиндиси билан аниқланади. Команда адреси ПХ да ёзилган. Саҳифанинг номери ПХ1 да сақланади. Саҳифадаги жойнинг (ячейканинг) адреси ПХ2 да сақланади.

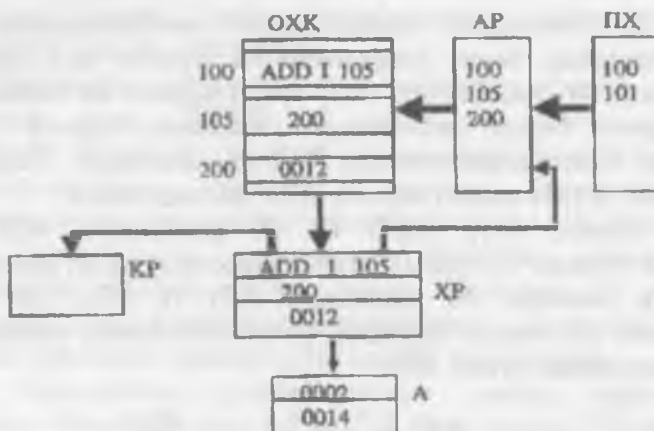
Мисол учун ADD 01 20 командаси 405 жойда ёзилган бўлсин (53-расм). Ижро адресини ҳосил қилиш учун AP2 га силжиш 20 узатилади. AP1 га ПХ1 да ёзилган маълумот узатилади. Шундай қилиб 400-жойга нисбатан 20-жой танланади (яъни 420).



53-расм. ADD нисбий-саҳифа усули билан бажарилган командани ифодаловчи структура схема.

Командаларда адреслашнинг ўзга жой орқали усулини амалга оширилиши. Бундай командалар бажарилиши жараёнида ОХК га уч маротаба мурожаат қилинади: биринчи гал командани хотирадан чақиришда (ўқиш фазасида), иккинчи гал операндни адресини аниқлаш (кутиш фазасида) ва учинчи гал операндни ўзини хотирадан чақиришда (бажариш фазасида).

Мисол. Агар хотиранинг 100-адресида ADD I 105 командаси ёзилган бўлса, учта машина цикли давомида қуйидагилар бажарилади (54-расм).



54-расм. Ўзга жой орқали адресланувчи командани бажарилишини ифодаловчи структура схема.

Ўқиш.

1. ПХ дан 100 сони АР га узатилади.
2. ПХ даги сонни қиймати биттага оширилади.
3. АР да ёзилган қийматга мувофиқ ОХК нинг 100 адресли жойидаги маълумот ХР га узатилади. Бу маълумот ADD I 105 командасидир. Бошқача айтганда ХР да ADD команда коди ва I 105 команданинг адрес қисмлари ҳосил қилинади.
4. Команда коди КР га узатилиб декодерланади, натижада шу командани бажарувчи схема ишга тайёрланади.
5. Команданинг адрес қисми (105) ХР дан АР га узатилади. Адреслашни узга жой орқали амалга оширилишини кўрсатувчи разряди МП кутиш ҳолатига ўтишини маълум қилади.

Кутиш.

1. Хотиранинг (АР да ёзилган) 105-адресли жойидаги маълумот ХР га узатилади. Бизнинг мисолда бу маълумот 200 га тенг.
2. ХР даги маълумот (200) АР га узатилади.

Бажариш.

1. Хогиранинг (AP да ёзилган) 200-адресли жойидаги маълумот XР га узатилади. Шундай қилиб XР да 0012 операнди ҳосил бўлди.

2. Қўшиш командаси ADD бажарилади, яъни 0012 сони аккумулятордаги (0002) сон билан қўшилиб натижа аккумуляторга ёзилади.

Саволлар.

1. Бир операндли командаларнинг бажарилиши [clear, jump].

2. Адресли командаларнинг бажарилиши.

3. Адреслашда нисбий-саҳифа усули команданинг бажарилиши.

4. Ўзга жой орқали адреслаш усули команданинг бажарилиши.

5. МП интерфейси деганда нимани тушунасиш?

6. Синхронлаш, машина такти нима?

7. Машина ва команда цикли нима?

8. МП ўқиш ҳолатида деганда нимани тушунасиш?

9. МП кутиш ҳолатида деганда нимани тушунасиш?

10. МП бажариш ҳолатида деганда намани тушунасиш?

15-МАЪРУЗА.

МАЪЛУМОТЛАРНИ КИРИШ-ЧИҚИШНИИ ПРОГРАММА АСОСИДА БОШҚАРИШ

Маъруза режаси.

1. Синхрон ва асинхрон алмашув коди, буйруқ коди.
2. КОП, қурилмани аниқловчи код, буйруқ коди.
3. Қурилмани танловчи, бошқарув, берилганларни узатувчи линиялар.
4. Ўтказувчи линия.
5. Узиш линияси.

Кириш-чиқиш қурилмалари (КЧК) иштирокида маълумотлар алмашувини программа ёрдамида бошқаришни маълумотлар алмашувини программа асосида бошқариш (МАПАБ) деб аталади, МАПАБ кириш-чиқиш командаси (ЮТ) ёрдамида ташкил қилинади. ЮТ командаси уч хил бўлади: шартсиз (синхрон), шартли (асинхрон) ва программани узувчи.

Синхрон алмашувида ташқи қурилма билан МПС бир вақтнинг ўзида маълумотлар алмашувига тайёр бўлишлари керак. Албатта бундай ҳолни ташкил қилиш қийин, шунинг учун синхрон алмашуви жуда кам қўлланилади.

Асинхрон алмашуви программа асосида ташкил қилинади (55-расм). Маълумотларнинг бундай алмашувининг амалга ошириш учун МП ташқи қурилманинг "тайёр" (алмашувга) ҳолга келишини доим кузатади. Ташқи қурилма "тайёр" эканлиги ҳақида сигнал бериши биланок маълумот алмашуви бошланади.



55-расм. Алмашувни программа асосида асинхрон ташкил қилиш.

Программани узиб маълумот алмашувини ташкил қилиш учун МП да, ташқи қурилмадан "узиш" сигналини қабул қилувчи, махсус кириш мавжуддир. МП ҳар бир команда бажарилиб бўлгандан сўнг махсус киришда сигнал бор йўқлигини аниқлайди. Агар бу киришда сигнал йўқ бўлса, МП навбатдаги командани бажаради. Акс ҳолда МП ташқи қурилмага "узишга сўров қабул қилинди" деган жавоб сигнали юбориб, шу сўровни ташкил қилувчи қисм программани бажаришни бошлайди. Бошқача айтганда маълумот алмашуви бошланади. Узиш қисм программаси таркибида ИОТ командаси ҳам бўлади. Қисм программаси ишлаб бўлгандан сўнг бошқарув асосий программага берилади. 56-расмда ИОТ командасининг формати, 57-расмда эса МАПАБ да иштирок қилувчи қурилмалар тасвирланган.

Чиқиш - кириш КОП	Қурилмани аниқловчи КОП	Буйруқ КОП
3	6	3

56-расм. ИОТ командасининг формати.

Буйруқ коди учун ҳам учта разряд ажратилган бўлиб, у ташқи қурилмалар учун $2^3=8$ хил буйруқ ёзилиши мумкинлигини кўрсатади. Бу кодлар ҳам ташқи қурилмада декодерланади. Одатдагидек ИОТ командаси хотирадан ХР га чақирилади. Команда коди КР да ва команда дсшифраторида дешифрация қилиниб ИОТ командасини бажарилишини ташкил қилувчи синхрон генераторини ишга туширади ва кириш-чиқиш фазаси бошланади.

Қурилма танловчи линиялар. Қурилмани аниқловчи код разрядлари ХР да сақланади. Кириш-чиқиш командаси шу кодлар ёрдамида ташқи қурилмани танлаб олади. Бу разрядлар умумий (берилганлар) шина орқали ҳамма ташқи қурилмаларга узатилади. Қурилмани аниқловчи кодлар "калит" вазифасини бажаради, яъни ҳар бир код фақат битта "қулфни" оча олади. Адабиётларда бу қулфни *селектор* деб аташади. Демак "калит" "қулфга" мос келса шу селектор, яъни ташқи қурилма МП га уланади. Бу шинадаги линиялар мос равишда DS0-DS5 деб белгиланади (58-расм).

Бошқарув линиялари. Танланган ташқи қурилма қандай иш бажаришини ХРда ёзилган буйруқнинг коди аниқлайди. Бошқарув линиялари ҳамма ташқи қурилмалар билан боғланган. Лекин буйруқ коди шинани фақат биргина ташқи қурилма билан уланишини таъминлайди. Бошқача айтганда буйруқ кодини фақат бир қурилма қабул қила олади. Буйруқ коди учун учта разряд ажратилганлиги сабабли МП дан фақат учта линия (C0,C1,C2,) чиқади.

Берилганларни узатувчи линиялар. ИОТ командаси ёрдамида ташқи қурилма билан аккумулятор ўртасида маълумот алмашуви бажарилади. Берилганларни узатувчи линиялар ҳар бир ташқи қурилмадаги стробланувчи "И" схема билан туташган бўлади. Аниқловчи код танланган қурилмагагина ("И"схемасига) стробловчи сигнал берилади. Демак, стробловчи сигнални қабул қилган қурилма маълумот алмашувида қатнашади.

Ўтказувчи линия. Ўтказувчи линия битта бўлиб маълумотларни асинхрон алмашувини ташкил қилишда ишлатилади. Ҳар бир ташқи қурилманинг алмашувда иштирок этишга тайёр эканлигини кўрсатувчи байроқчаси, яъни тригтери бўлади. Агарда ташқи қурилма маълумотлар

алмашувида иштирок қилишга тайёр бўлмаса, унинг иштирок байроқчаси (тригтери) "0" ҳолатда бўлади. Бундай ҳолатда ташқи қурилма олдинги командани бажараётган ёки маълумотлар тайёрлаётган бўлади. Байроқ тригтерларининг чиқиши ташқи қурилма селектори билан стробланиб сўнг ўтказувчи линияга уланади. Байроқ тригтери ҳолатини аниқлаш учун ташқи қурилма адреси кўрсатилган кириш-чиқиш командаси бажарилади. Агар байроқ тригтери "1" ҳолатда бўлса маълумот алмашувини бошлаш учун ташқи қурилмага иккинчи кириш -чиқиш командаси узатилади. Агар байроқ тригтери "0" ҳолатда бўлса, кириш-чиқиш командасининг бажарилиши шу байроқча "1" ҳолатни қабул қилгунча қолдирилади.

Ҳар бир ташқи қурилманинг байроқчаси ўтказувчи линияга уланган. Кириш-чиқиш командаси бажарилишида танланган ташқи қурилма байроқчасининг ҳолати аниқланиб ўтказувчи тригтерга ёзиб қўйилади. Ҳар бир кириш-чиқиш командаси худди шу ўтказувчи тригтер ҳолатини текшириш билан бошланади. Агар бу тригтер "0" ҳолатда бўлса (бундай ҳолат ҳамма ташқи қурилмаларнинг байроқчалари "0" бўлганда содир бўлади) ПХ программанинг навбатдаги команда адресини кўрсатади. Агар кириш-чиқиш командаси бажарилишида ўтказувчи тригтер "1" ҳолатда бўлса, ПХ даги адрес қиймати иккига оширилиб программанинг навбатдаги командаси бажарилмай ундан кейингиси бажарилади. Бу ҳолни қисқа қилиб қуйидагича ёзиш мумкин.

Ўтказувчи тригтер "0" бўлса, $I=I+1$.

Ўтказувчи тригтер "1" бўлса, $I=I+2$.

Шундай қилиб, асосий программа икки тармоқдан иборат бўлиши мумкин: биринчи тармоқда ташқи қурилма алмашувга тайёрлигини инобатга олувчи ҳол ва иккинчи тармоқ ташқи қурилма алмашувга тайёр эмаслигини инобатга олувчи ҳол. Албатта ташқи қурилма алмашувга тайёрлигини аниқлаш учун ҳам маълум вақт сарфланади.

Узиш линияси. МП системасида ҳисобланаётган программани тўхтатиб ташқи қурилма (ёки ички қурилма)

сўровига мос программа ҳисобини бошланишига узиш деб аталади. Одатда ташқи қурилма сўровига мос программа маълумот алмашувини ташкил қилувчи программа бўлади. Бундай алмашувнинг хусусияти шундаки, программанинг узилиш сабабчиси ташқи қурилмалардан бўлади. Ташқи қурилма байроқ тригтери қурилманинг узишга сўровини ҳабар қилиш учун ишлатилади. Қурилма байроқ тригтери умумий узиш линиясига уланиб узиш гармоғини мантиқан бошқаради. Шу сабабдан узиш линияси тўғридан-тўғри ("И" схемасиз) ташқи қурилмаларнинг байроқ тригтерлари билан боғланади.

57-расмда МПС сўров ташқи қурилмадан келиши кўрсатилган. МПС га сўровни қабул қилгандан сўнг асосий программани ҳисобини тўхтатиб сўровга мос программа ҳисобини бошлайди.

Оддий узишни ташкил қилувчи мантиқий схема таркибига "И" схемаси, рухсат ва узиш тригтерлари киради (57-расм). "И" схемасини рухсат тригтери бошқаради. Агар рухсат тригтерининг чиқишда "0" сигнали бўлса, "И" схемасининг чиқишида ҳам "0" бўлади (яъни "И" схемаси "ёпиқ" бўлади). Рухсат тригтери эса программа асосида бошқарилади. Узишга рухсат командаси (ION) рухсат тригтерини "1" ҳолатга келтиради (RS-тригтерининг S киришига "1" берилади). Узишни ман қилувчи команда (IOF) рухсат тригтерини "0" ҳолатга келтиради (R киришга "1" берилади). Демак, узиш линиясини улаш (рухсат) ёки узиш (ман қилиш) ION ва IOF командалари ёрдамида ташкил қилинар экан. ION командаси "И" схемасининг биринчи киришини очгандан сўнг, схеманинг иккинчи кириши узиш линиясидан сигнал кутади. Агар бу линиядан узиш сигнали келса, "И" схемаси очилиб, унинг чиқишида "1" сигнали ҳосил бўлади ва узиш тригтерининг S киришига узатилади. Натижада узиш тригтерининг чиқишида "1" сигнали ҳосил бўлади ва у рухсат тригтерини "0" ҳолатига келтиради (чунки бу сигнал R киришга берилади). Рухсат тригтерининг чиқишидаги «0» сигнали «И» схемасининг биринчи киришига берилиб, узиш сигнали кириши "узилади". Шунинг учун узиш сўровига мос программа ишлаб бўлиши билан ION командаси бажарилиши керак. Бу

команда "И" схемасининг биринчи киришига "1" сигналини беришни таъминлаб, узиш сигнали киришини "улайди".

Агар МПС узишга сўровни қабул қилса, ПХ га сўровга мос программа биринчи командасининг адреси ёзилади ва шу программани бажарилиши бошланади.

Агар бир нечта ташқи қурилмадан бараварига узишга сўров келса, МПС бу сўровларни англаб ололмайди. Чунки ташқи қурилмаларнинг байроқ триггерлари умумий узиш линиясига "ИЛИ" схемаси орқали уланган. Бундай ҳолларда сўровларни таҳлил қилувчи программа бир нечта кириш-чиқиш командаларини бажариб, қайси қурилманинг байроқ триггери "1" ҳолатдалигини аниқлайди. Таҳлил программа шундай қурилмани аниқлаб бўлиб, сўровга мос программани бажарилишига бошқарув беради. Ташқи қурилма байроқ триггерининг ҳолатини аниқлашда SKIP командасидан фойдаланилади. Байроқ триггерлари ташқи қурилма селекторлари ёрдамида строблангани учун, МП танловчи мантикий схема ёрдамида ташқи қурилмаларни кетма-кет сўраб, байроқ триггери ҳолати "1" бўлган қурилмани аниқлайди. Бу эса узишга сўров берган қурилма бўлади.

Агар узиш сўровлари кўп бўлса, уларга приоритетлар бириктирилади. МПС да узиш приоритет системаси КИС кўринишида бўлади. У МПК таркибига киради.

Узиш системалари программа ва схема кўринишида бўлади. Программали узиш *приоритет* системаларининг узиш сўровига жавоб бериш вақти схемали узиш приоритет системасининг жавоб бериш вақтидан анча кўплиги билан фарқ қилади.

Саволлар.

1. Синхрон ва асинхрон алмашувларни ташкил қилиш.
2. Кодларнинг вазифалари.
3. Қурилма танловчи, бошқарув, берилганларни узатувчи линияларни ишлаши ва ишлатилиши.
4. Ўтказувчи линияни ишлатилиши ва иши.
5. Узиш линиясининг ишлатилиши ва иши.
6. Маълумотлар алмашувини программа асосида бошқариш (МАПАБ) деганда нима тушунилади?
7. Программани узиб маълумот алмашуви қандай ташкил қилинади?
8. IOT командасини чизиб унинг қисмларидаги кодларни тушунтириб беринг.
9. МАПАБда иштирок қилувчи қурилмаларни номма-ном айтиб беринг.
10. МАПАБда иштирок қилувчи қурилмаларни иш принципини айтиб беринг.

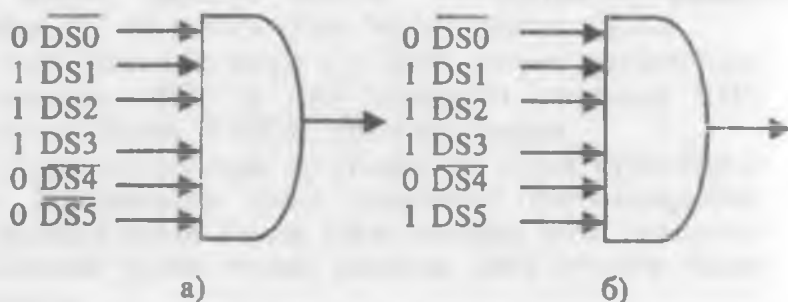
16-МАЪРУЗА.

ПРОГРАММАЛАНУВЧИ КИРИШ-ЧИҚИШ ИНТЕРФЕЙСИНИНГ ТАРКИБИ

Маъруза режаси.

1. Селектор қурилмаси.
2. Буйруқ дешифратори. Буйруқ триггери.
3. Берилганлар шинасидаги кириш вентиллари.
4. Берилганлар линияларидаги чиқиш вентиллари.

Селектор қурилмаси. Умумий шинага уланган ҳар бир ташқи қурилманинг ўз селектори бўлади (58-расм). Ҳар бир селектор ўз кодига эга бўлиб, шинада шу код ҳосил бўлганда унинг чиқишида "1" сигнали ҳосил бўлади.



58-расм. Қурилма селектори.

Селекторнинг ("И"- схемасининг) ҳар бир киришига шинанинг ҳар бир линияси уланади. 58-а расмда келтирилган селекторнинг кириш-чиқишлари орасидаги муносабат

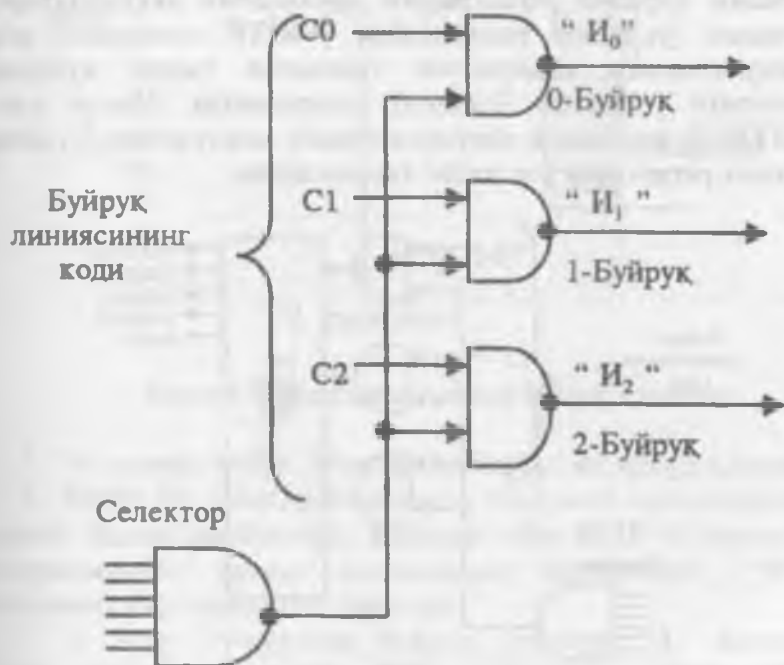
$$\text{Чиқиш} = \overline{DS0} * DS1 * DS2 * DS3 * \overline{DS4} * \overline{DS5}$$

қўринишида бўлади.

Демак, селекторнинг чиқишида "1" сигнали ҳосил бўлиши учун DS0, DS4, DS5 киришларига "1", DS0, DS4, DS5 киришларига эса "0" сигнали берилиши шарт.

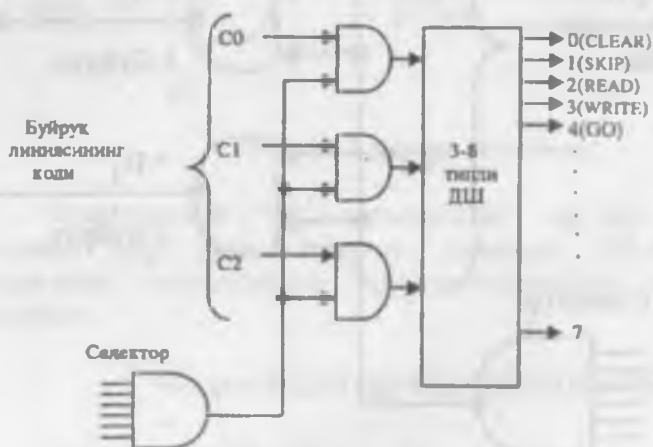
Буйрук дешифратори. Бошқарув линиялари ҳар бир ташқи қурилмага уланиб, шу қурилма селекторининг чиқиши билан стробланади. Шунинг учун буйрукни фақат танланган ташқи қурилма олади.

Ташқи қурилманинг таркибида буйрук дешифратори ҳам бўлади. Буйрук дешифраторининг тури ташқи қурилманинг вазифаларига қараб танланади. Бошқарув сигналларини дешифрацияловчи оддий схема 59-расмда келтирилган. Агар МПС СО разрядда "1" бўлган кириш-чиқиш командасини узатганда қурилма селектор чиқишида ҳам "1" бўлса, "И₀" схемасининг чиқишида "1" сигнали ҳосил бўлади. Бунда "И₀" чиқиш бошқарув линияси бўлиб 0-буйрукни бажарилишини таъминлайди. Худди шу йўсинда 1,2-буйруқлар ҳам бажарилади.



59-расм. Бошқарув сигналларини дешифрациялаш.

Агар ташқи қурилма учтадан ортиқ амал бажарса, икки киришли буйруқ дешифратори старли бўлмайди. Мисол учун уч киришли дешифратор ўзининг саккиз чиқиши билан 8 хил буйруқни бажариш имконини беради. 60-расмда бешта командани бажарилишини ташкил қилиш учун уч киришли дешифратор қўлланилганлиги мисол тариқасида келтирилган. Бу командалар: **CLEAR** (тозалаш), **SKIP** (рухсат), **READ** (ўқиш), **WRITE** (ёзиш) ва **GO** (бажариш). **CLEAR** командаси танланган қурилманинг байроқ тригтерини «0» ҳолатига келтиради. Мисол учун **CLEAR** 19 командаси 19-ташқи қурилманинг байроқ тригтерини «0» ҳолатига келтиради. **SKIP** командаси қурилма байроқ тригтерни рухсат линиясига улайди. Мисол учун **SKIP** 29 командаси 29-ташқи қурилма байроғини рухсат линиясига улайди. **READ** командаси танланган ташқи қурилма регистридаги маълумотни аккумуляторга узатишни (ўқишни) таъминлайди. Мисол учун **READ** 19 командаси 19-ташқи қурилма регистридаги маълумотни аккумуляторга узатишни (ўқишни) таъминлайди. **WRITE** командаси эса, аккумулятордаги маълумотни танланган ташқи қурилма регистрига узатишни (ёзишни) таъминлайди. Мисол учун **WRITE** 05 командаси аккумулятордаги маълумотни 5-ташқи қурилма регистрига узатишни таъминлайди.



60-расм. Командани бажарилишида дешифраторни қўллаш.

Байроқ триггери. 61-расмда ташқи қурилманинг байроқ триггери келтирилган. Байроқ триггерининг чиқиши узиш ёки рухсат линияларига уланган бўлиши мумкин. Ташқи қурилма, шу қурилма суровига жавоб берувчи қисм программасини бажарилишига суровни узиш линияси киришига (яъни процессорга) беради. Рухсат линияси кириши байроқ триггери ҳолатини аниқлашда ишлатилади. (SKIP командаси). SKIP командаси танланган қурилма байроқ триггерининг ҳолатини процессор рухсат триггерига узатади (ёзади). SKIP 74 командаси қуйдагиларни бажаради.

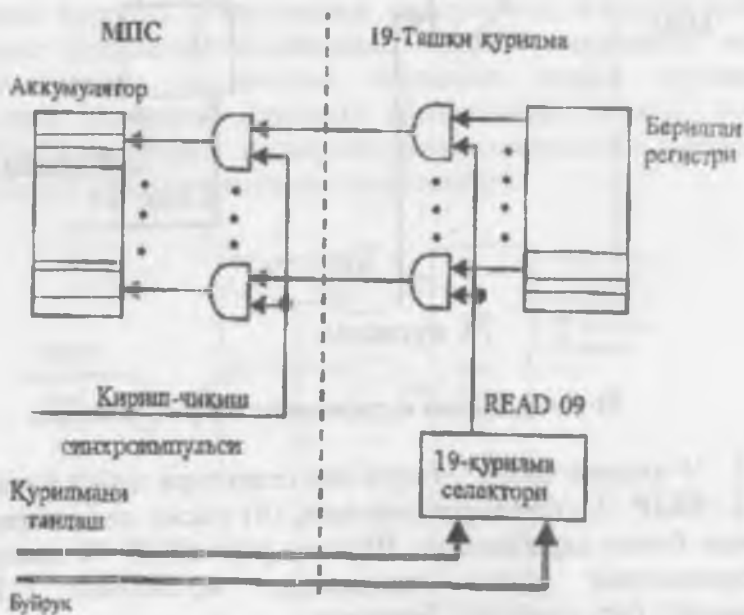


61-расм. Ташқи қурилманинг байроқ триггери.

1. 74 кодини фақат 74-қурилма селектори қабул қилади.
2. SKIP 74 бошқарув линияси (61-расм) селекторнинг чиқиши билан стробланади. Шунинг учун SKIP 74 линияси 74-қурилманинг рухсат линиясидаги вентилнинг ("И"-схеманинг) бир киришига берилади.
3. Агар 74-қурилма байроқ триггери "1" ҳолатда бўлса, рухсат линиясига "1" узатилади, чунки "И"

схеманинг иккала киришига энди "1" берилади. Бу байроқ тригтерини процессор билан уланишини таъминлайди. Процессор байроқ тригтери ҳолатини қабул қилгандан сўнг маълумот алмашуви бошлайди. Албатта бунда байроқ тригтери "0" ҳолатга келтирилади, яъни CLEAR 74 командаси ёрдамида буйруқ дешифраторининг CLEAR линиясига "1" сигнали берилади (буйруқ тригтерининг R киришига).

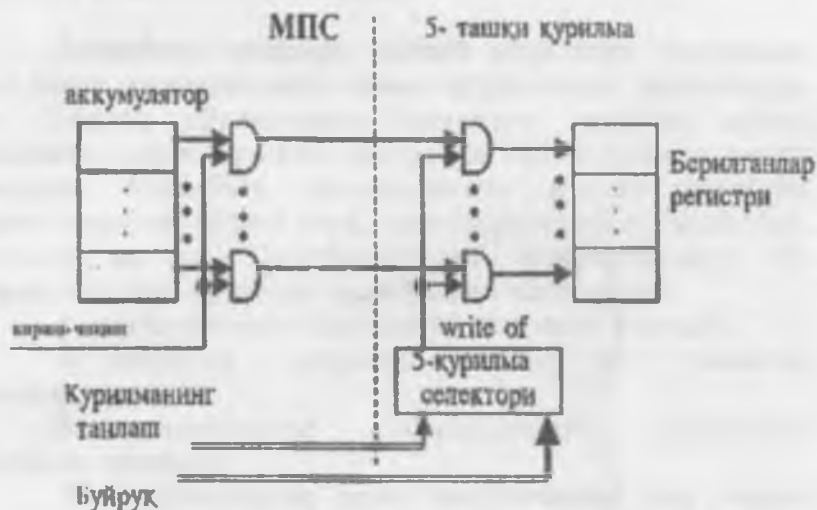
Берилганлар шинасидаги кириш вентиллари. Аккумуляторнинг ҳар бир разряди ўзининг кириш линиясига эгадир (62-расм). Ташқи қурилма регистрининг ҳар бир разрядининг чиқиши ҳам ўзининг чиқиш линиясига эга. Бу чиқиш линиялари ташқи қурилма селекторининг сигнали билан стробланади. Кириш-чиқиш командаси ташқи қурилма адресини ва буйруқ кодини «Қурилмани танлаш» ва "Буйруқ" шиналарига узатади. Танланган ташқи қурилманинг берилганлар линиясидаги вентиллари очилиб, маълумот аккумуляторга берилганлар регистрдан узатилади.



62-расм. Берилганлар шинасидаги кириш вентиллари.

Бунда фақат танланган қурилма вентиллари очилади (қурилма селекторининг чиқиш сигнали ёрдамида). Вентилларнинг иккинчи киришларига маълумотлар берилганлар регистрининг мос разрядларидан узатилади. Шу тариқа маълумот ташқи қурилма берилганлар регистридан аккумуляторга узатилади.

Берилганлар линияларидаги чиқиш вентиллар. Аккумуляторнинг ҳар бир разряди ҳам ўзининг чиқиш линиясига эга. Ташқи қурилма регистрининг ҳар бир разряди ҳам ўзининг кириш линиясига эга (63-расм).

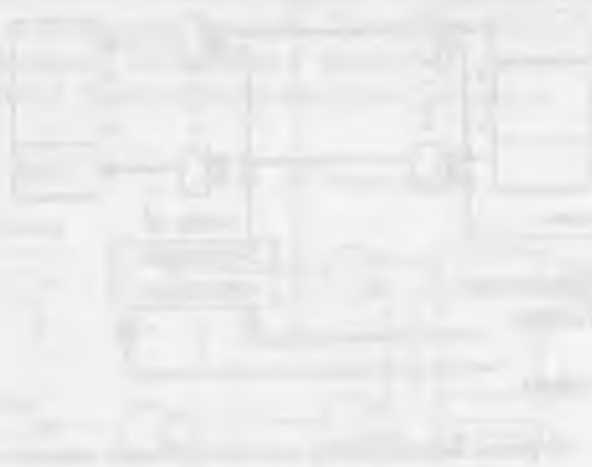


63-расм. Берилганлар линияларининг чиқиш вентиллари.

Бу кириш линиялари ташқи қурилма селекторининг чиқиши билан стробланади. Кириш-чиқиш командаси ташқи қурилма адресини ва буйруқ кодини "Қурилмани танлаш" ва "Буйруқ" шиналарига узатади. Танланган ташқи қурилманинг берилганлар линиясидаги вентиллар очилиб, маълумот аккумулятордан берилганлар регистрига узатилади.

Саволлар.

1. Селектор қурилмаси ҳамда буйрук дешифраторининг вазифалари ва ишлаши.
2. Буйрук триггерининг вазифаси ва ишлаши.
3. Берилганлар шинасидаги кириш вентилларининг вазифаси ва ишлаши.
4. Берилганлар линияларидаги чиқиш вентилларининг вазифалари ва ишлаши.



17-МАЪРУЗА.

АССЕМБЛЕР ТИЛИ. УМУМИЙ ТУШУНЧАЛАР, БЕРИЛГАНЛАР ВА КОМАНДАЛАРНИ ЁЗИШИ

Маъруза режаси.

1. Умумий тушунчалар.
2. Берилганларни ёзилиши.
3. Командаларни ёзилиши.

Ассемблер тилининг асосий афзаллиги программа-нинг барча элементларини символ кўринишида ифодалашдир. Символ кўринишдаги номларни иккилик кодига ўтказишга ассемблерловчи программа ёки ассемблер амалга оширади. Ассемблер программасида кўплаб символик кодлар учрайди. Мисол учун, идентификаторлар, символлар, меткалар ва ҳ.к. Программалашда чалкашликларга йўл қўймаслик учун қуйидаги таърифларни келтирамиз:

1. метка-команда адресининг символик номидир;
2. мнемокод - операция кодининг (коп) символик номидир;
3. идентификатор – «берилганнинг – адреснинг» символик номидир.

Идентификаторлар метка майдончасида ҳам учраши мумкин (DB, DW, DS директиваларида). Мумкин бўлган символлар учун алфавит сифатида ASCII коди қабул қилинган.

Агар ассемблер программаси машина кодидаги программани ҳосил қилса ва бажарса, бундай ассемблер программасини табиий ассемблер программаси деб аташади. Табиий ассемблернинг ишлаши учун 8-16 Кбайт хотира етарли бўлади. Агар ассемблер программаси доимо ОХКда бўлса, у *резидент ассемблери* деб аталади. Акс ҳолда, у резидент бўлмаган ассемблер деб аталади.

Ассемблерлаш натижасида ҳосил бўлган программани объект программаси деб аташади.

Кросс-ассемблерлари шундай ассемблер программаларки, улар анча қувватли машиналарда бажарилса ҳам ҳосил бўлган объект программаси бажарилишга тайёр бўлмайди. Одатда кросс-ассемблери юқори даражати (масалан) тилларда программаланиб, мос транслятори бўлган ихтиёрий ҲС да бажарилиши мумкин. Кросс-ассембленинг афзалликлари: программачига ҲС нинг ҳисоблаш ресурсларидан гулиқ фойдаланиш имкониятини беради; редакторлашда кенг имконият яратилади; объект программасини ташқи хотирага ёзади, натижада уни МП системаси хотирасига ёки ДХҚ программаторига ёзиш имконияти яратилади.

Ассемблер программаси командалар кетма-кетлиги кўринишида ёзилади. Ассемблер командасини оператор деб ҳам аташади.

Махсус бланкнинг ҳар бир мисрасига фақат битта ассемблер командаси ёзилади. Ассемблер тилининг ҳар бир операторига фақат битта мос (машина) команда мавжудлиги тилининг энг асосий хусусиятидир. Шунинг учун ассемблерда программалаш машина тилида прграммалашнинг афзалликларини ўзида сақлайди ва "қўлда" программалашнинг камчиликларидан холис қилади.

Ассемблер тилида ёзилган ҳар бир мисра тўртта майдончадан иборатдир: 1) метка учун майдонча; 2) мнемокод учун майдонча; 3) операндлар учун майдонча; 4) комментарий учун майдонча.

Биринчи учта майдончаларнинг таркиби ассемблер программасининг файли учун берилганлар бўлиб МПС га киритилади. Охириги майдончанинг таркиби программани ўқиш учун қулайлик яратиш мақсадида ёзилган ахборотлардир.

Ассемблер мисраси майдончалари

1. Метка майдончаси. Метка майдончасига ёзилиши мумкин бўлган метка, шу мисрада ёзилган команданинг хотирадаги адресини аниқлайди.

Метка биттадан то 5 гача символлардан иборат бўлиб, ҳар доим биринчи символ ҳарф бўлади. Метканинг символлари ҳарф ва рақамлардан иборат бўлади. Охириги

символдан сўнг доимо икки нукта қўйилади. Метка сифатида ассемблернинг асосий сўзлари (ключевые слова) ишлатилмайди.

Лекин битта операторга бир нечта метка қўйиш мумкин.

Мисоллар:

1) **BEG: MVI D,5**

2) **LOOP1:**

LOOP2: ANI AFH

JMP LOOP1

JZ LOOP2

Биринчи мисолда **MVI D,5** командаси **BEG** меткаси билан белгиланган. Иккинчи мисолда келтирилган программа фрагментида **ANI AFH** командаси 2 та метка билан белгиланган (**LOOP1** ва **LOOP2**). **JMP** ва **JZ** командалари бошқарувни, ҳар икки ҳолда ҳам, **ANI AFH** командасига беришади. Демак, трансляция вақтида **LOOP1** ва **LOOP2** меткаларига бир хил адрес берилади.

2. Мнemoкод майдончаси. Бу майдончанинг таркиби мнemoкод командасидан иборат бўлиб, бажариладиган команданинг функциясини ифодалайди.

3. Операнд майдончаси. Команда тили ва адреслаш усулига қараб операнд майдончаси таркиби қуйидагилардан иборат бўлиши мумкин: идентификаторлар; регистрларнинг номи; меткалар; кириш-чиқиш портларининг идентификаторлари; рақамли ва символли константалар ва ифодалар.

Константалар: а) 16лик санoқ системаси константалари ишорасиз бутун сон кўринишида ёзилади ва **H** симболи билан тугалланади. Константадаги символларнинг сони команда тури билан аниқланади. Агар константа бевосита берилган бўлса ёки кириш-чиқиш портларининг абсолют адресларини ифодаласа 3 та символдан иборат бўлади (**H** ни ҳам ҳисоблаб).

б) 10 лик санoқ системаси константаси ишорасиз бутун сон кўринишида ёзилади ва унинг охирига **D** симболи ёзилиши шарт эмас.

в) 8лик санок системаси константаси 8лик рақамлар кетма-кетлигидан иборат бўлиб охири 0 символи билан тугалланади.

г) 2лик санок системаси константаси - 2лик рақамлар кетма-кетлигидан иборат бўлиб, охириги 0 символи билан тугалланади.

д) символли константа - ASCII кодидаги символлар кетма-кетлигидан иборат бўлиб, қўштирноқ орасига олинади.

Мисоллар:

1. 2CFH, EH-16лик санок системасидаги берилганлар;
2. 37560-8 лик санок системасидаги берилганлар;
3. 010101B, "DATA"- 2лик ва символик константалар.

Идентификаторлар. Идентификатор ёзиш қоидаси метка ёзиш қоидаси қабидир. H,L регистрларидан фойдаланувчи ўзга жой орқали адреслаш командаларида операнддан сўнг M символи ёзилиш қабул қилинган.

Ўтиш командалари операнд майдончасида ўтиш адреси сифатида программа ҳисобчиси (ПХ) таркибига нисбатан алгебраик силжиш қўлланиши мумкин. Бунда :D: символитдан фойдаланилади.

Мисол: T: JMP :D: +2ØH командаси бошқарувни T+2Ø адресли командага узатишини ифодалайди, R:JMP:D:-6H - бошқарув R-6 адресли командага узатилишини ифодалайди.

Ифодалар. Операнд майдончасига ёзилиши мумкин бўлган энг мураккаб конструкцияга ифода киради. Ифода операнд сифатида юқорида қўрилган барча турдаги берилганларни арифметик ва мантиқий амаллар билан боғланган ҳолда берилиши мумкин. Ифоданинг аргументи 15 битли ишорасиз бутун сон ҳисобланса, ифоданинг қиймати бўлиб эса 16 битли ишорасиз бутун сон ҳисобланади. Арифметик амалларнинг кодлари +, -, *, /. X MOD Y амалининг натижаси X ни Y га бўлиб натижанинг бутун қисмига тенг. Мумкин бўлган мантиқий амаллар:

а) NOT X - X нинг акси;

б) X AND (OR, XOR) Y - X ва Y аргументлар конъюнкцияси (дизъюнкцияси, mod 2 асосида қўшиш);

в) X SHR(SH1) Y - аргумент X ни ўнгла (чапга) Y бит суриш ва бушаган жойларга нол ёзиш;

Мисоллар:

1) EX1: MVI C,10+AH/2 - C регистрига 15 ни ёзиш;

2) EX2: ADI 24 MOD 5 - аккумулятор таркибини 4 га ошириш.

Изоҳ. MOD, NOT ва ҳ.к. операцияларнинг идентификаторлари аргументларидан пробел билан ажратилиб ёзилади.

Амалларни бажарилиш приоритетлари:

1) кўпайтириш; 4) қўшиш; 7) AND;

2) MOD; 5) айириш; 8) OR;

3) суриш; 6) NOT; 9) XOR.

Амалларни бажариш приоритетларини ўзгартириш учун қавслардан фойдаланилади.

Саволлар.

1. Метка, мнемокод ва идентификатор нима?
2. Табиий ва кросс ассемблерлари. Ассемблернинг хусусияти.
3. Ассемблер майдончалари.
4. Константалар, идентификаторлар, ифодалар.

18-МАЪРУЗА.

АССЕМБЛЕР ДИРЕКТИВАЛАРИ ВА КОМАНДАЛАРИ

Маъруза режаси.

1. Ассемблер директивалари.
2. Ассемблер командалари.

Ассемблер директиваси ҳеч қачон объект программанинг командасини ҳосил қилмайди. Балки ассемблерлаш жараёнида ассамблер программасига маълум бир амални бажарилашини кўрсатади. Ассамблер директивалари: ассамблерлаш тартибини аниқлайди, ахборотларни хотирага жойлайди, символик номларга қийматларни узолаштиради, хотирада жойларни резервлайди ва бошқа функцияларни бажаради.

1. **ORG** директиваси (программанинг бошланиши). Қуйидаги форматга эга: **ORG <ифода>**. Ифоданинг қиймати 16 битли адрес бўлиб хотира ячейкасини аниқлайди. Бу ячейкага навбатдаги команданинг биринчи байти ёки берилгани жойлаштирилади. **ORG** директивасининг янгиси учрагунча командалар ва берилганлар хотиранинг қўшни ячейкасига жойлаштирилади. Агар программанинг бошланишида **ORG** директиваси бўлмаса операнди 0 бўлган **ORG** директиваси бор деб қабул қилинади. Програмада бир нечта **ORG** директива бўлиши мумкин. Бу директива хотирада жойларни резервлаш функциясини бажариши ҳам мумкин. Мисол учун, программанинг қуйидаги фрагментида **ORG** директива хотирада 100 байт жойни резервлайди.

```
ADD N
JMP CONT
ORG :a: +100
CONT: MOV A,M
```

2. **END** директиваси (трансляция тугади). Формати: **МЕТКА: END**. Бу директива ассемблер программасига

ассемблерланаётган программани тугаганлиги тўғрисида ахборот беради.

3. EQU директиваси (тўғри ўзлаштириш). Формати:
МЕТКА: EQU <ифода>.

Бу директива ёрдамида ифоданинг қиймати метка майдончасига ёзилган идентификаторли ўзгарувчига ўзлаштирилади.

Программалашда барча EQU директивалари программанинг бошланишига ёки охирига кетма-кет ёзиб қўйилади.

4. SET директиваси (ҳолатга келтириш). Директиванинг формати ва бажарилиши худди EQU директиваси сингари. Лекин EQU директивасидан фаркли ўлароқ ўзгарувчининг қийматини янги SET директиваси ёрдамида ўзгартириш мумкин.

5. IF ва ENDIF директивалари. IF ва ENDIF (агар охири) шартли ассемблерлаш директивалари программалашда қуйидагича қўлланилади:

МЕТКА: IF <ифода>

Ассемблер

командалари

МЕТКА: ENDIF

Ассемблерлаш жараёнида IF директиваси операнд майдончасидаги ифода қиймати ҳисобланади. Агар бу қиймат "0" бўлса, IF ва ENDIF орасидаги операторлар объект программа таркибига киритилмайди. Акс ҳолда программада IF ва ENDIF директивалари йўқдек қабул қилинади.

6. DB директиваси (байтни аниқлаш). Формати:
МЕТКА: DB <рўйхат>.

DB директиваси қиймати 8 битли ифодалар кетма-кетлигидан ёки қўштирноқ орасига олинган символлар кетма-кетлигидан иборат операнд бўлиши мумкин. Ифодалар ҳам вергул билан бир-биридан ажратилади.

DB директиваси бажарилганда, ушбу директивадан олдинги команда хотирада жойлашган ячейкадан кейинги ячейкаларига ифодаларнинг қийматлари ёки символларнинг кодлари кетма-кет жойлаштирилади.

7. DW директиваси (сўзни аниқлаш) формата DW директива формати билан бир хил. Лекин рўйхат элементлари ифодалардан иборат бўлади. Ифодалар 16 битли қийматларга эгадирлар ва жуфт байтлар қўшни ячейкаларда сақланади.

8. DS директиваси (хотирани аниқлаш). Формати: **МЕТКА: DS <ифода>**.

Ифоданинг ҳисобланган қиймати, хотирага берилганларни ёзиб олиш учун; резерв ячейкалар сонини белгилайди. Демак, DS директивасидан кейинги операторнинг адреси билан DS директивасидан олдинги команда адреслари орасидаги фарк ифоданинг қийматига тенг бўлади.

Хужжатларни листинглаштиришда қулайликларга эришиш учун қуйидаги директивалар мавжуд.

9. SPC - босмага чиқаришда листингда мисра ўтказиб юборилади.

10. PAGE - кейинги бетга ўтиш.

11. TITLE - кейинги босмага ўтиш ва директива операнди майдончасида кўрсатилган сарлавҳани симметрик босмага чиқариш.

12. Макрокомандалар. Ассемблер тилида макро-аниқлашни расмийлаштиришни **MACRO** ва **ENDM** директиваси амалга оширади.

Формати: <номи> **MACRO** <параметрларни формал рўйхати>

Танаси

Макро аниқлаш

ENDM

Макрокоманданинг мнемокоди метка майдончасига программист томонидан ёзилади. Операндлар майдончасида эса параметрларнинг формал рўйхати вергул оралатаб ёзилади. Формал параметрлар сифатида умумий ҳолда ифодалар қатнашиши мумкин.

Макрокоманда танасидаги метка идентификаторлари локал характерга эга ва асосий программадаги меткалар билан бир хил бўлиши мумкин. Глобал меткани ҳосил қилиш зарурати бўлса унинг охирига икки нукта қўйилади.

Бундай глобал метка макрокоманда танасида фақат бир маротаба учраши мумкин.

MACRO ва **ENDM** директивалари оралигида жойлашган операторлар гуруҳи макрокоманда танаси деб аталиб, ассемблернинг ҳар қандай командаси ва директива-сидан (**MACRO** ва **ENDM** дан бошқа) иборат бўлиши мумкин. Агар ассемблер версиясида кўзда тутилган бўлса макрокоманданинг танасидан бошқа макрокомандага ҳам мурожаат қилиш мумкин. Макрокомандага мурожаат қилиш формати

МЕТКА: <ном> <формал параметрлар рўйхати>.

Изоҳ. Агар формал параметрлар регистр адреслари бўлса, уларнинг идентификаторлари R символи билан бошланади.

Ассемблернинг асосий сўзларига мнемокодлар, хизматчи регистрларнинг идентификаторлари, директивалар-нинг номлари, ҳамда **SHR**, **SHL**, **MOD**, **NOT** сўзлар киради.

Ассемблер командалари.

Ассемблерни ўрганишда унинг командаларини бир хил типли гуруҳларга бўлиб ўрганиш яхши натижа беради. Шунинг учун ҳар бир командалар гуруҳини жадвал кўринишда ифодалаймиз.

Жадвалларнинг мисралари 5 қисмдан иборат:

1. Мнемокод.
2. Операнд.
3. Команда узунлиги.
4. Адреслаш усули.
5. Команда мазмуни.

Мнемокод қисмида команда мнемокоди ёзилади.

Операнд қисмида:

- а) **Op n** (**n**-операнднинг номери) тўғридан-тўғри адреслашда ёки бир қанча адреслаш усулларида;
- б) **const** - операнд ўзгармас бўлиши шарт бўлса;
- в) **Op r** - агар адреслашда регистр усули қўлланилса.

Команда узунлиги қисмида команда узунлигига мос рақам ёзилади.

Адреслаш усули қисмида:

- а) П - тўғридан-тўғри адреслаш усули (прямая);
- б) Р - адреслашда регистр усули (регистравая);
- в) Н - бевосита адреслаш усули (непосредственная);
- г) О - нисбий адреслаш усули (относительная).
- д) К - ўзга регистр жувфтлиги орқали адреслаш усули

(косвенная).

Команда мазмунини қисми. Бу ерда команда мазмунини қисқартириб ёзилади. Бунинг учун қуйидаги белгилардан фойдаланилган:

- а) $\rightarrow$ - узатиш амали;
- б) $()$ - регистр ёки хотира ячейкасининг таркиби;
- в) $\diamond$ - хотира адреси;
- г) $\sim$ - солиштириш амали;
- д) Am - аккумуляторнинг m- разряди.

Зарурати бўлганда ҳар бир жадвалга тушунтиришлар келтирилади.

1-жадвал.

Арифметик ва мантикий амалларни бажарувчи командалар

1	2	3	4	5
ADD	Op	1	K,P	$(A)+(Op)\rightarrow A$
ADC	Op	1	K,P	$(A)+(Op)+C\rightarrow A$
ADI	Const	2	H	$(A)+const\rightarrow A$
ACI	Const	2	H	$(A)+const+C\rightarrow A$
SUB	Op	1	K,P	$(A)-(Op)\rightarrow A$
SBB	Const	2	H	$(A)-(Op)-(C)\rightarrow A$
SUI	Const	2	H	$(A)-const\rightarrow A$
SBI	Const	1	H	$(A)-const-C\rightarrow A$
ANA	Op	1	K,P	$(A)\wedge(Op)\rightarrow A$
ORA	Op	1	K,P	$(A)\vee(Op)\rightarrow A$

1	2	3	4	5
XRA	Op	1	K,P	$(A) \oplus (Op) \rightarrow A$
CMP	Op	1	K,P	$(A) \sim (Op) \rightarrow A$
INR	Op	1	K,P	$(Op) + 1 \rightarrow \langle Op \rangle$
DCR	Op	1	K,P	$(Op) - 1 \rightarrow \langle Op \rangle$
1	2	3	4	5
ANI	Const	1	H	$(A) \wedge \text{const} \rightarrow A$
XRI	Const	2	H	$(A) \oplus \text{const} \rightarrow A$
ORI	Const	2	H	$(A) \vee \text{const} \rightarrow A$
CMA		2	.	$(A) \rightarrow A$
CMC		1	P	$(C) \rightarrow C$
DAD	Opr	1	P	$(H,L) + (Opr+1) \rightarrow H$
DAD	Opr	1	P	$(Opr)+1 \rightarrow \langle Opr \rangle$
INX	Opr	1	P	$(Opr)+1 \rightarrow \langle Opr \rangle$
DCX	Opr	1	P	$(Opr)-1 \rightarrow \langle Opr \rangle$

Тушунтириш:

Мантикий амаллар разрядлараро бажарилади. Инкремент ва декремент амаллари даврий (циклик) бажарилади. DAD командаси 16-разрядли регистрларда бажарилади. CMP командаси бажарилиши натижасида ўтиш триггери ҳолати ўзгаради (ёки ўзгармайди). 1 – жадвалдаги "C" симболи ўтиш триггерининг идентификаторидир. ADC, SBB командалари кўп байтли операндлар устида арифметик амаллар бажарилишини осонлаштиради. "A" идентификатори аккумуляторнинг символик адреси бўлгани учун бурчакли қавс "<>" бу ҳолларда ишлатилмайди.

Узатиш амалларини бажарувчи командалар

1	2	3	4	5
STA	Op	3	П	$(A) \rightarrow \langle Op \rangle$
LDA	Op	3	П	$\langle Op \rangle \rightarrow A$
LXI	Opr, const	3	H	$Const(2) \rightarrow \langle Opr \rangle$
STC	-	1	P	$1 \rightarrow C$
MOV	Op1, Op2	1	P:K	$(Op2) \rightarrow (Op1)$
MVI	Op, const	2	H	$Const \rightarrow \langle Op \rangle$
XTHL	const	1	-	$(H,L) \leftrightarrow (\langle (SP) \rangle - 1, \langle (SP) \rangle)$
SPHL	-	1	-	$(H,L) \rightarrow SP$
PSHL	-	1	-	$(H,L) \rightarrow PC$
LDAX	Opr	1	P	$\langle Opr \rangle, (Opr+1) \rightarrow A$
STAX	Opr	1	P	$A \rightarrow \langle (Opr), (Opr+1) \rangle$
XCHG	-	1	-	$(H,L) \leftrightarrow (D,E)$
SHLD	Op	3	П	$(H,L) \leftrightarrow \langle Op, Op+1 \rangle$
LHLD	Op	3	П	$\langle Op, Op+1 \rangle \rightarrow (H,L)$

Тушунтириш:

1. LXI командасида ўзгармаснинг узунлиги икки байт бўлади.

3-жадвал

Шартли ўтиш амалларини бажарувчи командалар

1	2	3	4	5
JMP	Op	3	O, П	$Op \rightarrow PC$
JC	Op	3	O, П	$(C)=1$
JNC	Op	3	O, П	$(C)=0$
JZ	Op	3	O, П	$(Z)=1$
JNZ	Op	3	O, П	$(Z)=0$
JP	Op	3	O, П	$(S)=0$
JM	Op	3	O, П	$(S)=1$
JPE	Op	3	O, П	$(P)=1$
JPO	Op	3	O, П	$(P)=0$

Тушунтириш:

Бу командалар, программа командаларини бажарилиш тартибини ўзгартиришда ишлатилади. Бажарилиши. Шартли ўтиш командасидан олдинги операциянинг натижаси текширилади. Агар текширилаётган шарт бажарилса, бошқарув ўтиш командасининг адрес қисмида кўрсатилган адресга узатилади. Акс ҳолда шартли ўтиш командаси инобатга олинмайди.

3-жадвалнинг 5-қисмида фақат текшириладиган шартларгина келтирилган.

4-жадвал.

Стектдан фойдаланувчи командалар

1	2	3	4	5
PUSH	Орг	1	P	$(\text{Opr}) \rightarrow \langle (\text{SP}) - 1 \rangle; i(\text{Opr} + 1) \rightarrow \langle (\text{SP}) - 2 \rangle; i(\text{SP}) - 2 \rightarrow \text{SP}$
POP	Орг	1	P	$\langle (\text{SP}) \rangle \rightarrow \langle \text{Opr} + 1 \rangle$ $\langle (\text{SP}) + 1 \rangle \rightarrow \langle \text{Opr} \rangle$

Тушунтириш:

Стектдан фойдаланадиган иккита команда бор: PUSH командаси Орг идентификаторли регистр жуфтлиги таркибини стекнинг юқори иккита байтига ёзади. POP командаси эса стекнинг 2 та юқори байти таркибини Орг идентификаторли регистр жуфтлигига узатади.

5-жадвал

Қисм программаларига ўтиш ва ундан қайтиш командалари

1	2	3	4	5
CALL	Ор	3	П,О	$(\text{PC}) \rightarrow \langle (\text{SP}) - 1 \rangle; \langle (\text{SP}) - 2 \rangle; \text{SP} \leftarrow (\text{SP}) - 2$
CC	Ор	3	П,О	$(\text{C}) = 1$
CNC	Ор	3	П,О	$(\text{C}) = 0$
				$(\text{Z}) = 1$

CZ	Op	3	П,О	(Z)=0
CNZ	Op	3	П,О	(S)=0
CP	Op	3	П,О	(S)=1
CM	Op	3	П,О	(P)=1
CPE	Op	3	П,О	(P)=0
CPO	Op	3	П,О	$(\langle SP \rangle, \langle SP \rangle + 1 \rightarrow PC \quad (SP) + 2 \rightarrow SP$
RET	-	1	-	(C)=1
RC				(Z)=1
RZ				(S)=1
RP				

Тушунтириш:

Қисм программасига шартсиз ўтиш командаси (CALL) иккита операция бажаради: 1) ўтиш командаси CALL дан кейинги команда адресини стекка ёзади (бу қайтиш адреси); 2) бошқарувни қисм программасининг 1-адресига беради. Бу адрес CALL командасининг операндлар қисмида ёзилган.

Қисм программасига шартли ўтиш командаси худди шартсиз ўтиш командаси сингари бажарилади. Фақат ўтиш маълум шарт бажарилгандагина (бу шартлар 5-жадвалнинг 5-қисмида келтирилган) рўёбга ошади. Акс ҳолда шартли ўтиш командаси программада йўқдек қабул қилинади.

Қисм программадан асосий программага қайтиш RET командаси ёрдамида бажарилади. Бунда стекдан қайтиш адреси чақирилиб, бошқарув шу адресга берилади. Қисм программасидан қайтиш, маълум шарт бажарилгандагина амалга ошади.

Қолган командалар

6-жадвал

1	2	3	4	5
OUT	Op	2	П	INTE ← 1 INTE ← 0
IN	Op	2	П	
EI	-	1	-	
DI	-	1	-	
HLT	-	1	-	

Тушунтириш:

OUT- чиқиш командаси аккумулятордаги маълумотни Ор адресли чиқиш портига узатади.

IN- кириш командаси Ор адресли кириш портидан бир байт маълумотни аккумуляторга ёзади.

EI- командаси МП ҳисоблаётган программасини узишга рухсат берувчи INTE триггерни ишга туширади, натижада ҳисобланаётган программани узишга рухсат берилади.

DI- командаси EI- командасини аксини бажаради, яъни INTE триггерини ишини тўхтатади, натижада МП ҳисоблаётган программасини узишга рухсат берилмайди.

HLT - командаси МП ни кутиш ҳолатига келтиради.

Саволлар.

1. ORG, END, EQU, SET директивалари.

2. IF END IF, DB, DW, DS директивалари.

3. SPC, PAGE, TITLE директивалари.

Макрокомандалар.

4. Команда форматлари ва адреслаш усуллари.

5. Арифметик ва логик амалларни бажарувчи командалар.

6. Узатиш амалларини бажарувчи командалар.

7. Шартли ўтиш амалларини бажарувчи командалар.

8. Стекдан фойдаланувчи командалар.

9. Қисм программаларига ўтиш ва ундан қайтиш командалари.

10. Чиқиш ва кириш командаси.

11. МПда ҳисобланаётган программани узишини ташкил қилувчи командалар.

Таянч сўзлар.

Мантикий элемент, мантикий схема, иш жадвали, мантикий тенглама, «И», «ИЛИ», «НЕ» схемалар, синхронлаш, синхроимпульс, такт сигнали, триггер, регистр, вақт диаграммаси, сумматор, дешифратор, шифратор, мультиплексор, уч ҳолатли мантикий схема, доимий хотира қурилмаси (ДХК), оператив хотира қурилмаси (ОХК), программаланувчи мантикий матрица (ПММ), интерфейс, арифметик мантикий қурилма (АРМК), аккумулятор, стек, буфер, шина, микрокоманда (МК), микрооперация, машина цикли, команда цикли, амалларни бажарилишини бошқарувчи қурилма (АББК), адрес буфери (АБ), команда буфери (КБ), бошқаришни микропрограмма усули (БМПУ), БМПУни амалга оширувчи блок (БМПУБ), триггер байроқчаси, мнемокод, метка, директива, идентификатор, разряд, код операция, линия, вентиль, селектор, приоритетли узатиш, адреслаш, команда формати.

АДАБИЁТЛАР

1. Коречко В.П. Микропроцессоры и микро ЭВМ в радиоэлектронных средствах. "Учебное пособие" для вузов. М.: Высш. шк., 1990. 407 с.

2. Тонкайм Р. Микропроцессоры. Курс и упражнения. М.: Энергоатомиздат, 1988. 338 с.

3. Преснухин Л.И. Микропроцессоры. Книга 1,2,3. Под. ред. Минск, Высшая школа. 1987.

4. Шерстнева Л.А. и др. Микропроцессоры и микро ЭВМ, Казань, Изд. Казанского университета, 1985, 119 с.

5. Алексеенко А.Г. и др. Проектирование радиоэлектронной аппаратуры на микропроцессорах. М.: Радио и связь, 1984, 270 с.

6. Хайитов О.Г. «Касб-хунар коллежларида мутахассислик фанларини масофавий ўқитиш истиқболлари». Кадрлар тайёрлаш миллий дастури асосида муҳандис педагоглари тайёрлаш истиқболлари мавзусидаги илмий-назарий анжуман. ТошДТУ. 122-124б.

7. Агзамов А.Х., Хайитов О.Г. «Мутахассисликка кириш». Фан, 2004й., 191б.

8. www.lukoil.ru.

9. www.sibneft.ru.

10. www.transneft.

11. www.nefte.ru.

12. www.oilfield.slb.com.

МУНДАРИЖА

Сўз боши	3
Кириш	4
1-маъруза. Электрон ҳисоблаш машиналари ва ҳисоблаш системалари	7
2-маъруза. Микропроцессор ва МП системалари	18
3-маъруза. МПС асоси қурилмалари	25
4-маъруза. Сумматор, шифратор, дешифратор, мультимплексор	34
5-маъруза. Тристабиль, инвентор ва ярим утказгичлар хотира	41
6-маъруза. Микропроцессорлар	48
7-маъруза. МП да маълумотлар устида амаллар бажарилишини ташкил қилиш	52
8-маъруза. Маълумотлар устида амал бажариш жараёнини бошқаришни ташкил қилиш	58
9, 10-маъруза. Микропрограммаланувчи микропроцессорлар	63
11-маъруза. Микропрограммаланувчи МП секциясини ташкил қилиш ва унинг функционал вазифалари	73
12-маъруза. Секцияли МП микрооперацияларининг ёзмаси ва кодлари	77
13,14-маъруза. Микропроцессорларда интерфейсни ташкил қилиш	84
15-маъруза. Маълумотларни кириш-чиқишини программа асосида бошқариш	94
16-маъруза. Программаланувчи кириш-чиқиш интерфейсининг таркиби	102
17-маъруза. Ассемблер тили. Умумий тушунчалар, Берилганлар ва командаларни ёзиш.	109
18-маъруза. Ассемблер директивалари ва командалари.	114
Таянч сўзлар	124
Адабиётлар	125

3500с

«Akadem — xizmat» босмахонасида чоп этилди.

Манзил: Тошкент, Ўзбекистон шоҳ кучаси, 10

Адади 400